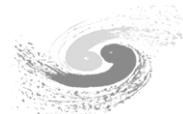


高能所专用集成电路研究进展

魏微

中国科学院高能物理研究所
核探测与核电子学国家重点实验室
2023-10-22

ASIC主要研究方向简介



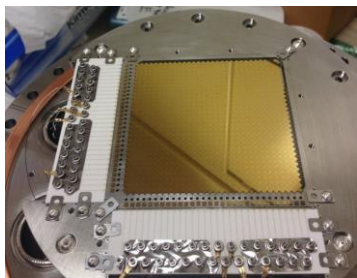
混合型

HEPS, SHINE

单片型

径迹探测: CEPC顶点预研

像素探测器 (高密度方向)



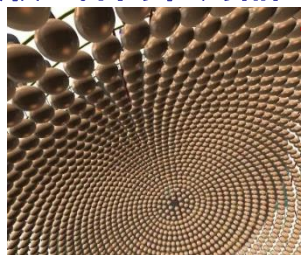
低温

nEXO

低功耗

CEPC量能器预研

固液气体探测器 (低噪声方向)



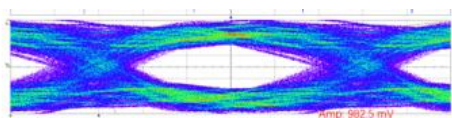
传统PMT/MCP-PMT

JUNO, FastPMT

新型光电探测SiPM

CEPC量能器预研

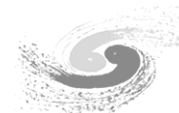
光电探测器 (大动态范围、时间方向)



高速数据接口、高速波形采样

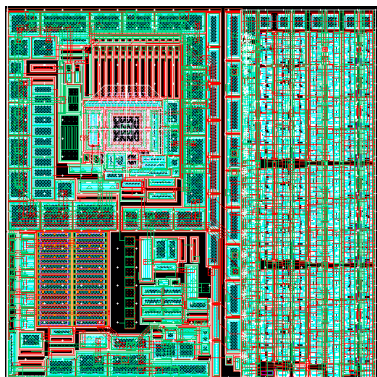
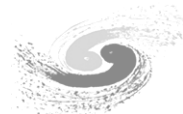
通用技术 (高速方向)

主要内容



- ASIC主要研究方向
- 工程应用情况（成熟芯片）
 - HEPS
 - JUNO & LHAASO
 - CSNS
- 工程预研情况（近成熟芯片）
- 发展规划和未来布局
- 主要问题

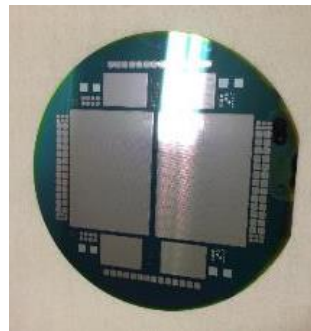
工程应用-高能光源硅像素探测器-HEPS-BPIX



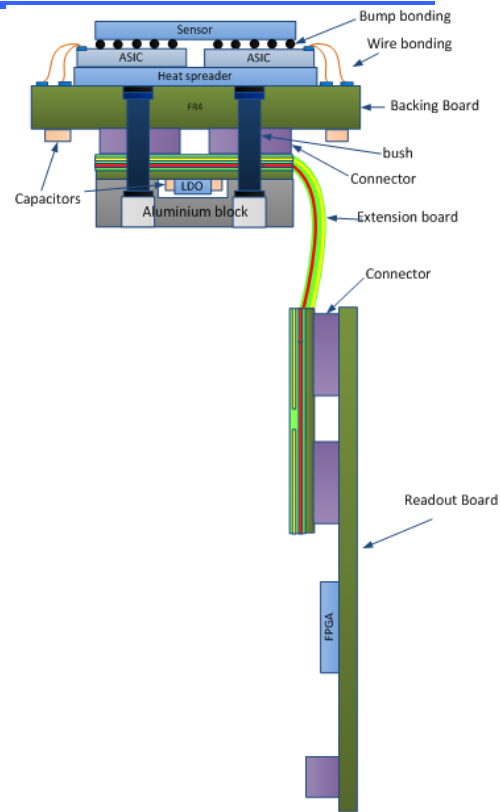
像素读出芯片ASIC



前端模块：传感器+ASIC+倒装焊

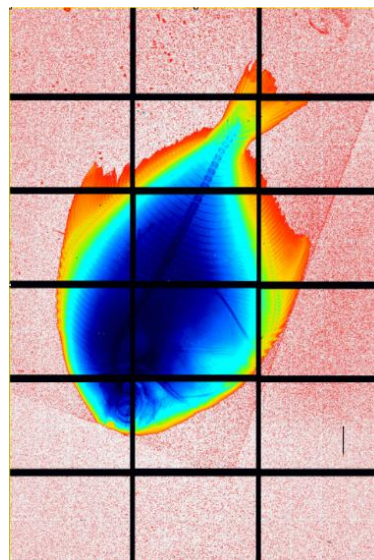


传感器Sensor



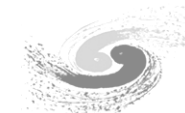
- 基于单光子计数模式和混合型像素探测器结构
- 主要关键技术均实现了国产化

Specs	Parameters
Sensor	320 μ m silicon PIN
Pixel size	150 μ mX150 μ m
Pixels	1248X1152 (1.44M) (Module: 208X288, with 4X6 modules)
Counting rate	>2Mcps/pixel
Frame rate	1.2kHz continuous
Energy range	8-20keV
Threshold	Single threshold
Dead pixels	<1‰
Gaps	1.6mmX2.5mm

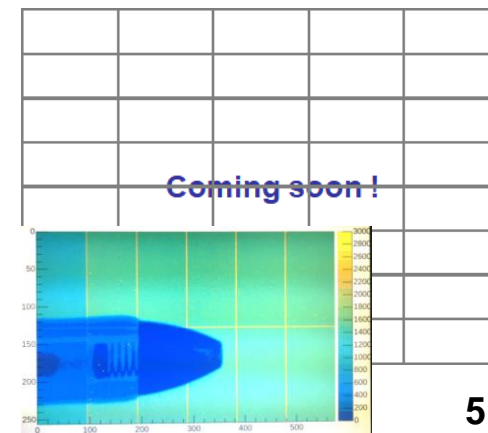
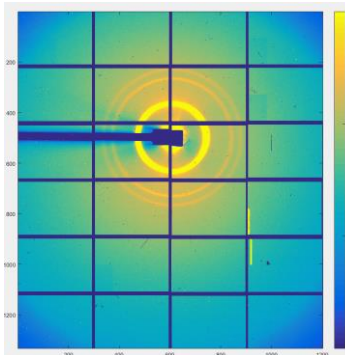
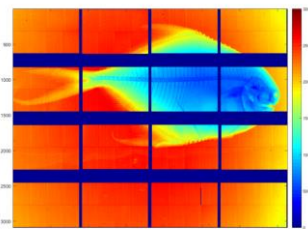
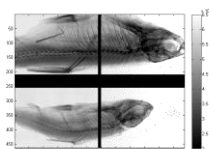


整机集成

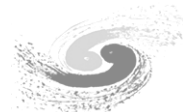
工程应用-高能光源硅像素探测器



	一代样机 (2015-2016)	二代样机 (2017-2018)	三代样机 (2019-2021)	四代样机 (2022-)
像素尺寸	150 μm \times 150 μm	150 μm \times 150 μm	150 μm \times 150 μm	140 μm \times 140 μm
能量阈值	1	1	1	2
读出芯片	BPIX-20	BPIX-20	BPIX-20	BPIX-40
模块数/个	6	16	24	40
像素/个	360K	~1M	1.4M	6M
模块封装	Wire bonding Rigid-flex PCB	Wire bonding Rigid-flex PCB	Through Silicon Via (TSV) Rigid-flex PCB with low CTE (coefficient of thermal expansion)	Advanced wire bonding LTCC (Low Temperature Co-Fired Ceramic)
死区面积	26.3%	26.3%	11.8%	~9.3%
备注	原理样机	工程样机	工程样机	HEPS光源线站系统

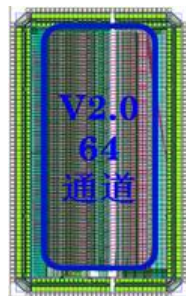


工程应用——散裂中子源通用粉末衍射仪



SAMGC: a 64(Sixty-four)-channel ASIC for low-noise and low-power readout of **M**ulti-anode photomultiplier tubes for **G**PPD at **C**SNS

- ◆ 用于GPPD的MaPMT探测器
 - 鉴别区分中子、 γ 光子
 - 单芯片64通道，提高了系统集成度
 - 各项性能指标均满足CSNS项目的要求
- ◆ ASIC芯片工程批流片成功
 - 已用于CSNS工程项目（2018年通过国家验收）
 - **GPPD一期6912通道，全面积24960通道**
- 2019 CSNS SiPM读出ASIC
 - **CSNS_VASD: Voltage-Amplifier-Shaper-Discriminator asic for csns**

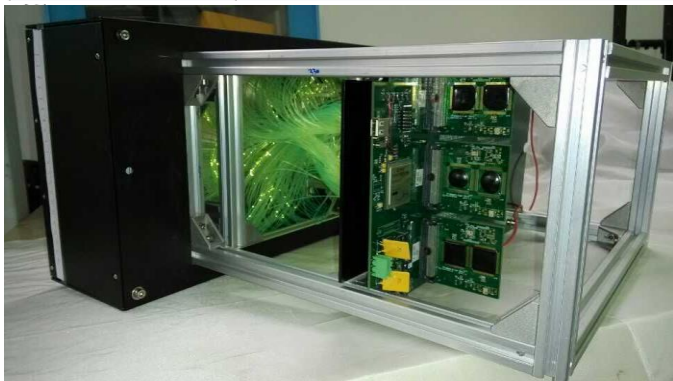


芯片版图



封装的MaPMT芯片

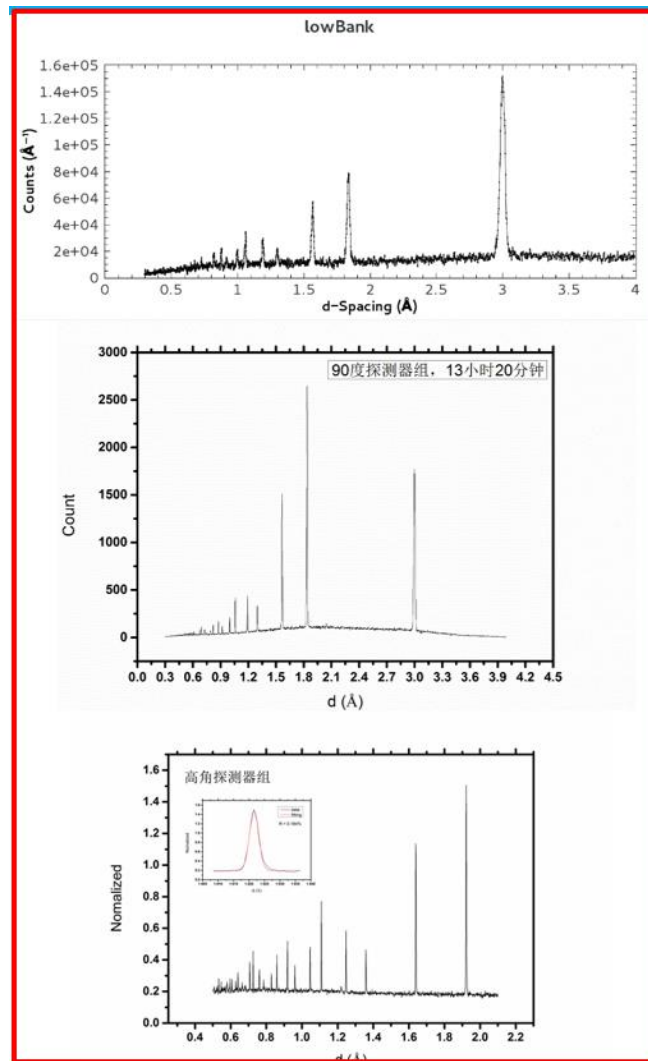
性能参数	设计指标
输入电荷量	2pC~20pC(离散, 最可几2pC~5pC)
单通道计数率	100K
成形时间	80ns/160ns
通道数	64
输出信号特征	单稳态输出, 宽度300ns~1us可调
阈值	5bit-DAC, 单通道可调



样机系统

◆ GPPD谱仪束流期间读出电子学的运行工作

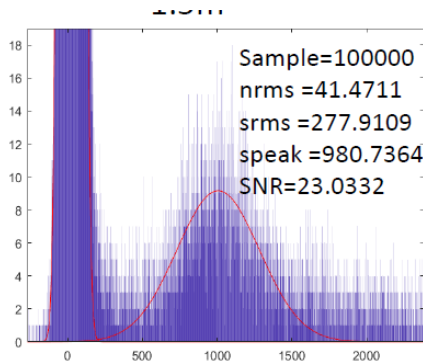
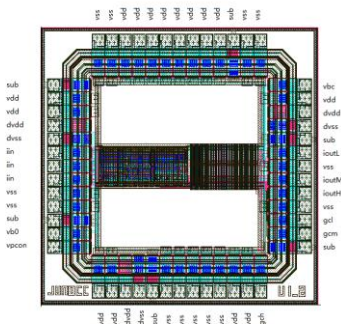
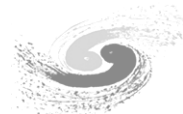
- 至今无电子学死道和坏道情况出现
- 保持稳定运行，为谱仪稳定工作、顺利开展谱仪实验提供了可靠保证



标准Si粉末样品测试结果@GPPD, 2017.11

李怀申 lihs@ihep.ac.cn

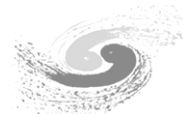
工程应用——江门中微子实验水下电子学



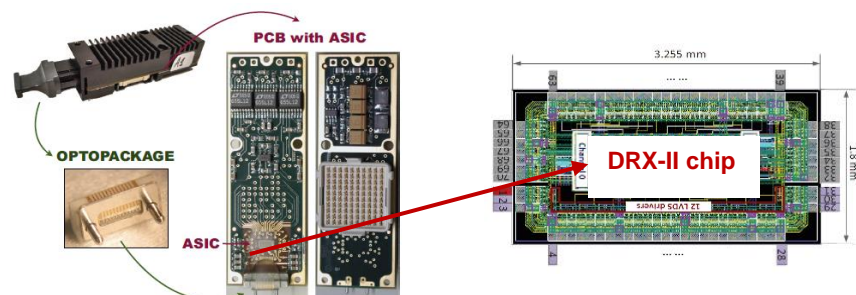
- 针对江门中微子实验20寸PMT的ASIC前放**JUNOCC**完成工程批量产
- **成功用于LHAASO实验WCDA-PMT读出电子学中，提供3000片芯片**
- 大动态范围：1~4000pe及分量程设计、低噪声
- 高可靠性：实验验证满足JUNO实验水下电子学高可靠性要求
- 已完成量产7万片芯片，良率99.4%

	指标
动态范围(PMT增益 10^7)	1-4000pe
噪声	0.05pe
量程	3 (实际应用2)
输入阻抗	1 Ω @<10MHz
功耗	100mW

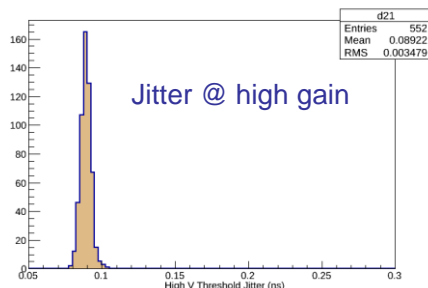
工程应用- ATLAS实验探测器升级光电读出芯片



Rx接收器



探针台测试多块芯片性能一致性好



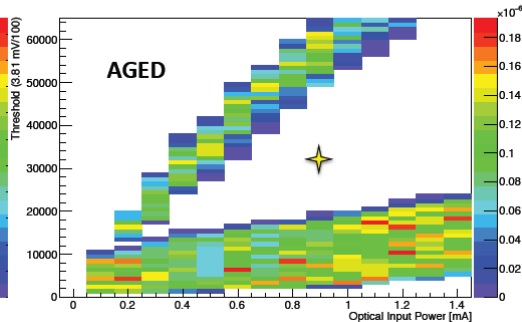
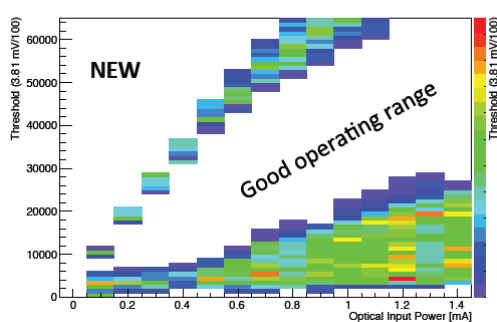
- 专用于ATLAS像素探测器读出系统升级的光电接收器Rx - DRX II

	实测结果
动态范围	输入电流10 μ A – 5 mA
通道数	12
误码率	低于 10^{-12} (老化后)
数据格式及速率	NRZ (Non Return to Zero) 信号 @ 80 Mbps

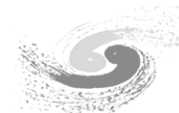
- 完成了芯片设计、测试
- 芯片测试结果达到项目需求，性能优于竞争方案，选为基准方案
- 为ATLAS像素探测器Layer1、Layer2、B-layer、Disk的读出系统升级提供约700芯片
- 安装测试及Run-2运行表明芯片性能稳定可靠

MCC-like BER

MCC-like BER

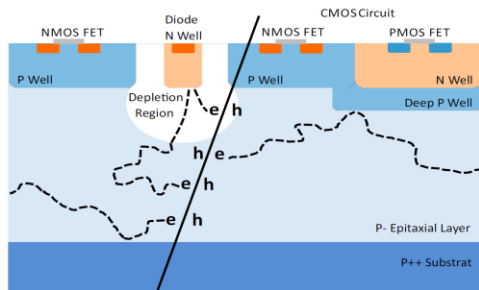


主要内容



- ASIC主要研究方向
- 工程应用情况（成熟芯片）
- 工程预研情况（近成熟芯片）
 - 未来光源
 - nEXO
 - LHAASO-TGC
 - TOFPET
- 发展规划和未来布局
- 主要问题

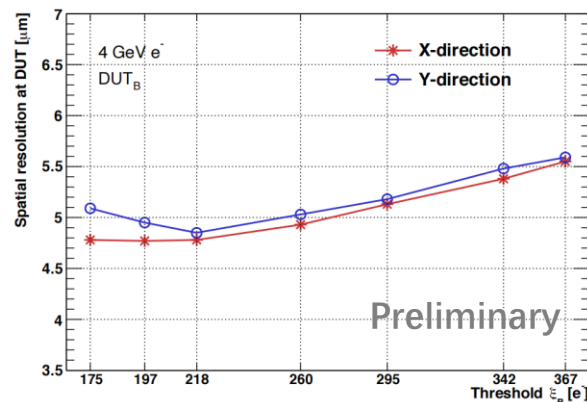
工程预研-CEPC顶点探测器



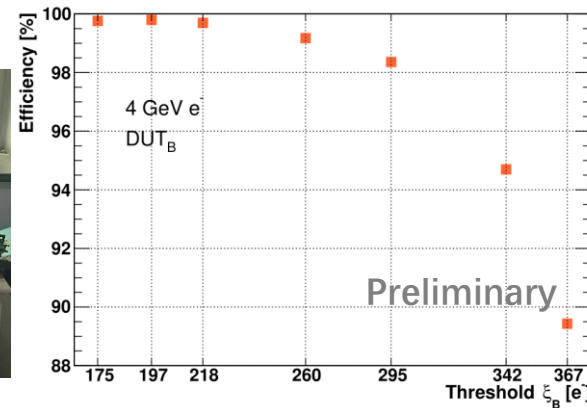
- 研发动机：CEPC顶点探测器第一个原型样机的研制需要大面积、高位置分辨、抗辐照的像素探测器芯片
- 探测器结构：基于高阻外延的单片集成式CMOS像素探测器
- 芯片主要性能指标

DESY 4GeV电子束流测试结果

参数	设计指标	测试结果
芯片厚度	—	150 μm
像素尺寸	$\leq 25 \mu\text{m}$	$25 \mu\text{m} \times 25 \mu\text{m}$
空间分辨率	3-5 μm	4.78 μm (最小)
探测区面积	$25.6 \times 12.8 \text{ mm}^2$	$25.6 \times 12.8 \text{ mm}^2$
功耗密度	$< 200 \text{ mW/cm}^2$	89-164 mW/cm^2
读出死时间	$< 500 \text{ ns}$	$< 500 \text{ ns}$
抗电离总剂量辐照		

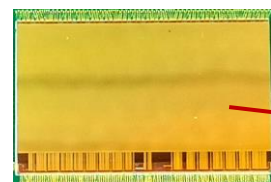


空间分辨率与像素阈值的关系

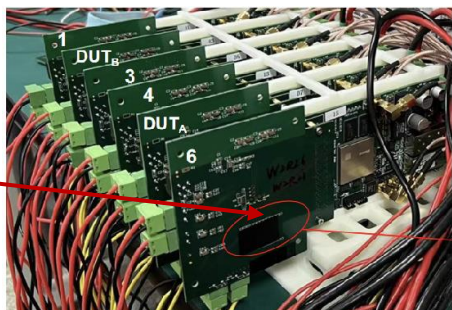


探测效率与像素阈值的关系

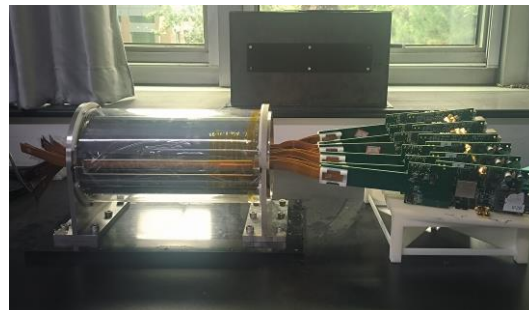
Taichupix设计团队, weiw@ihep.ac.cn



全尺寸太初芯片
 $25.7 \times 15.8 \text{ mm}^2$

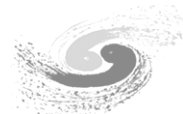


6层太初望远镜

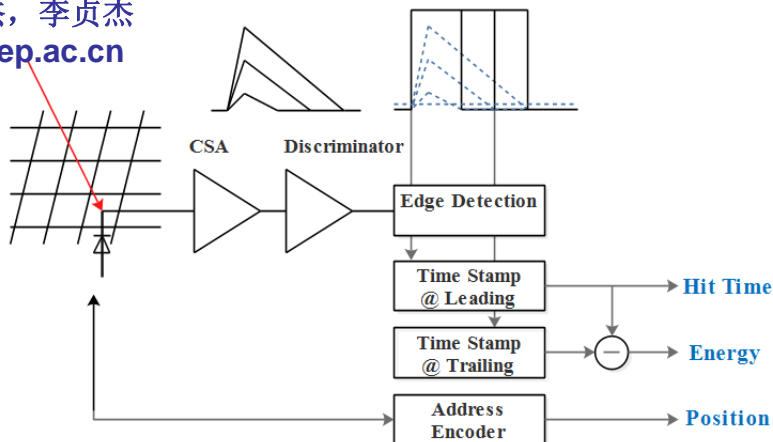


3层双面筒状顶点探测器原型样机

工程预研-先进光源四维复合像素探测器



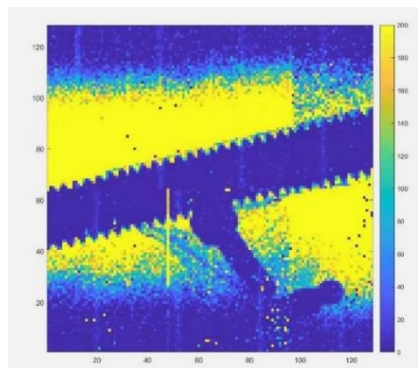
魏微, 张杰, 李贞杰
weiw@ihep.ac.cn



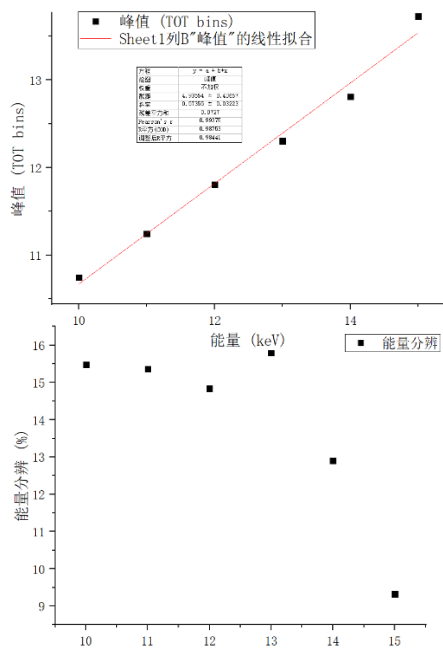
- **新方法**: 针对同步辐射成像的4D复合像素全信息读出方案, 已有探测器模块
- **改变传统的同步辐射单光子计数探测模式** → 宽带探测
- 基金委重点 (2013~2017)、国家重点研发计划 (2016~2020) 支持, 通过专家验收——**TETPIX像素芯片**



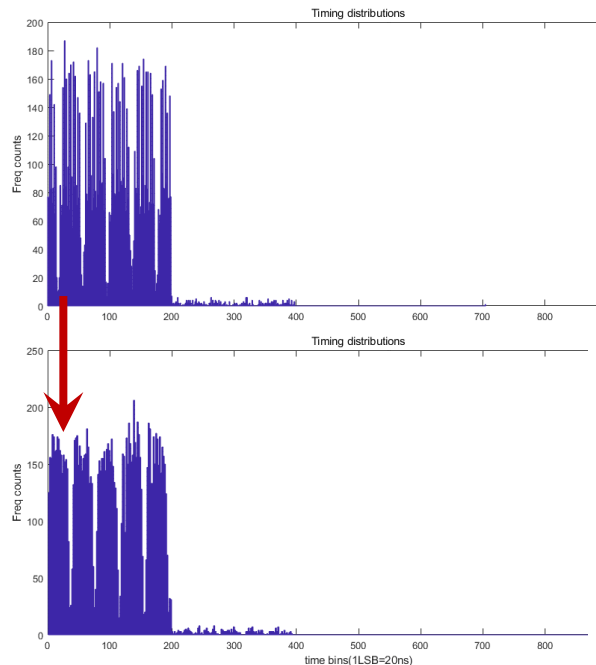
模块封装和探测系统设计



传统成像



单光子能量分辨好于20%
(8~15keV)



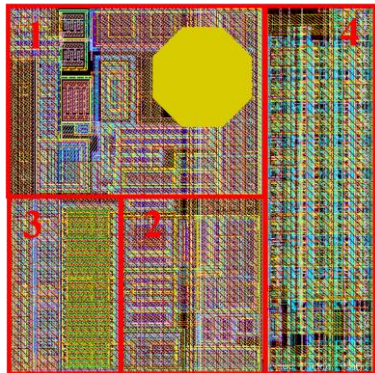
时间分辨好于200ns

(对撞机束团结构和线缆延时精确可见)

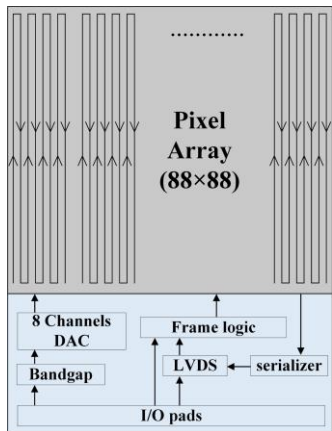
工程预研-BPSS小像素单元像素探测器研制

指标	参数
传感器	Si / CdTe / CZT / GaAs 正负极性兼容
像素尺寸	55 μm \times 55 μm
像素阵列规模	88 \times 88
能量范围	Si: 8 ~ 20 keV CZT: 8 ~ 100 keV
计数率	1 Mcps/像素
帧刷新率	1 kHz
探测器模块	2 \times 2 芯片, 3万像素

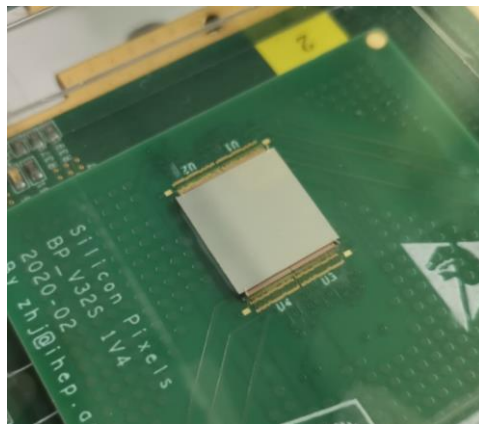
- 通过全定制设计，在保持全部主要性能的前提下，将像素尺寸缩小至55 μm \times 55 μm ，与MEDIPIX芯片持平
- 国家重点研发计划（2016~2020）支持，通过专家验收——BPSS像素芯片



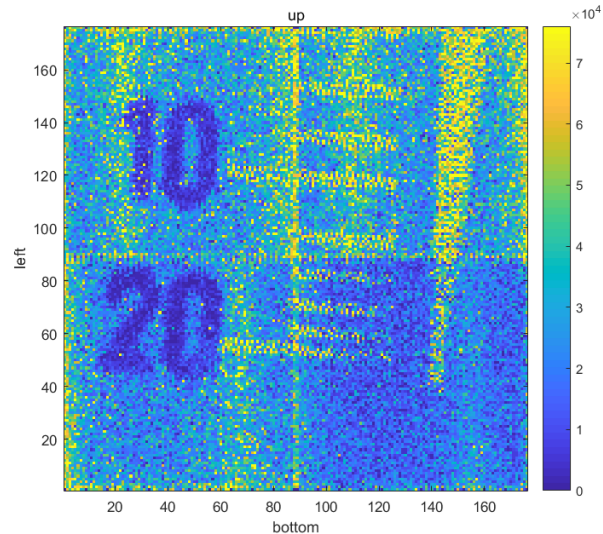
像素单元尺寸
55 μm \times 55 μm



BPSS芯片框图

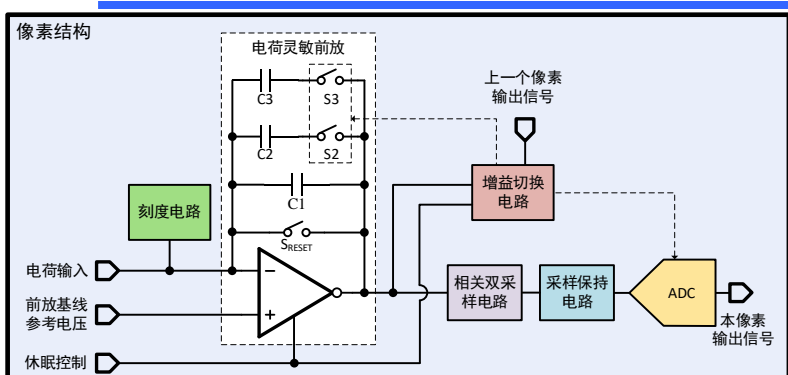


原型模块已通过
全功能验证

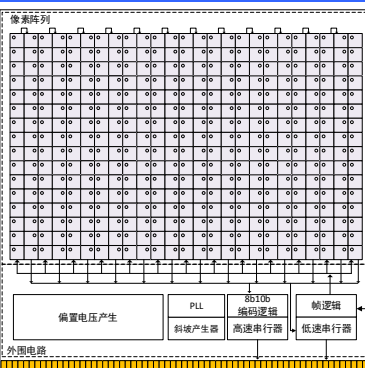


线对卡X光成像结果

工程预研-自由电子激光像素探测器系统研制



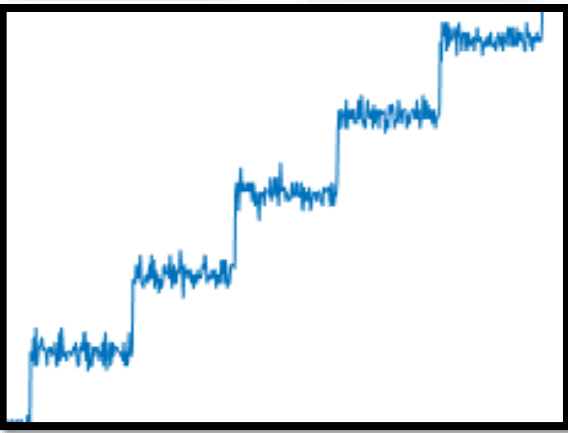
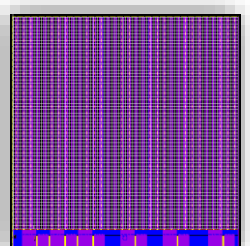
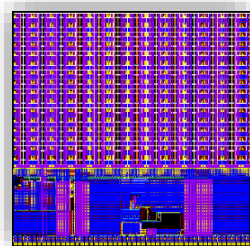
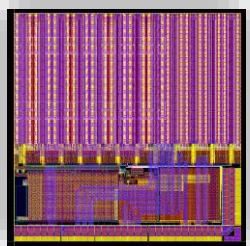
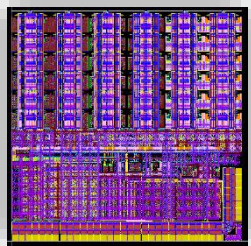
HYLITE像素结构



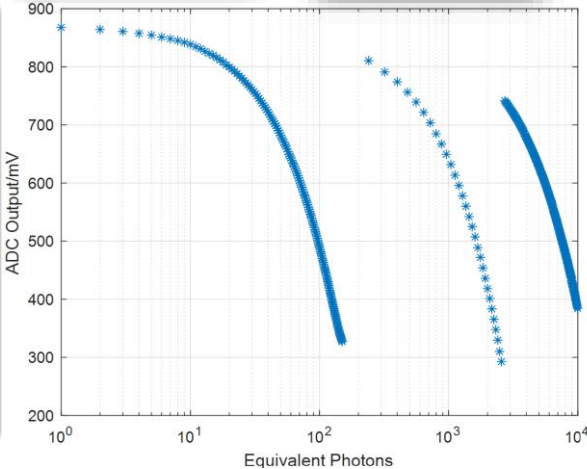
全尺寸工程批芯片框图

指标	参数
传感器	320um silicon PIN
像素尺寸	100μm × 100μm
阵列大小	128 × 128
动态范围	1~10000 photons @12 keV, 单光子分辨
帧刷新率	12 kHz (连续读出)

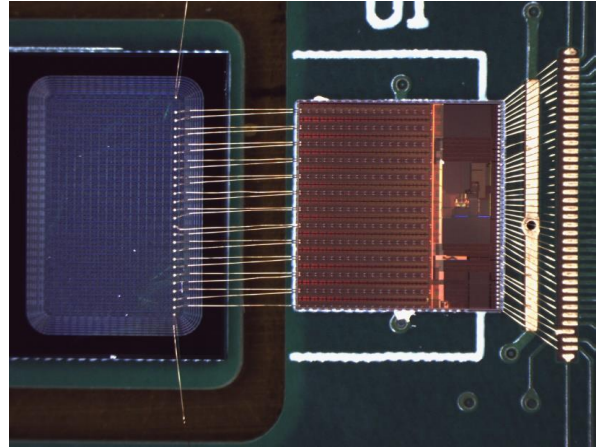
- 针对SHINE设计的高帧频大动态范围连续积分型像素芯片
- 已完成工程批流片和初步联调测试



低量程单光子信噪比S/N ~ 9.3

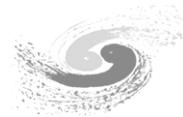


1~10⁴光子动态范围覆盖能力

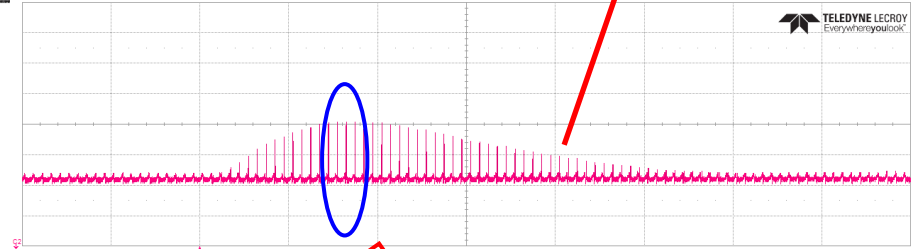
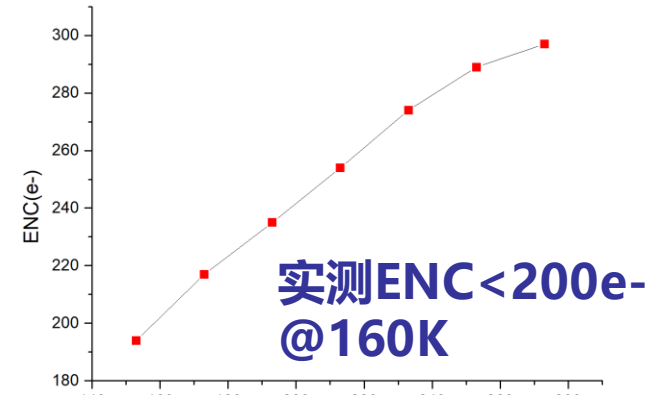
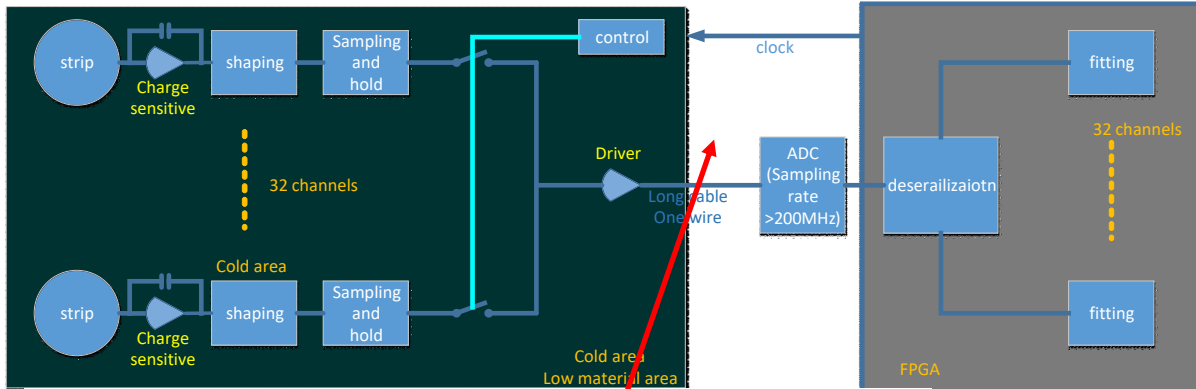


已初步完成与sensor联调测试

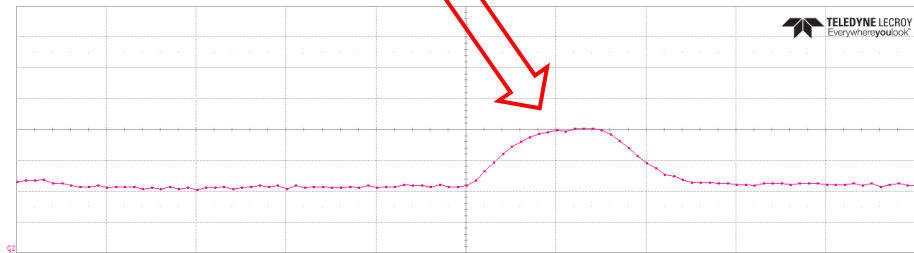
低温、极低噪声读出ASIC——nEXO实验



CALONE: a Cryogenic ASIC for **LOW**-noise charge measurement in the **NEXO** experiment



Measure value	P1: amp(C1)	P2: amp(C2)	P3: rise(C1)	P4: rise(C2)	P5: ddelav(C2, C1)	P6: amp(C3)	P7: amp(C2)	P8: rms(C1)
mean	3.254105 V	203 mV	13.68 ns	272.1 ns	-3.73121 us	100 mV	116 mV	66 mV
min	3.242 V	196 mV	6.78 ns	851.1 ns	-4.23126 us	83 mV	116 mV	66 mV
max	3.267 V	213 mV	3.51127 us	229.2 ns	-3.73063 us	116 mV	116 mV	66 mV
sdev	9.167 mV	2.752 mV	5.660e+3	493	493	4.199 mV	493	493
num	493	493	0	0	0	493	493	493
status	✓	✓	✗	✗	✗	✓	✓	✓



Measure value	P1: amp(C1)	P2: amp(C2)	P3: rise(C1)	P4: rise(C2)	P5: ddelav(C2, C1)	P6: amp(C3)	P7: amp(C2)	P8: rms(C4)
mean	100 mV	183.6 mV	35.40 ns	6.69 ns	---	66 mV	66 mV	66 mV
min	100 mV	183.6 mV	18.22 ns	6.69 ns	---	66 mV	66 mV	66 mV
max	100 mV	183.6 mV	9.55 ns	6.69 ns	---	66 mV	66 mV	66 mV
sdev	---	---	12.18 ns	---	---	---	---	---
num	1	3	1	1	0	1	1	1
status	✗	✓	✓	✓	✗	✓	✓	✓

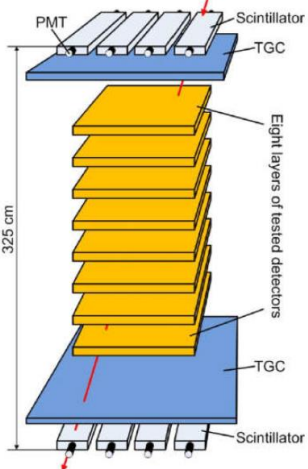
Performance	Test results	Comments
Peaking time	2μs / 4μs	Tunable for
Sampling freq.	66MHz	2Ms/s per channel
ENC	265e ⁻ @160K	340e ⁻ @room temp
INL	0.4%	Better INL in cryo
Linear range	0.3fC~64fC	Negative polarity
Signal rate	1kHz	
Power consumption	3mA@1.8V per channel	

- 前端电子学要求：低温(液氦160K)、低噪声ENC<200e@20pF、低本底
- ASIC方案：模拟串行读出（模拟部分在低温+ADC在常温）
- 特点：32通道ASIC，1个模拟输出，低温与常温的连接电缆最低5根

宇宙线标定仪多丝气体探测器读出芯片



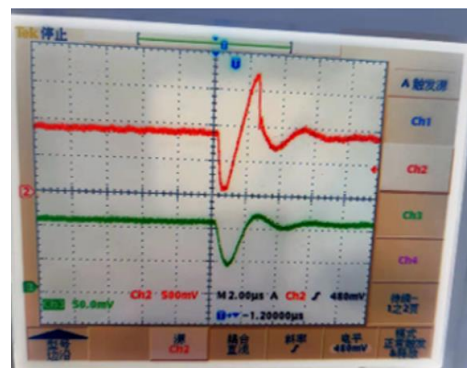
ASDATL : a 32-channel Amplifier-Shaper-Discriminator ASIC for TGCs at LHAASO



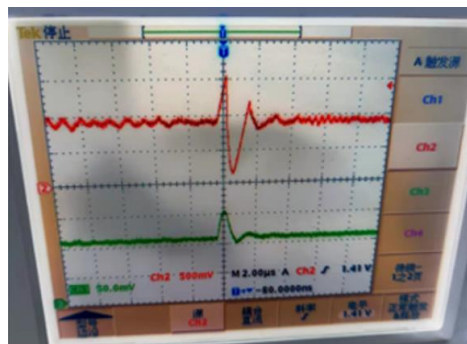
- **LHAASO宇宙线探测器标定系统**
- **多丝气体探测器 (TGC: Thin Gap Chambers) 对被测探测器的标定**
- **自研32通道ASD ASIC**
- **主要特点**
 - **同时读出阳极丝/阴极条信号**
 - **低噪声@200pF电容**

芯片仿真

信号极性	-/+
线性动态范围	-150fC~+150fC
ENC	ENC=600e-@0pF ENC=0.9fC@200pF
大信号恢复时间	1.5us@500fC
单通道计数率	1M
阈值	6bit DAC/1channel
成形时间	100ns
通道数	32
输出信号特征	300ns~1us



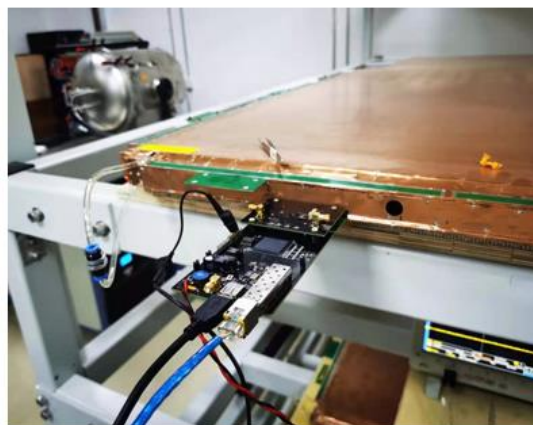
阴极条的读出信号：
前放(绿)及成形(红)



阳极丝的读出信号：
前放(绿)及成形(红)



基于该芯片的电子学系统



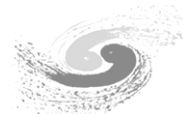
探测器联调测试环境

探测器联调：阳极丝/阴极条均能正确的完成波形处理，采样取数以及数据传输探测效率好于**95%**

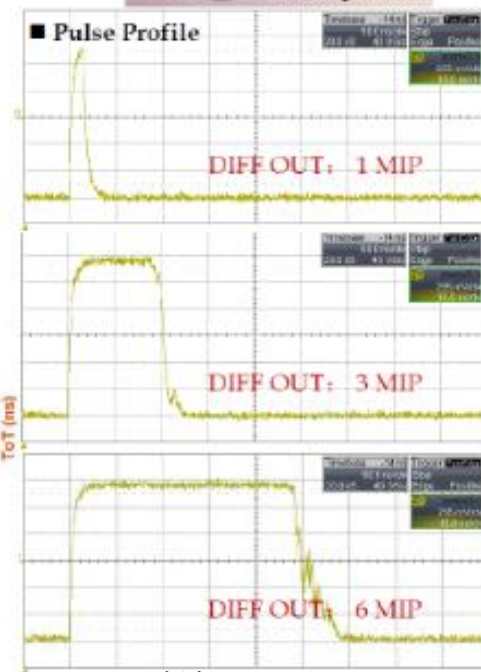
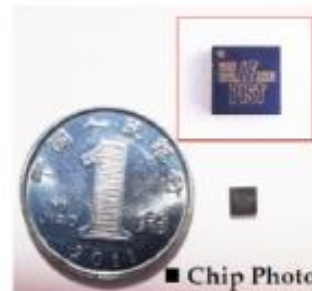
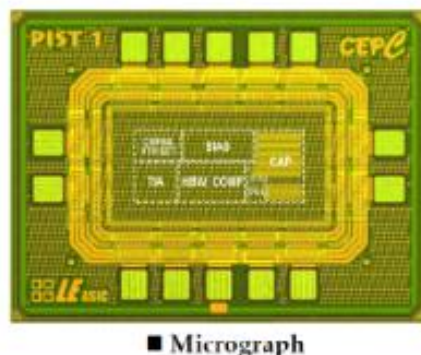
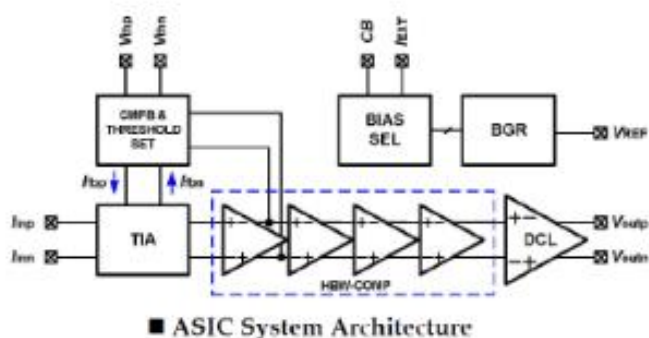
李怀申, lihs@ihep.ac.cn

基于改进版ASIC芯片，48个板卡，**1536个读出通道**的系统正在进行研发、生产

CEPC SiPM探测器读出芯片预研

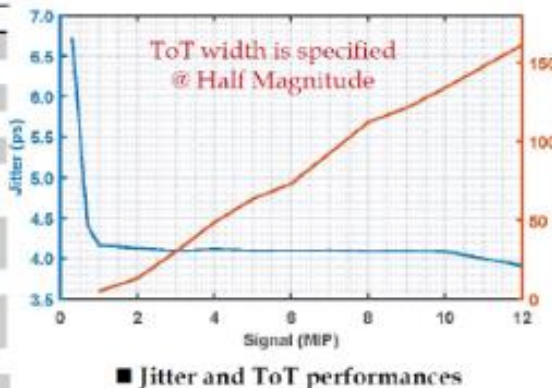


- 针对CEPC SiPM探测器的ASIC前端读出读出
- PIST读出ASIC: Pico-Second Timing
 - 解决CEPC SiPM探测器的高时间分辨问题
 - 匹配国产SiPM, 实现NINO芯片的国产化替代和升级
 - 精确测量T, 粗略测量Q
- 已交付探测器方面进行联调实验

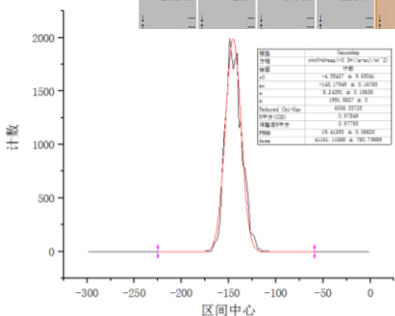
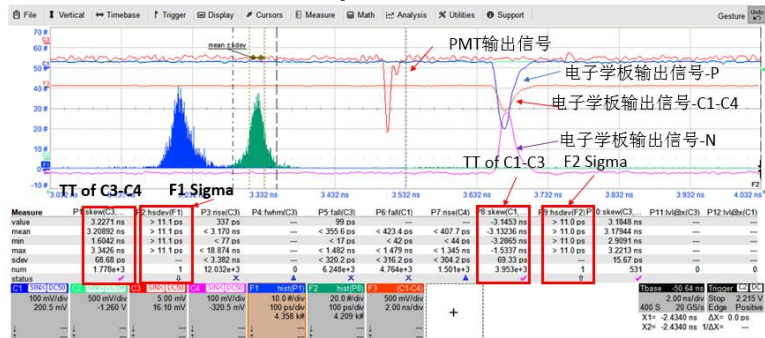
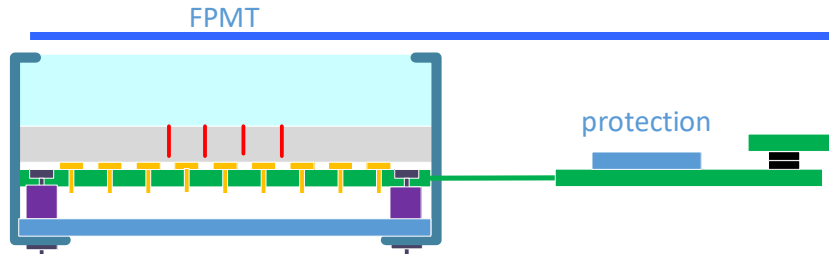
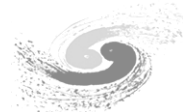


■ PIST v.s. NINO

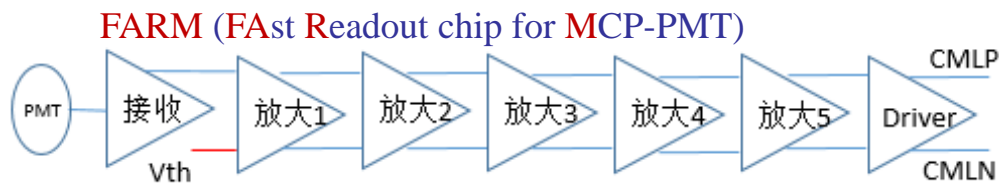
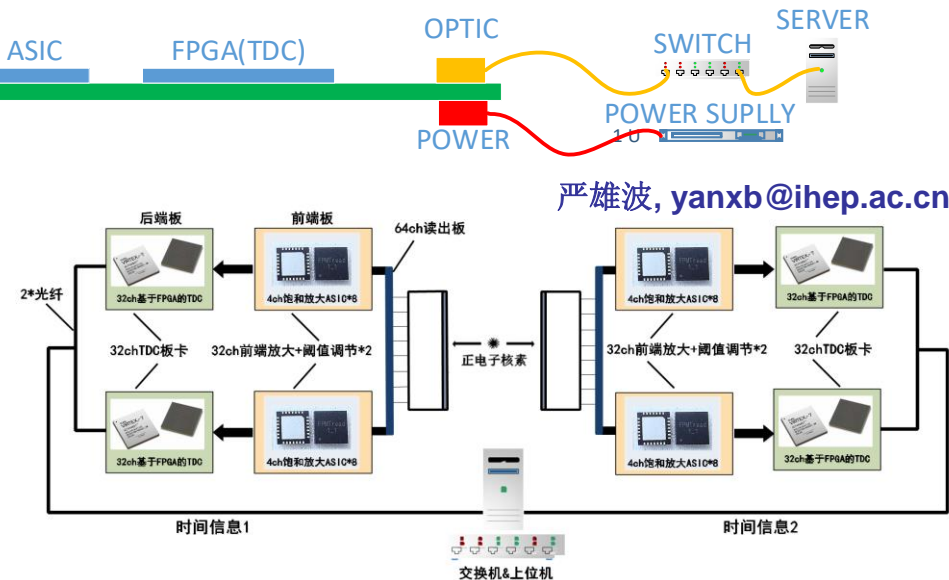
Param.	PIST	NINO
ASIC	SMIC 55 nm CMOS	IBM 0.25 μm CMOS
Technology	SMIC 55 nm CMOS	IBM 0.25 μm CMOS
Power Supply	1.2 V	2.5 V
Area	$\sim 220 \times 125 \mu\text{m}^2$	$\sim 460 \times 210 \mu\text{m}^2$
Signal Range	1-12 MIP	0.1 - 2 pC
Detector Capacitance (C_{DET})	55 pF	10 pF
Leading Edge Jitter	4 ps @ 1 MIP	> 20 ps ~70 ps @ 100 fC
ToT Linearity	-2.70 %/3.95 %	NA
Differential Input Impedance	30 ~ 60 Ω	40 ~ 75 Ω
Power Dissipation	18 mW/Channel	30 mW/Channel
Output Interface	DCL	DCL



FPMT读出芯片



通道数：4通道
 带宽：~1GHz
 输入阻抗：~64欧姆
 输出方式：CML

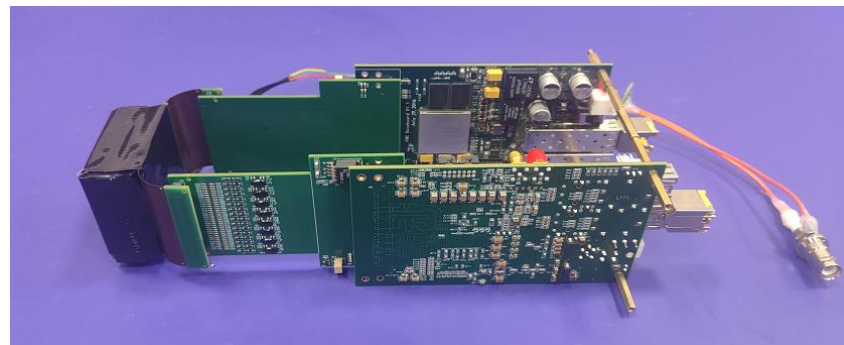


整机研制进展

- 单板内双通道符合结果:19.4ps(FWHM)
- 板间双通道符合结果:24.2ps(FWHM)

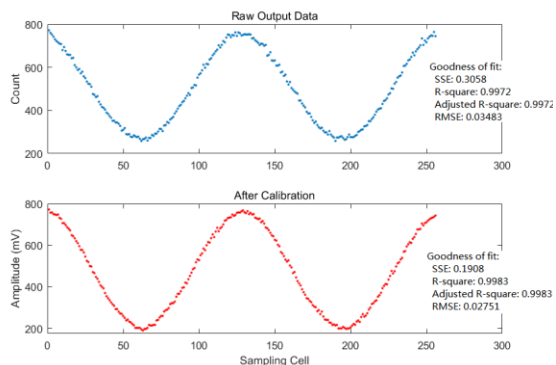
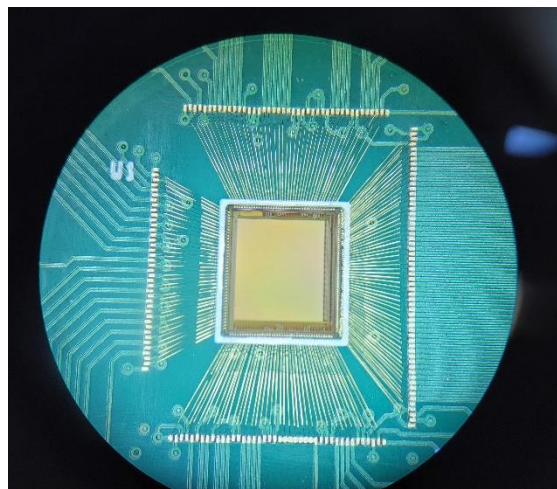
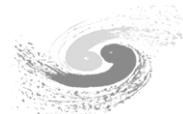
目前已提供的器件:

- 铅玻璃MCP-PMT*2
- 基于饱和放大ASIC的32ch前端板*4
- 基于FPGA的32chTDC*4

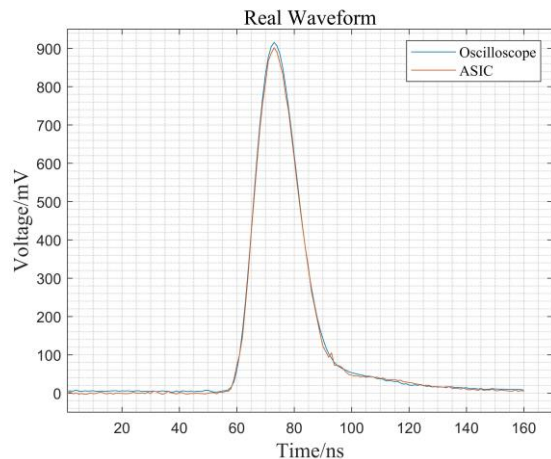


基于4ch饱和放大+32chTDC方案的BLOCK实物图 17

高速波形采样ASIC研究

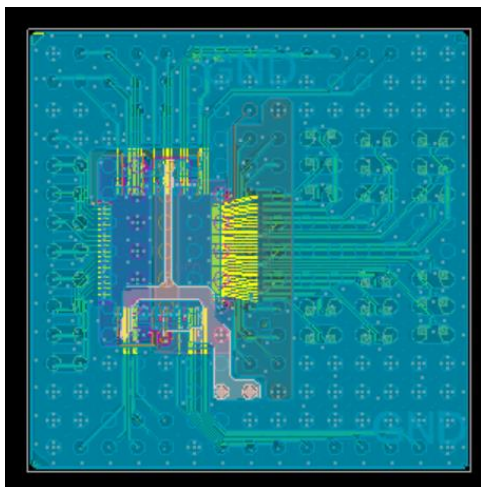


实测前端数字化采样波形
@5GspS (正弦信号)



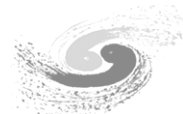
ASIC及示波器采样SiPM联调输出信号吻合良好

- 基于开关电容技术的高速波形采样芯片，实现低功耗的高速采样和片上数字化
- 采样率：1GspS / 5GspS，采样深度：256点
- 片上AD变换分辨率：10bit
- 通道数：8chn，功耗：< 15mW/chn
- 芯片时间精度：好于10ps（算法修正后）
- 触发率：50~100kHz
- 基于JUNO项目研发，目前针对LHAASO望远镜升级项目LACT做多通道波形采样芯片研制



- 已完成前期联调验证
- 16通道版本正进行BGA封装

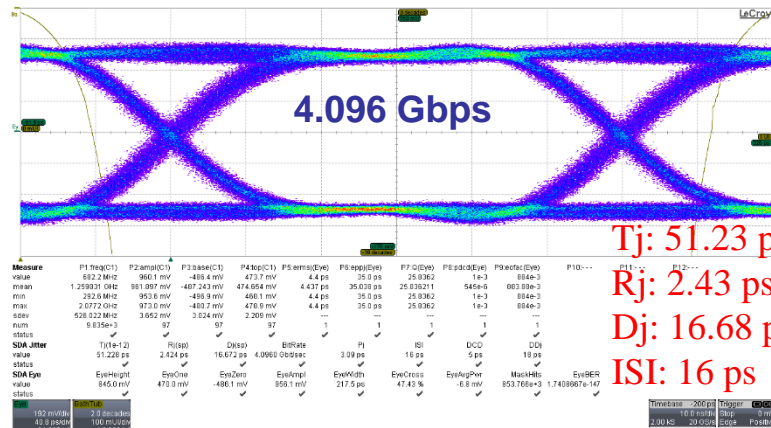
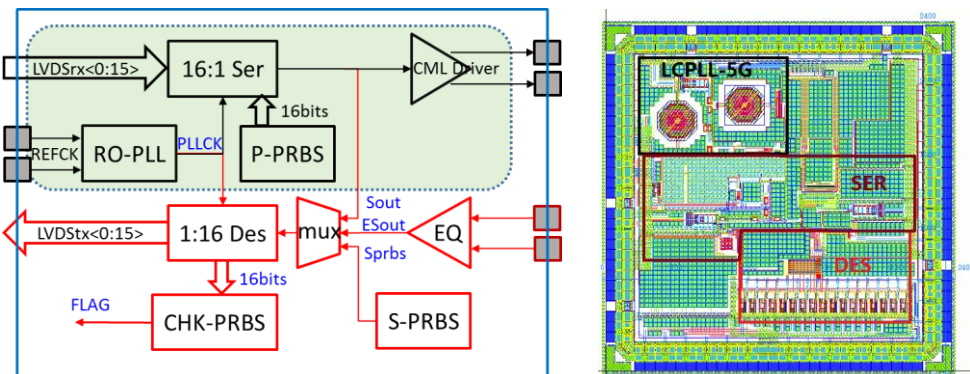
高速串行接口关键技术



抗辐照的高速时钟模块

李筱婷, lixt@ihep.ac.cn

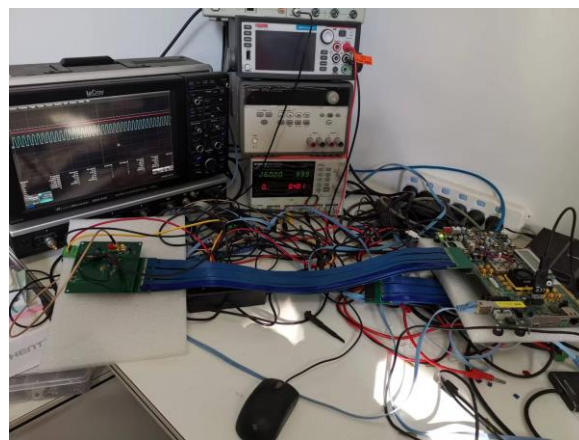
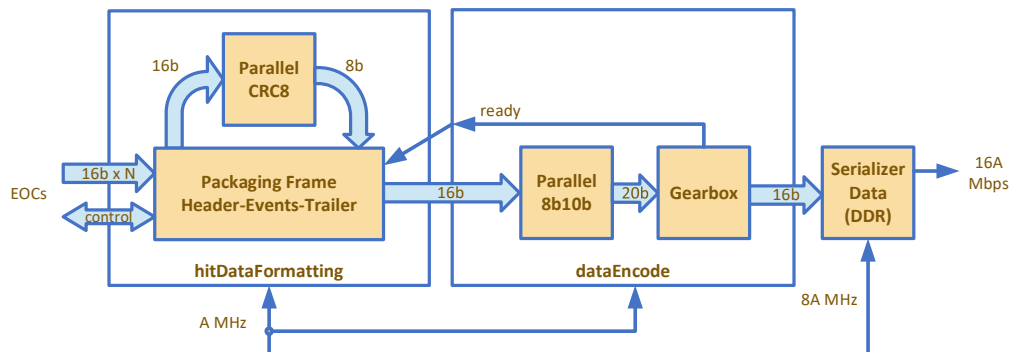
- 针对不同项目需求, 研发了抗辐照的高速时钟产生电路, **成功应用在各像素读出芯片接口电路中**



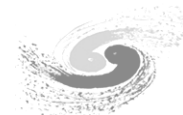
先进前端串行接口框架

测量结果: Rj-4.53ps, Dj-15.5ps, Tj-80.1ps@4.096Gbps

- 针对高密度探测器海量数据传输应用, 研发了片上高速串行接口协议, 实现了**数Gbps量级的长距离链路互联**



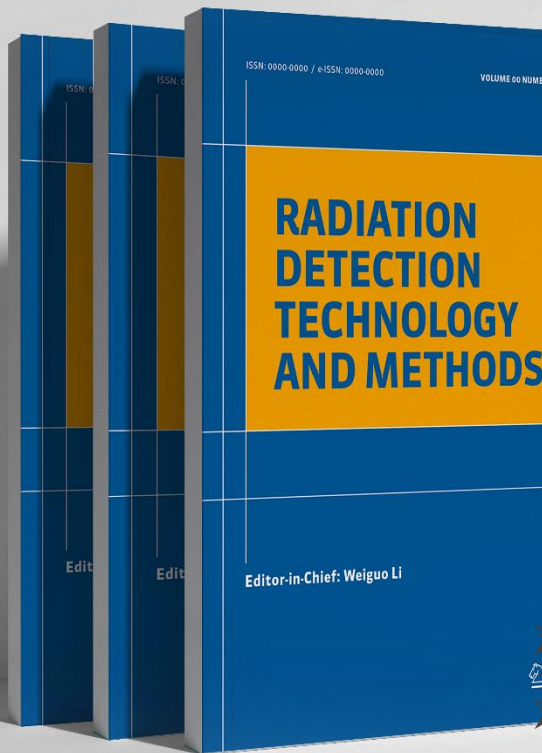
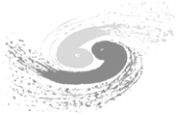
整体布局



工程应用	工程预研	发展规划		
		应用驱动	关键技术	
HEPS:BP1X	HEPS:TETPIX	先进光源	合作研究	先进封装
CSNS:SAMGC	nEXO: CALONE	CEPC		先进散热
JUNO:JUNOCC	TOFPET:FARM	LACT		先进传输
ATLAS:DRX-II	CEPC SiPM: PIST			高速通用芯片
	LACT: LACTWAVE		自主研发	先进设计方法学
	LHAASO TGC:ASDATL			高速数据通讯
				先进ASIC体系
				高速波形采样

成熟 ←——— 收敛 ←——— 探索

- 瞄准未来5~10年工程项目的科学目标，以应用为驱动布局研究规划
- 在工程项目应用驱动下，兼顾性发展ASIC技术
- 将未来5~10年的共性瓶颈问题作为重点攻关的关键技术



• 《辐射探测技术与方法》由中国科学院高能物理研究所与核电子学与核探测技术分会联合主办，Springer-Nature出版社出版，发表辐射探测技术及相关领域的最新研究成果，旨在反映该领域科研水平，促进学科发展，加强国内外学术交流。文章形式为原创性和综述性论文，发表最新的重要科研成果。期刊主要内容涉及：粒子探测技术与方法，计算仿真，粒子加速器技术，电子及系统设计，同步辐射技术应用，粒子天体技术，成像及放射学等领域。自创刊以来，先后获得中国科学院院科学传播局新刊创办支持及中国科技期刊国际影响力提升计划支持，办刊质量受到业内一致好评。目前，期刊已被包括CSCD、ESCI等在内的十余种数据库收录。诚邀优质稿件！

- 稿件提交到一轮审稿结果平均用时34天
- 稿件接收后排版完成即优先出版，上线后即可查DOI号
- 封面文章、文章解读视频、邮件推送等文章宣传服务

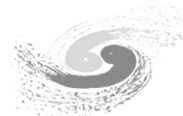
期刊网址：<https://www.springer.com/journal/41605>，<http://rdtm.ihep.ac.cn/>

编辑部电话：010-88235914

编辑部邮箱：RDTM@ihep.ac.cn

Thank you !

工程应用-高能光源硅像素探测器



	一代样机 (2015-2016)	二代样机 (2017-2018)	三代样机 (2019-2021)	四代样机 (2022-)
像素尺寸	150 μm × 150 μm	150 μm × 150 μm	150 μm × 150 μm	140 μm × 140 μm
能量阈值	1	1	1	2
读出芯片	BPIX-20	BPIX-20	BPIX-20	BPIX-40
模块数/个	6	16	24	40
像素/个	360K	~1M	1.4M	6M
模块封装	Wire bonding Rigid-flex PCB	Wire bonding Rigid-flex PCB	Through Silicon Via (TSV) Rigid-flex PCB with low CTE (coefficient of thermal expansion)	Advanced wire bonding LTCC (Low Temperature Co-Fired Ceramic)
死区面积	26.3%	26.3%	11.8%	~9.3%
读出电路	Spartan6 + SFP	Kintex7 + DDR3 + Nano-Pitch I/O™	Kintex7 + DDR3 + Nano- Pitch I/O™	UltraScale Kintex Plus + DDR4 + FireFly MicroTCA.4
与DAQ接口	1G Ethernet x12	1/10 G Ethernet x4	40G Ethernet	100G Ethernet
功耗 @1.2kHz	100W	370W	<500W	<2500W
备注	原理样机	工程样机	工程样机	HEPS光源线站系统