



中国科学技术大学

University of Science and Technology of China

基于电流型TOT技术的 LHAASO WCDA前端读出ASIC设计

郭宇翔 梁宇 秦家军 杨云帆 成博宇 赵雷

中国科学技术大学

核探测与核电子学国家重点实验室



- 实验背景介绍
- 芯片设计
- 测试结果



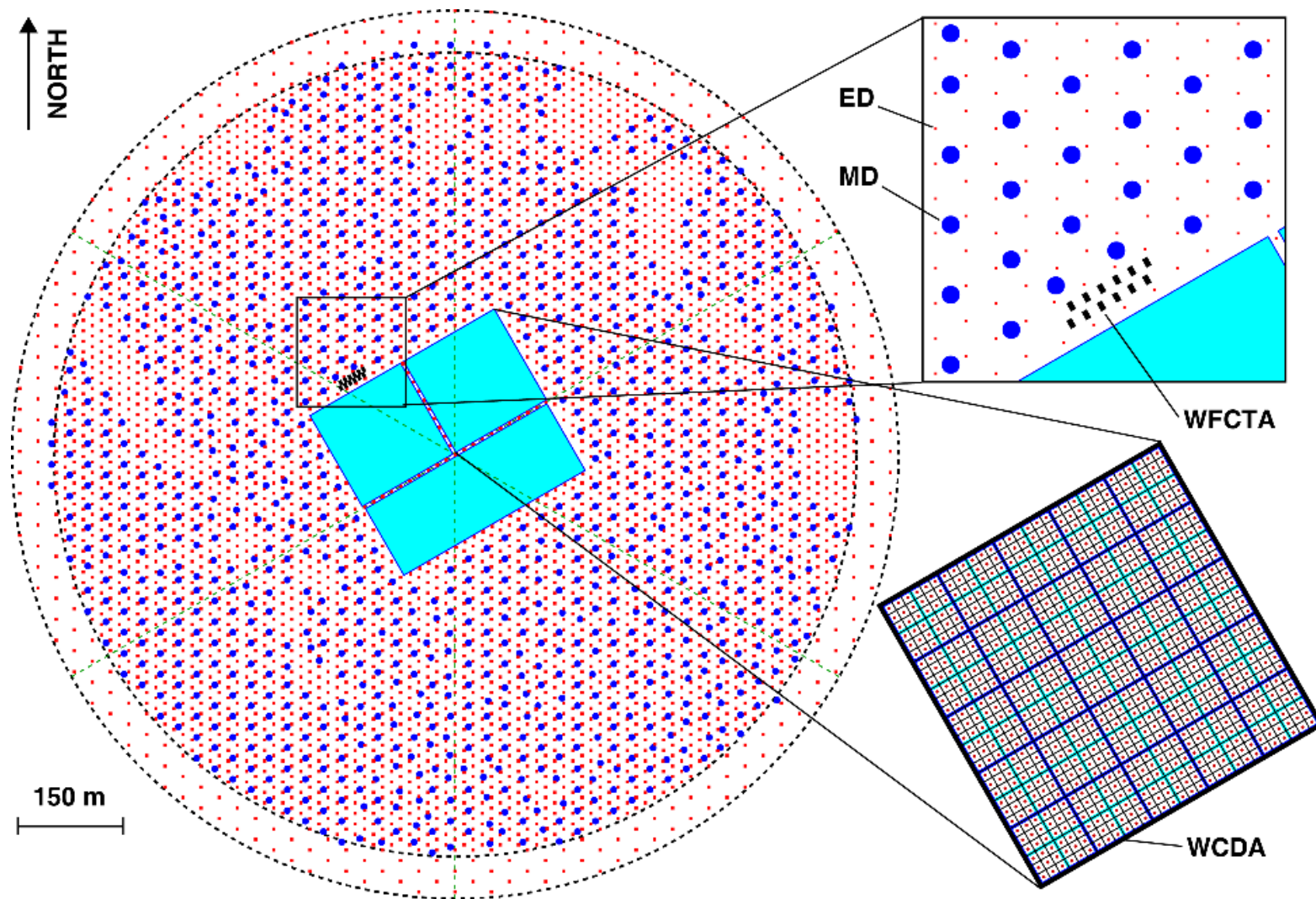
- 实验背景介绍
- 芯片设计
- 测试结果

LHAASO WCDA概述



中国科学技术大学

University of Science and Technology of China

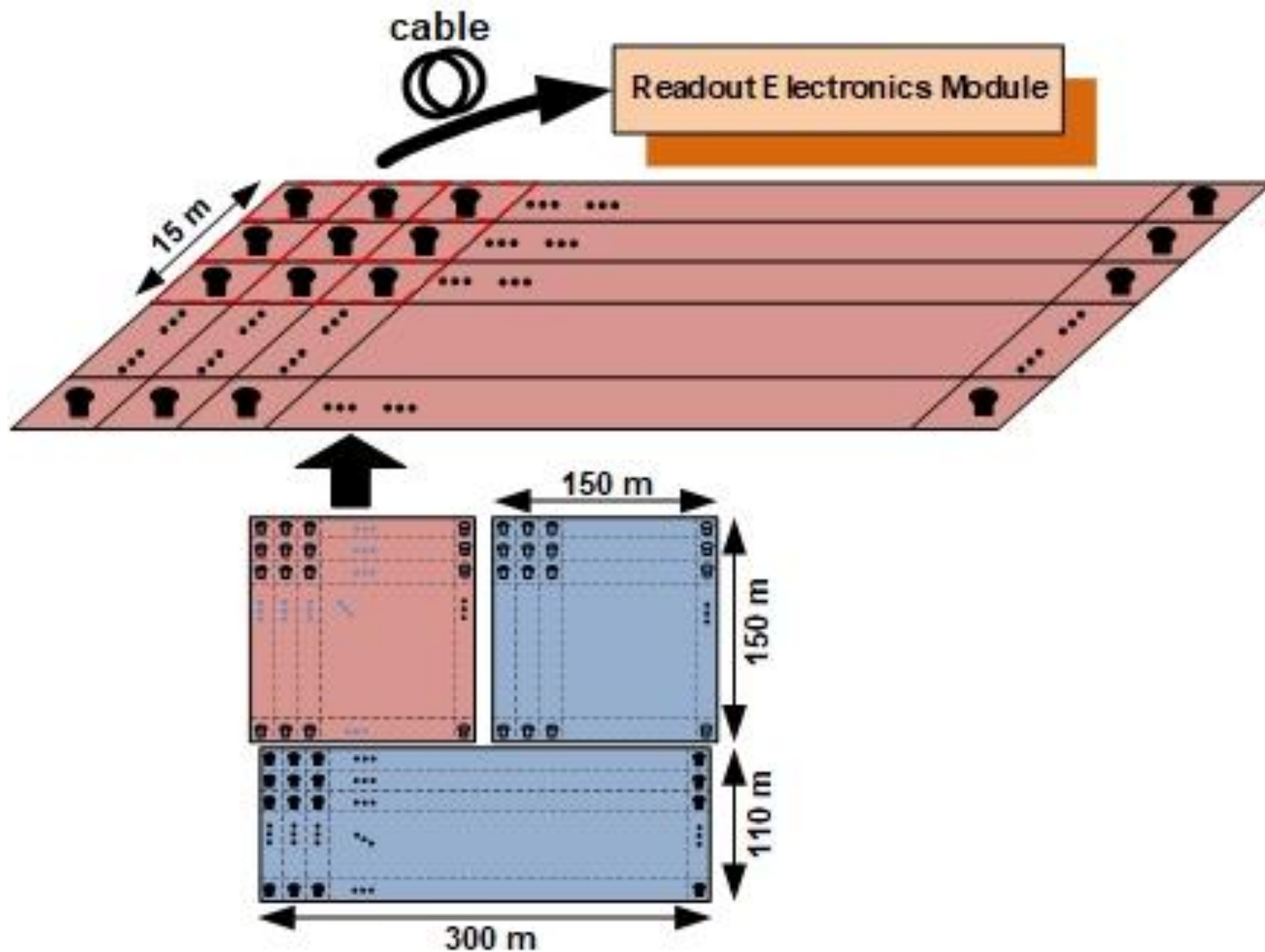


- 大型高海拔空气簇射观测站
- 国家十二五规划项目
- 四川，稻城

LHAASO WCDA概述



中国科学技术大学
University of Science and Technology of China



- 3个水池
- 3120个PMT
- 350个FEE

- WCDA前端读出电子学系统的主要功能包括：
 - 1) 测量PMT输出信号的电荷量，来确定高能粒子在水中的能量沉积；
 - 2) 测量粒子到达的时间信息，来重建高能粒子前锋面的入射方向；

设计需求	设计指标
测量动态范围	1~4000 P.E.
电荷测量精度	< 30% @ S.P.E.; 3% @ 4000 P.E.
时间测量分辨率 (bin size)	< 1 ns
时间测量精度RMS	<500 ps
平均事例率 (kHz)	50

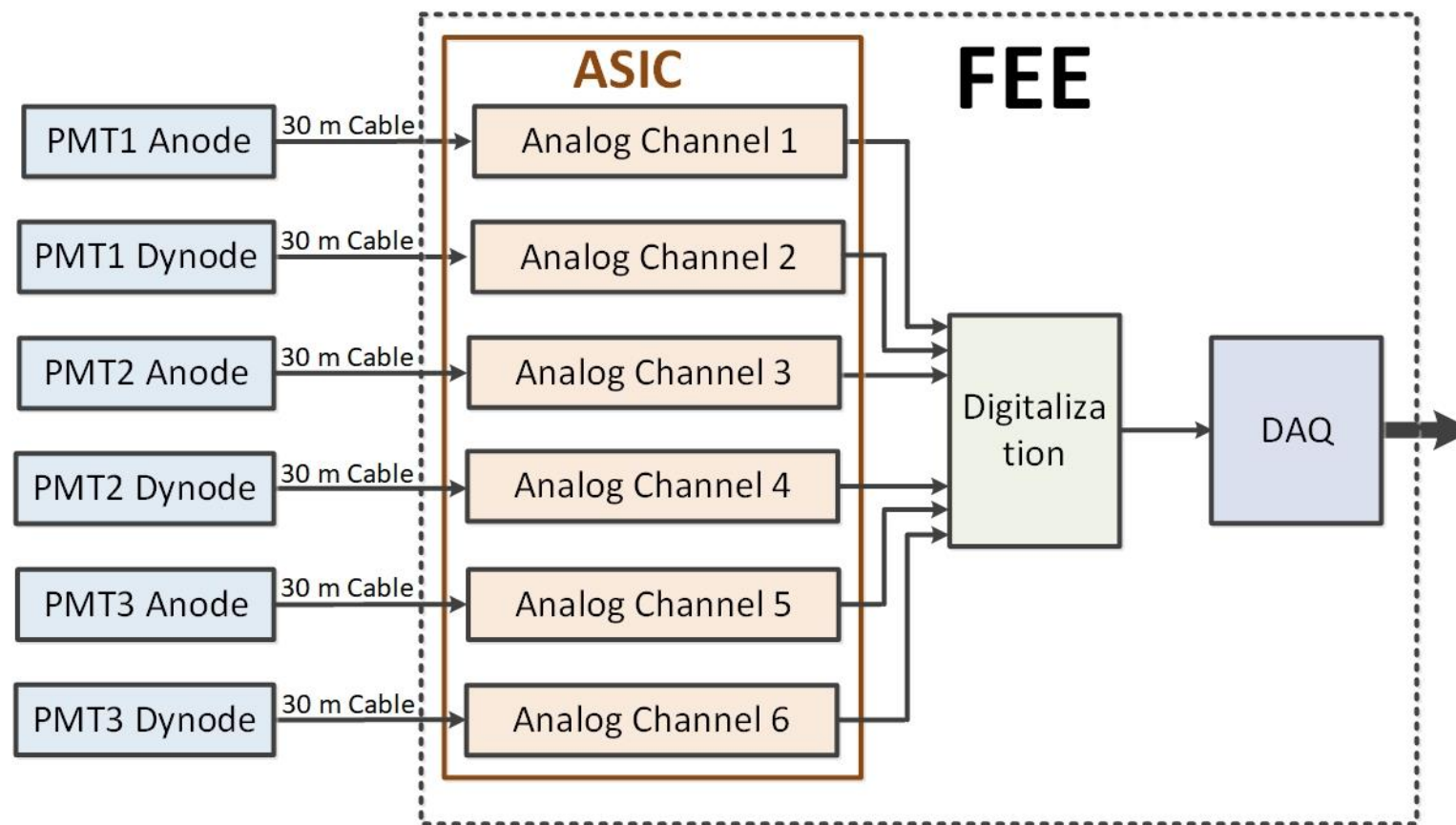


- 实验背景介绍
- 芯片设计
- 测试结果

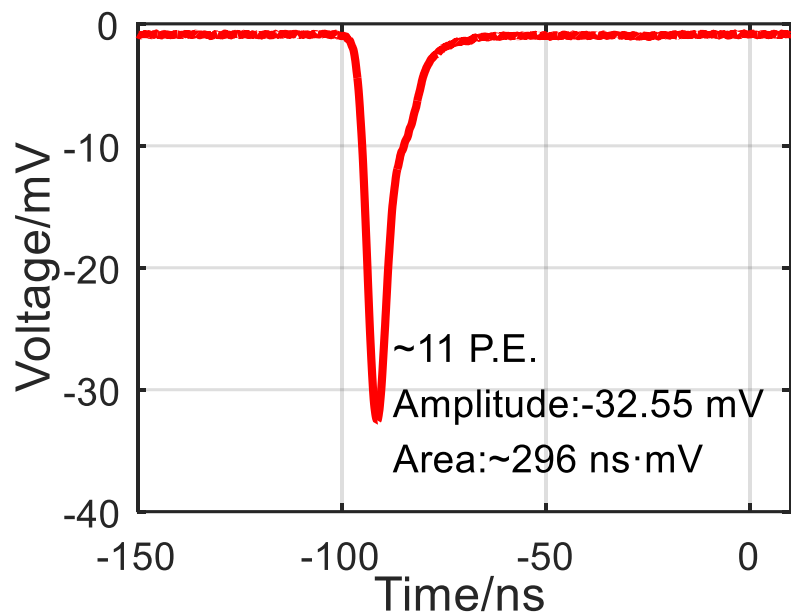


- 大动态范围
- 高精度时间电荷测量
- PMT信号30m长距传输

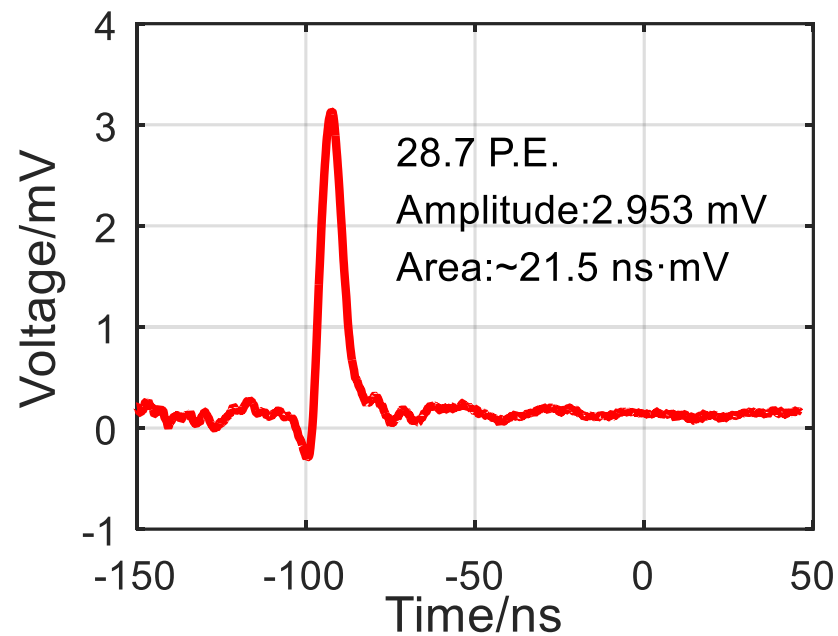
基于ASIC的读出电子学结构图



工程备选PMT：日本滨松 R5912，增益设置3E6

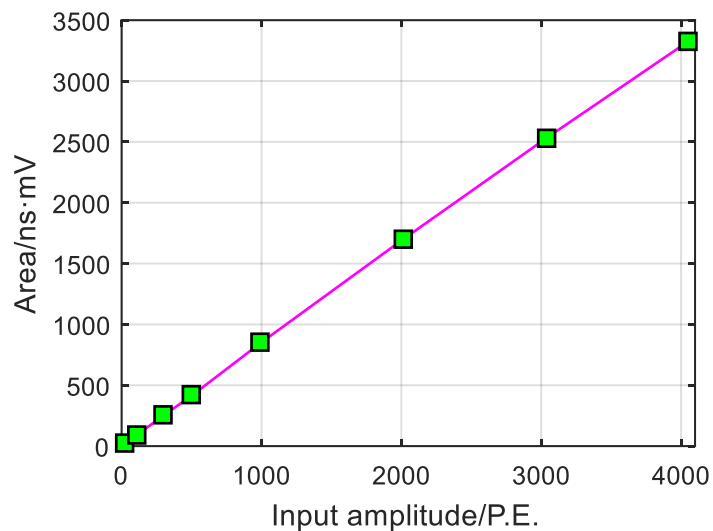
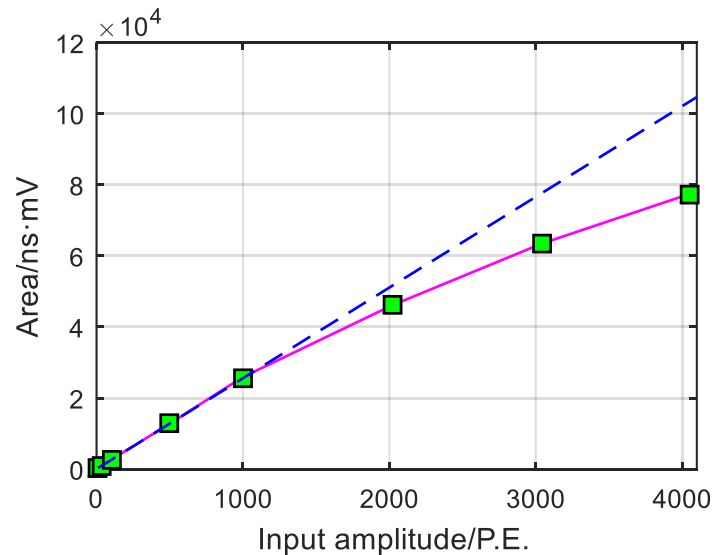


阳极信号@11PE

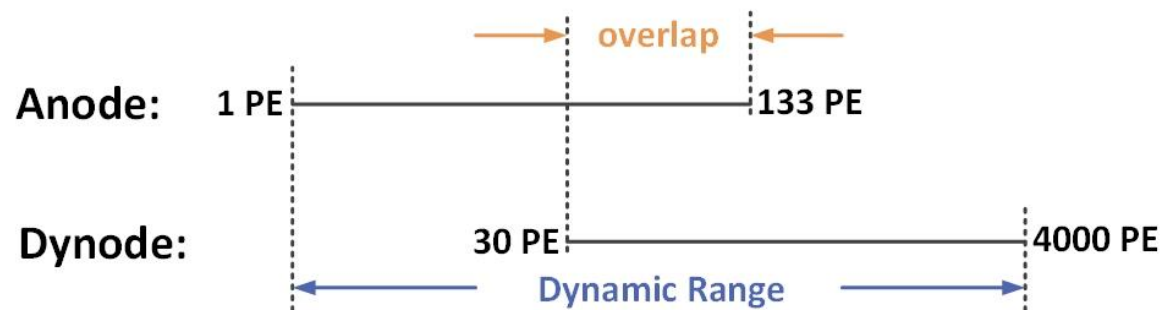


打拿极信号@28.7PE

30P.E.打拿极信号幅度与S.P.E阳极信号幅度接近

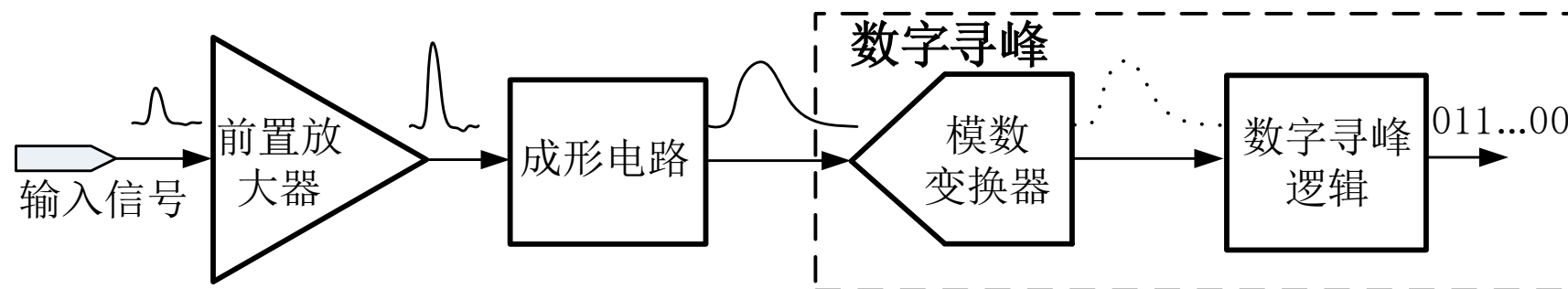


阳极和打拿级信号电荷线性示意图

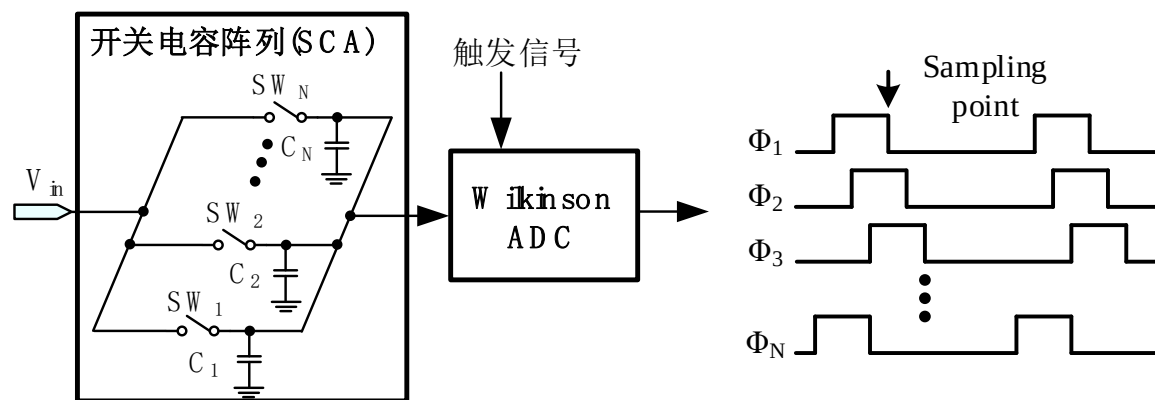


PMT电荷读出ASIC主流技术路线

- 电压成型寻峰

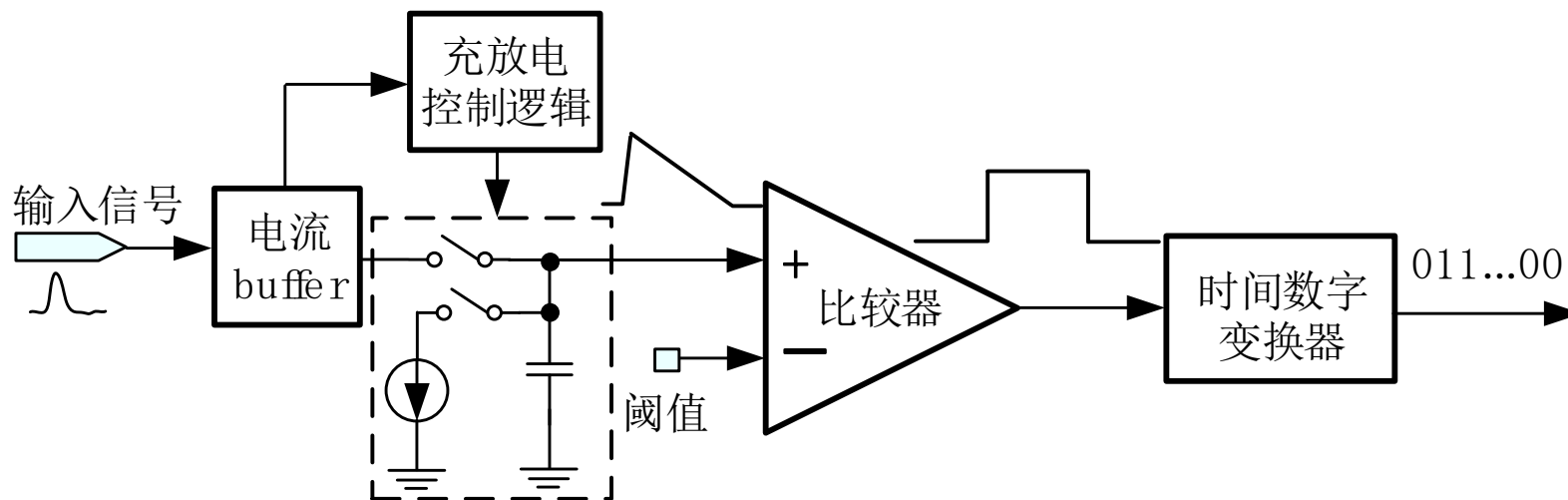


- 波形数字化

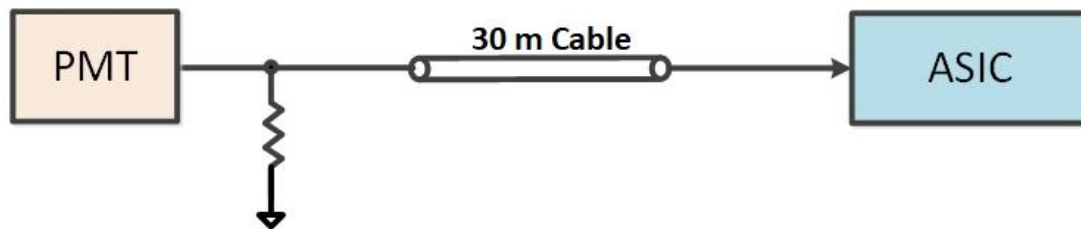


PMT电荷读出ASIC主流技术路线

- 时间过阈法TOT, Time-Over-Threshold（电流型）



始端匹配：长距离传输电压小信号极易受干扰！信噪比低。适用于大信号情况（大亚湾中微子实验）。

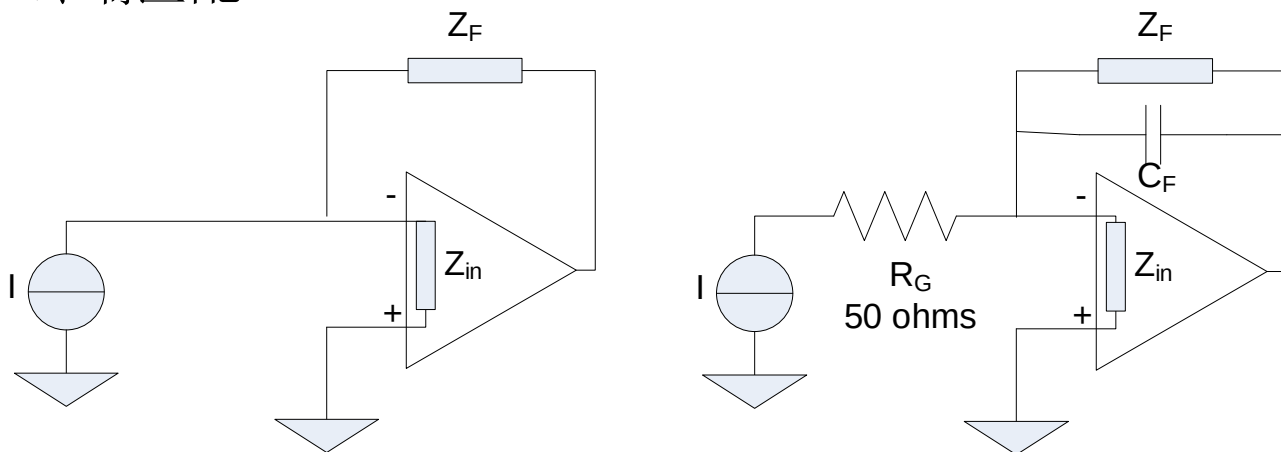


终端匹配：PMT高阻，4000倍动态范围，大信号微小的反射将引起严重的多次反射！需高精度匹配。

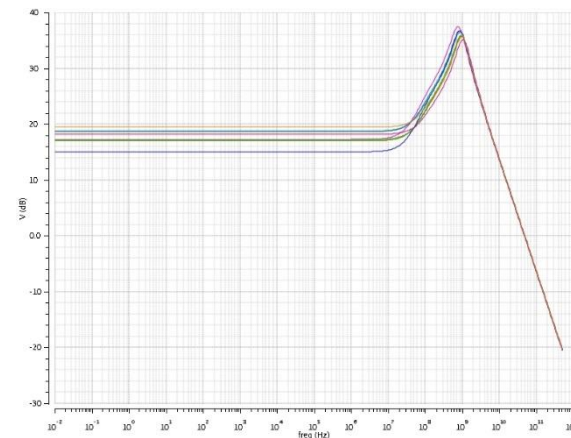
冷端匹配：调节前放输入阻抗实现匹配

纯电阻匹配：下拉高精度电阻，前放高阻输入

- 冷端匹配

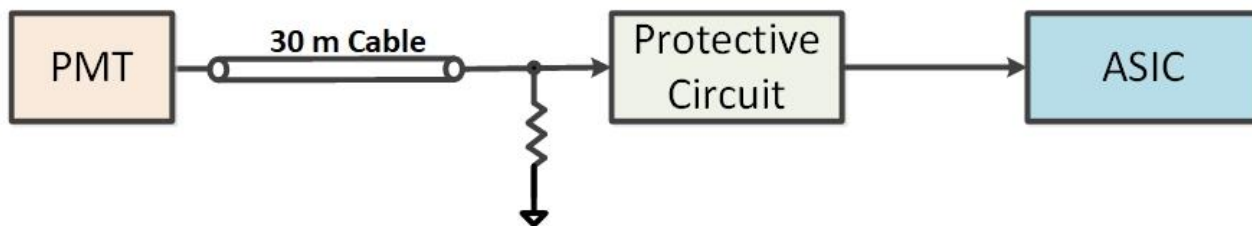


将跨阻放大器（或电流放大器）的输入阻抗调节为 50Ω ，或者将低阻输入的电荷灵敏放大器串联一电阻，实现终端匹配。

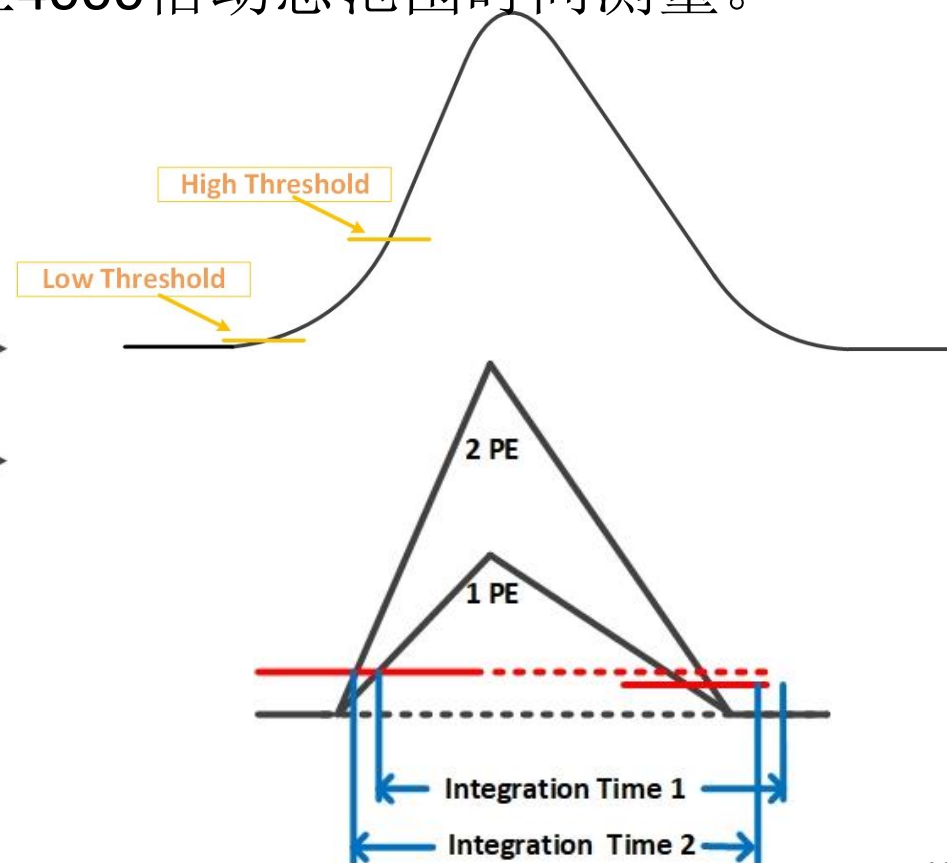
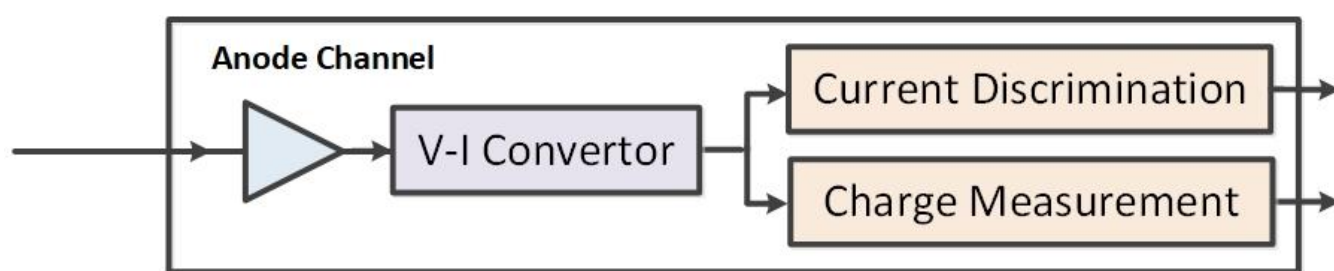


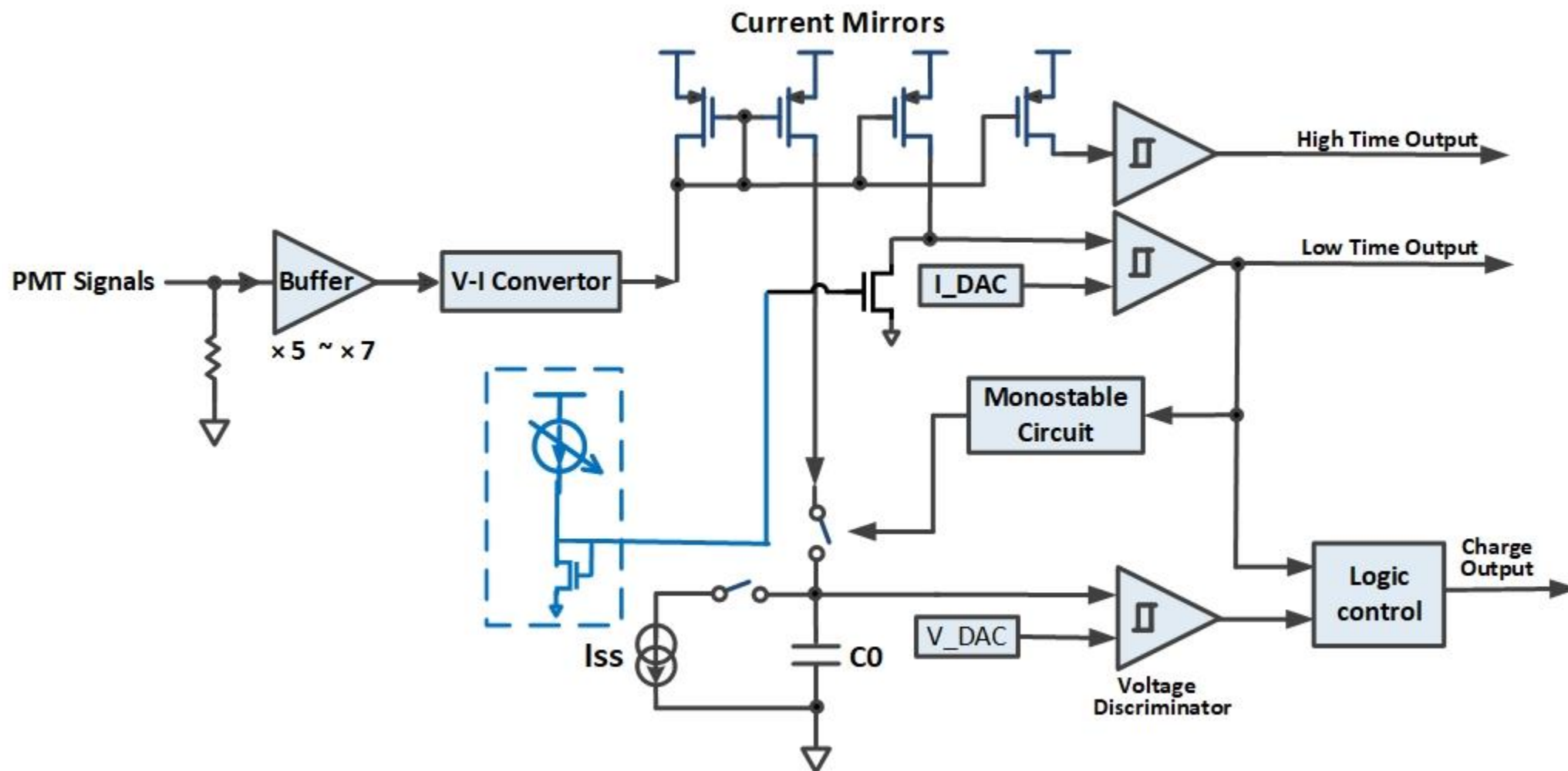
匹配精度低，频带范围窄！

- 纯电阻匹配：片外高精度电阻+电压放大器

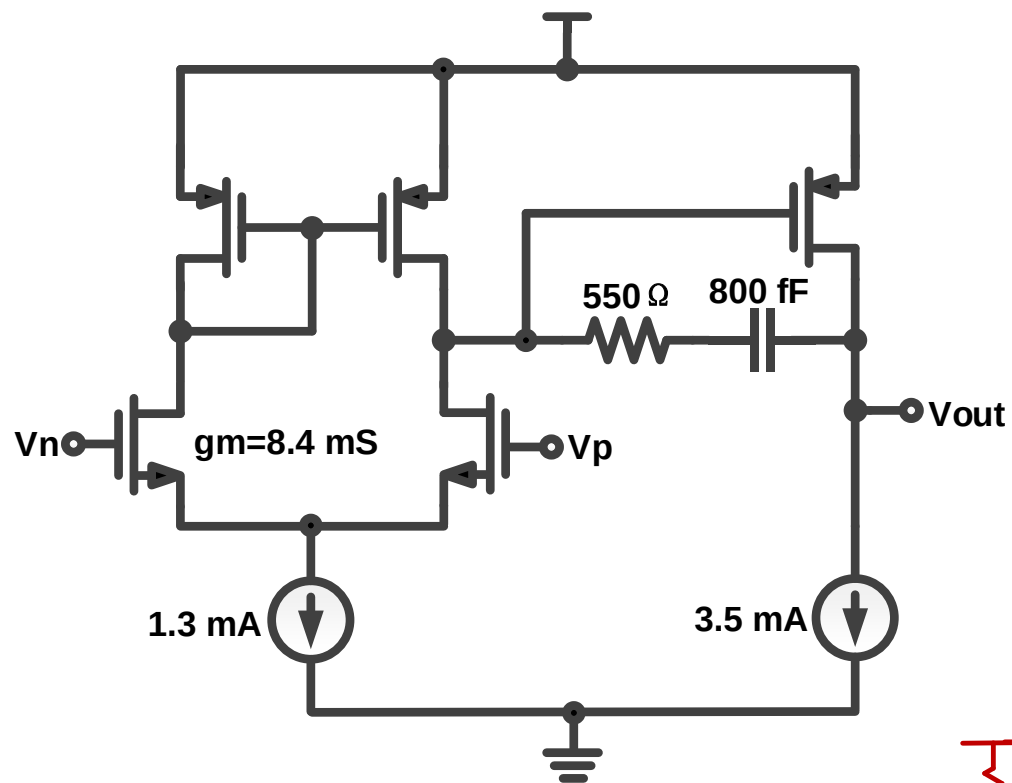


- 电流型前沿定时：结构简单，存在Time Walk，可以由电荷修正。
- 双阈定时：设置双时间甄别通道，以适应4000倍动态范围时间测量。
- 固定门宽充电：改善小信号非线性。

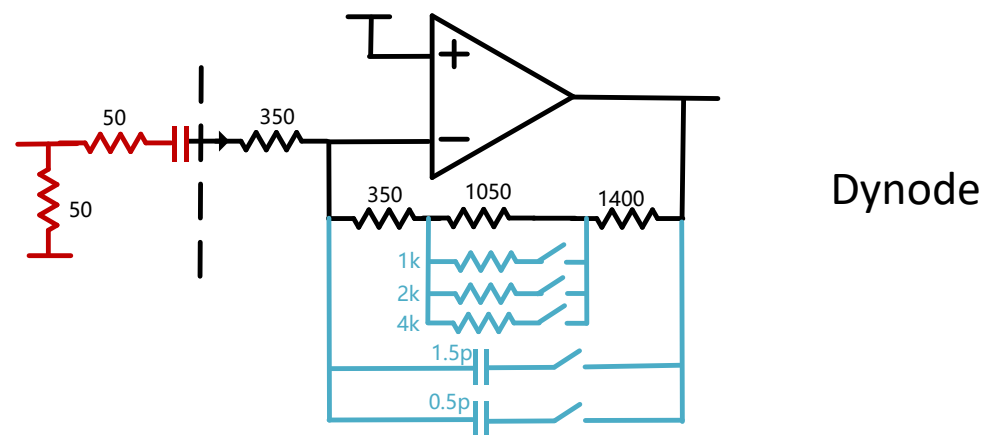
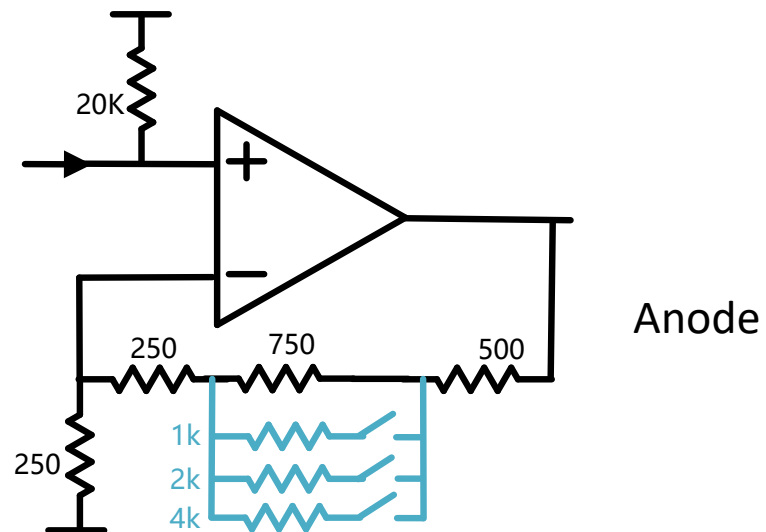




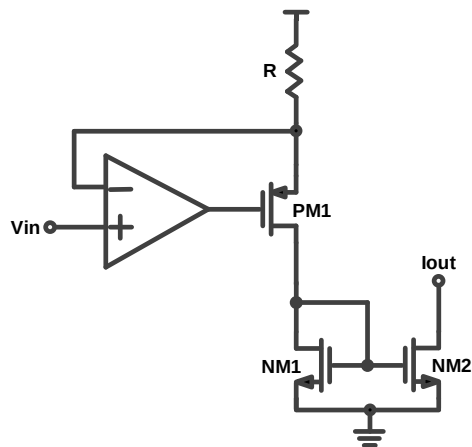
电压前放结构



150MHz@Gain=7



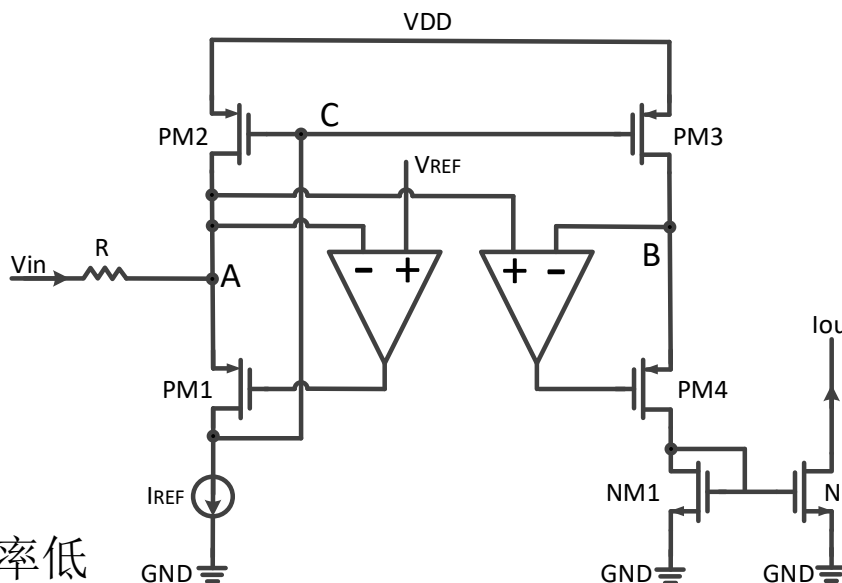
经典结构



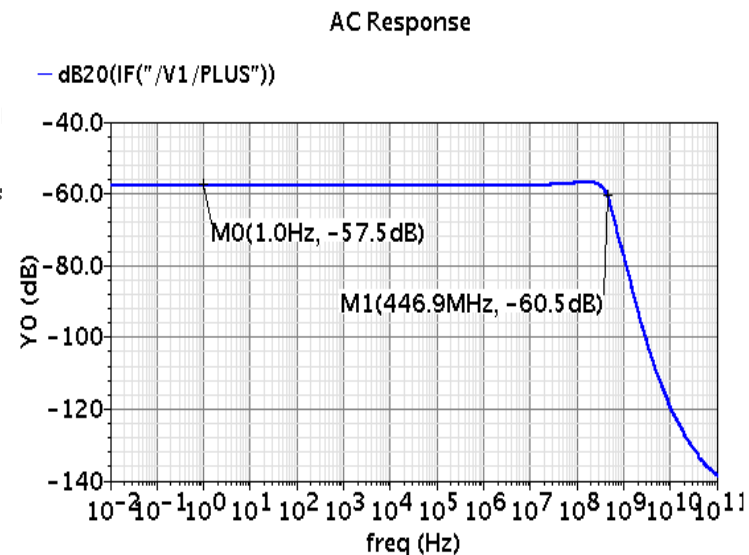
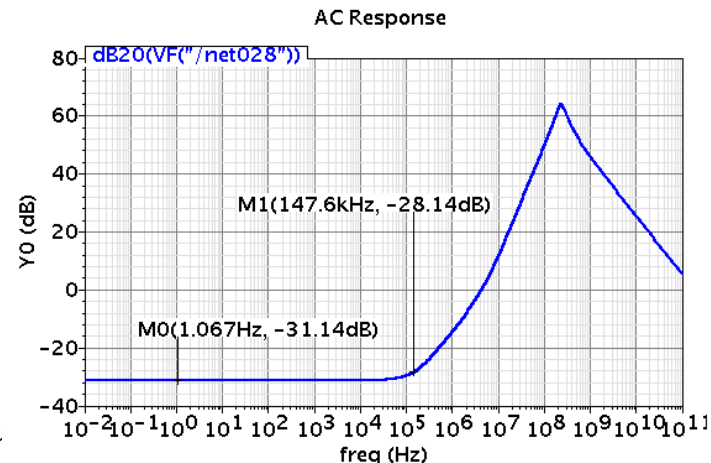
优点：结构简单，线性度好

缺点：静态电流大，转换效率低

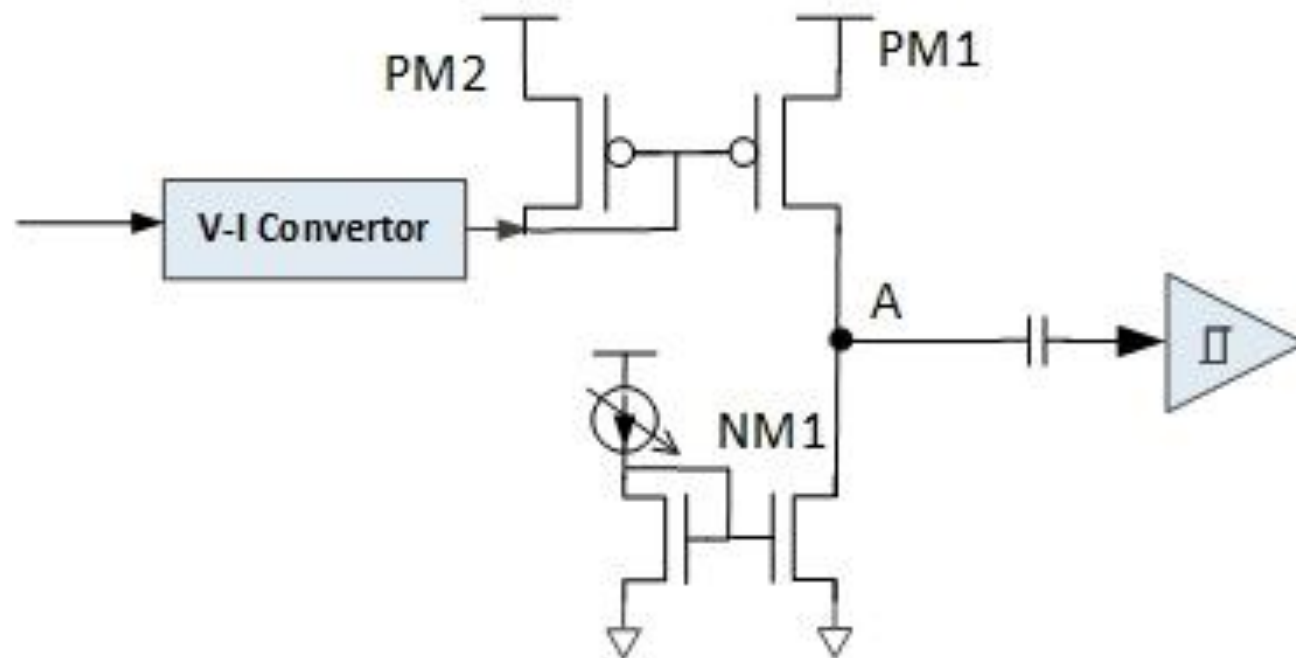
改进结构



输入阻抗 $\frac{1}{Ag_{m1}r_{o1}g_{m2}}$, 可小于 1Ω



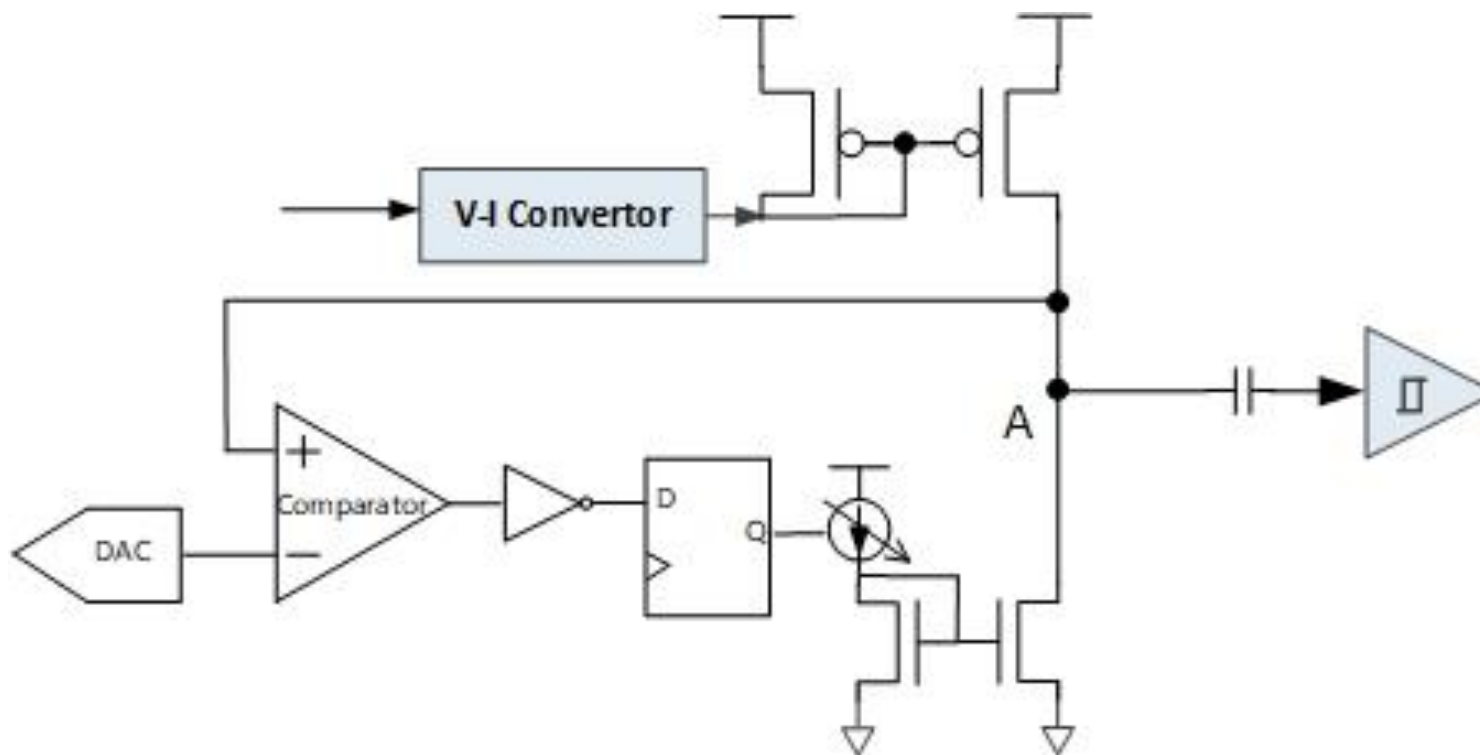
V-I转换模块-3dB带宽450MHz



A点为两个栅极相接，不具有可预测的电压！

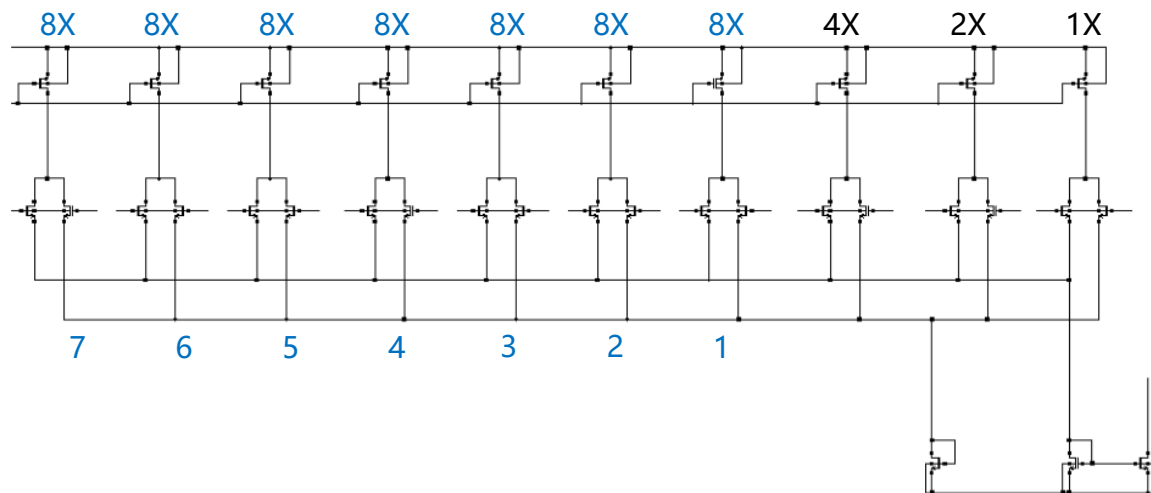
由于PVT（工艺、电压、温度）影响，PM1静态电流存在通道不一致性。当DAC调节的NM1偏置电流与PM1静态电流不相同，A点电压易产生较大偏差。

改进方案：自动标定A点电压



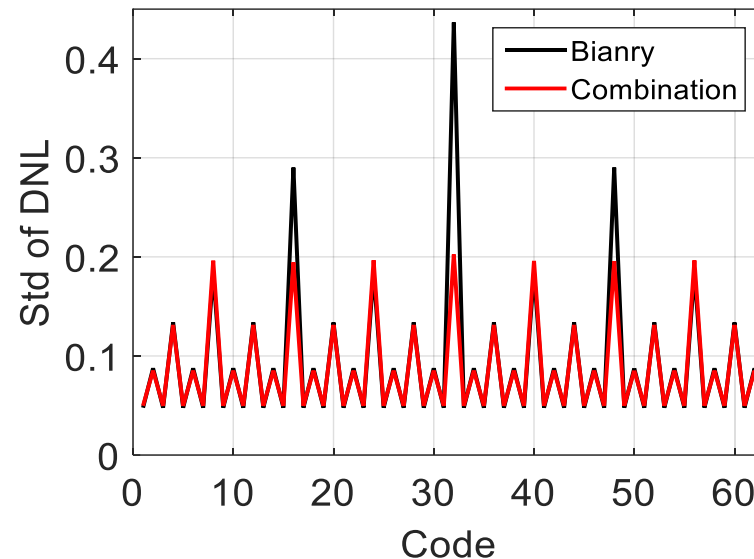
通过多次迭代调节电流DAC，使得A点电压等于预设的电压DAC值。
要求：电流DAC的DNL不能出现大于1个LSB，即电流值随码值要单调变化。

组合权重电流舵DAC



DAC电路结构图

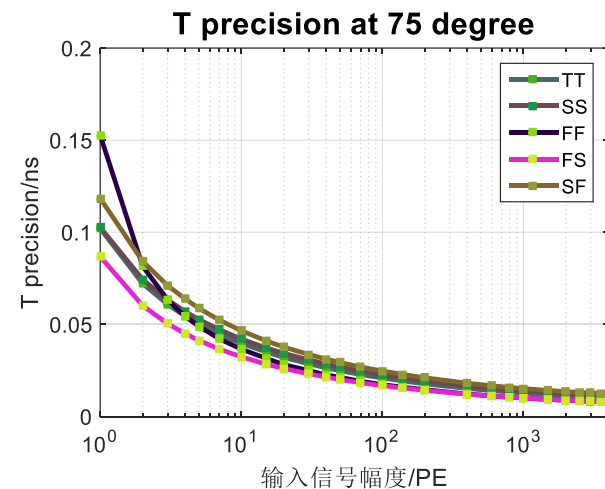
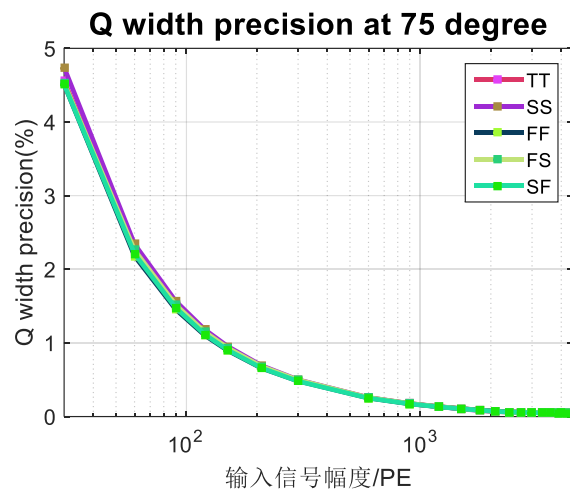
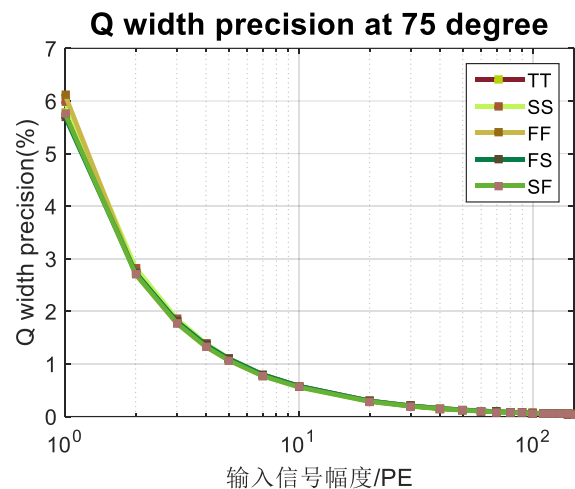
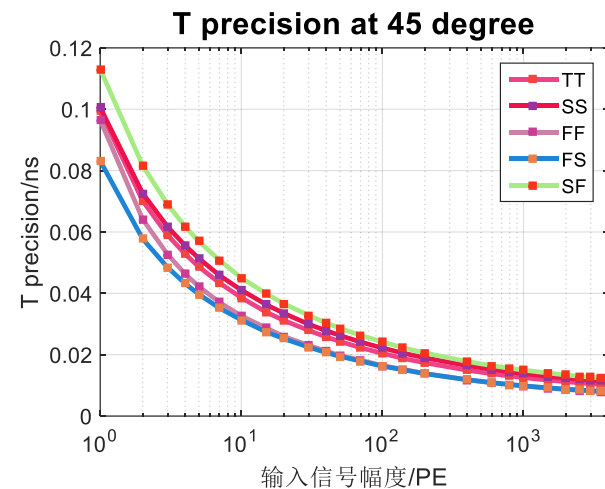
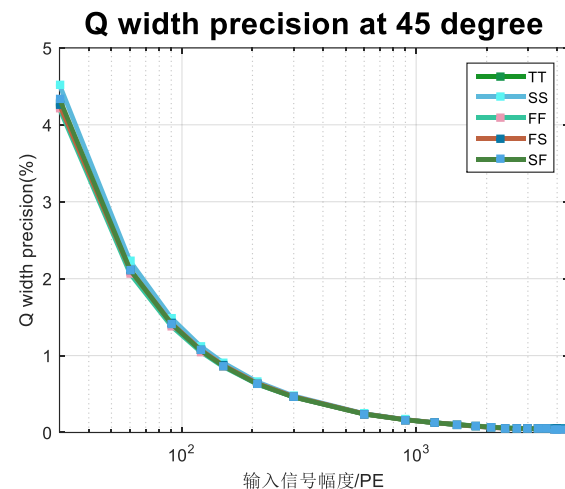
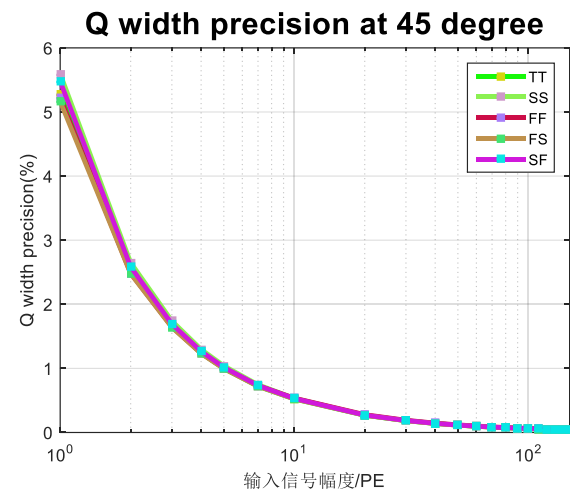
高三位：非权重，温度计码；
低三位：二进制权重，二进制码。



DNL 标准差仿真对比

与6位二进制权重DAC相比：DNL的标准差由最大的0.45LSB降为0.2LSB，满足单调性要求。

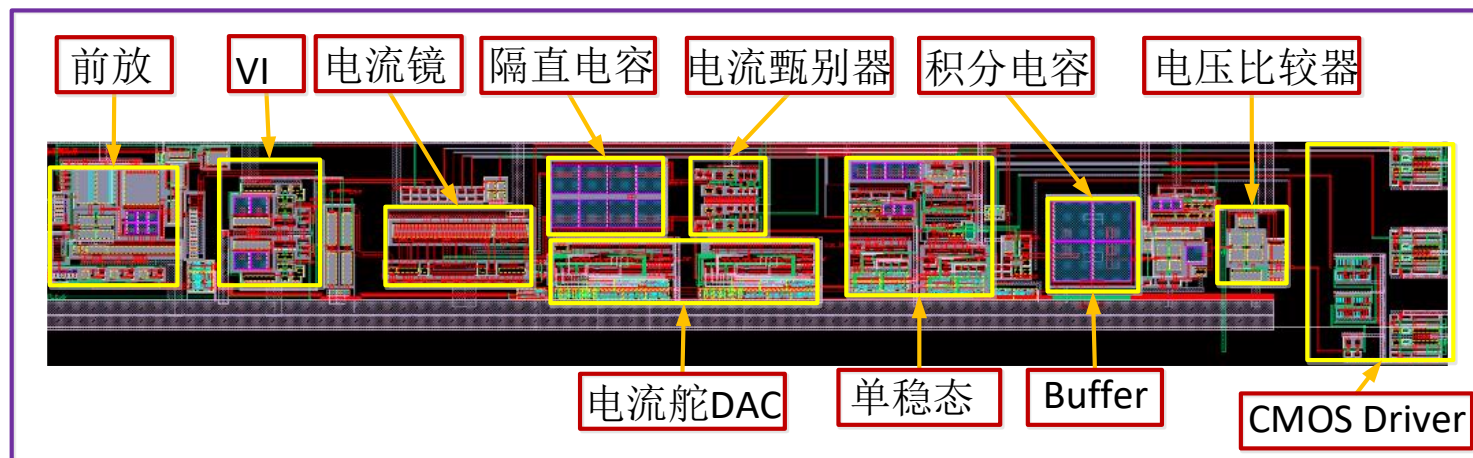
电荷、时间测量仿真结果



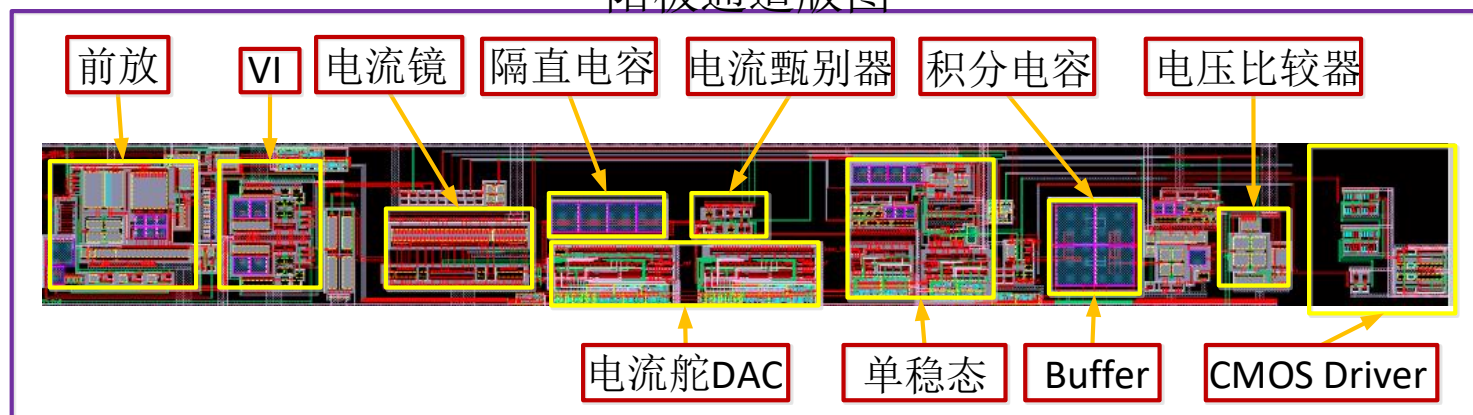
阳极电荷精度

打拿极电荷精度

时间测量精度



阳极通道版图

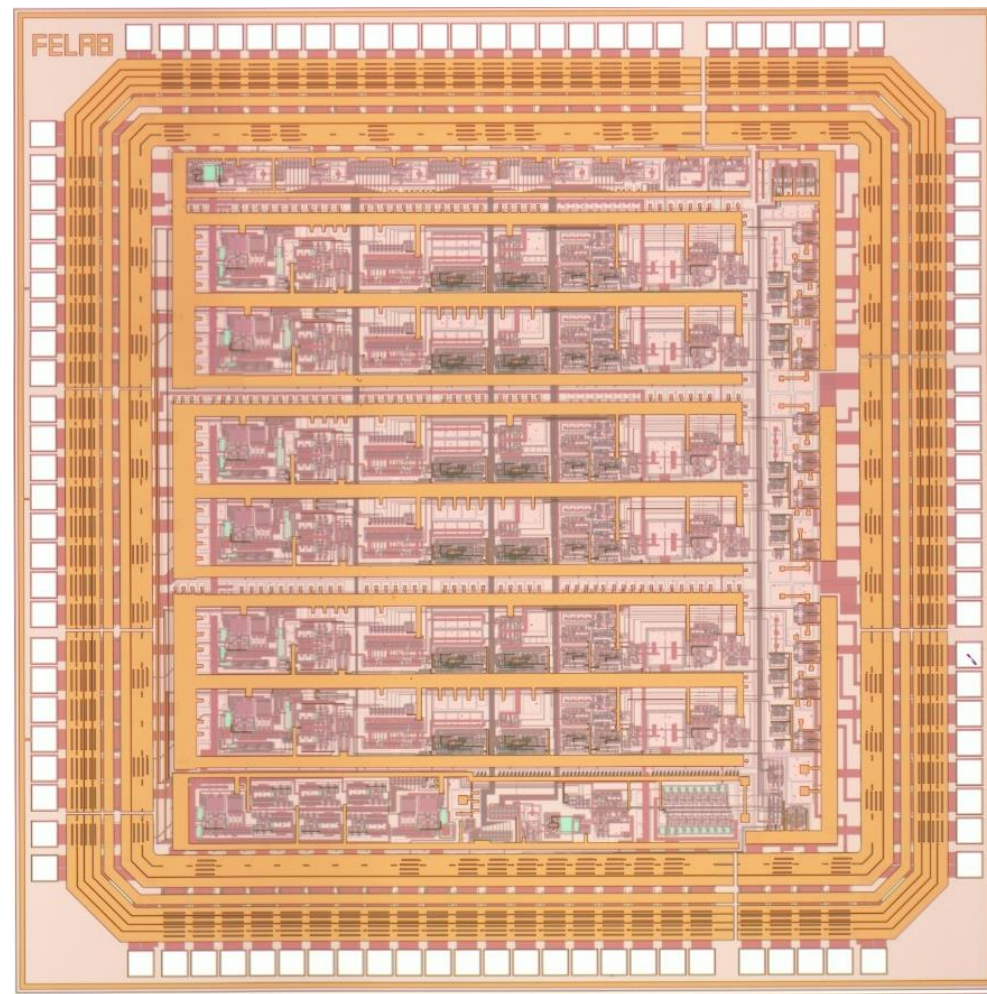
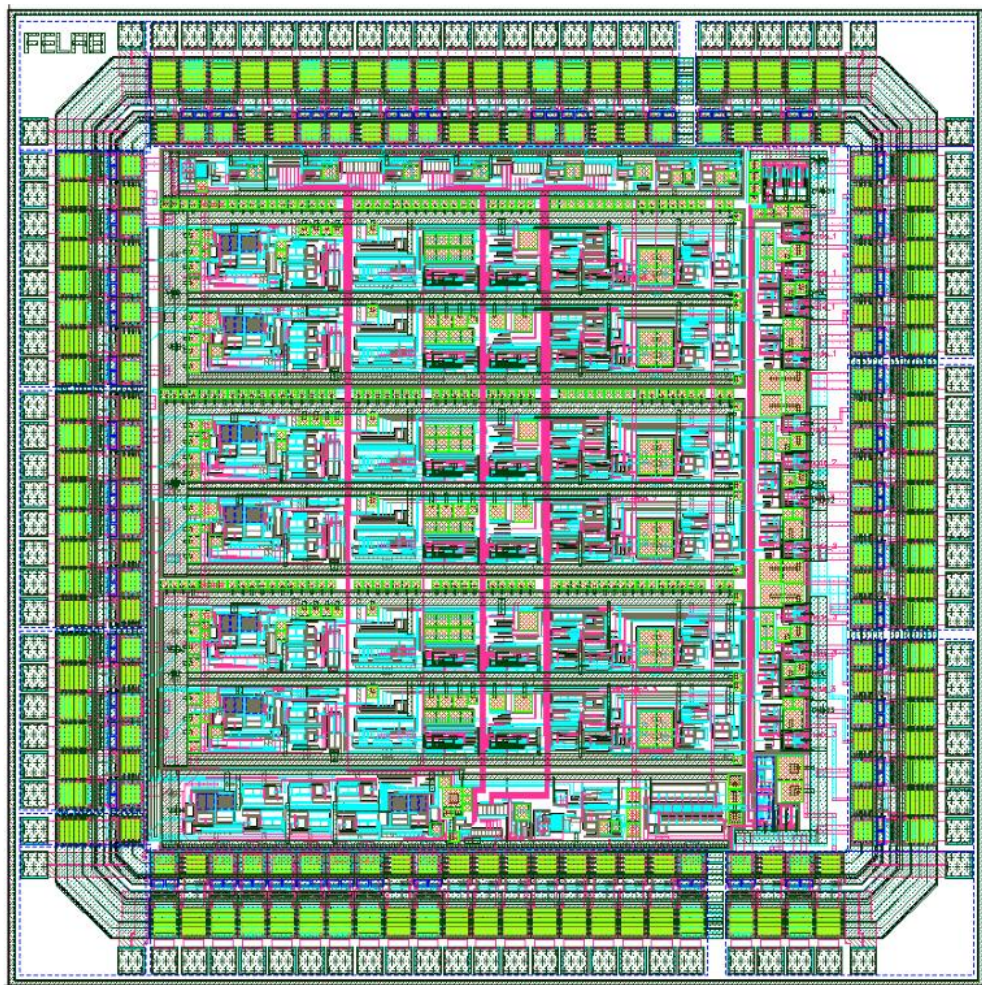


打拿极通道版图

芯片版图与裸片照片



中国科学技术大学
University of Science and Technology of China



Global Foundry 0.35um dual gate 工艺
3mm*3mm, LQFP100, CMOS输出

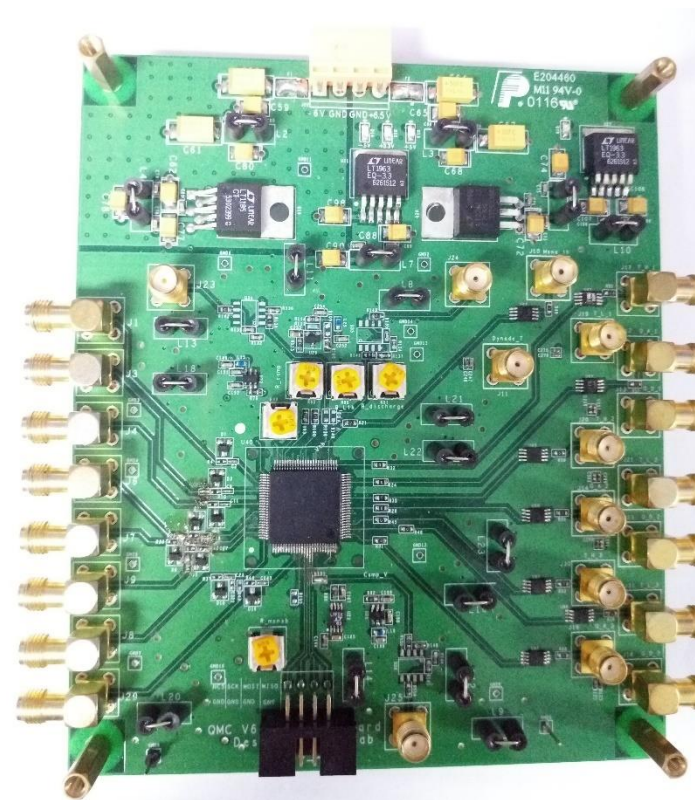
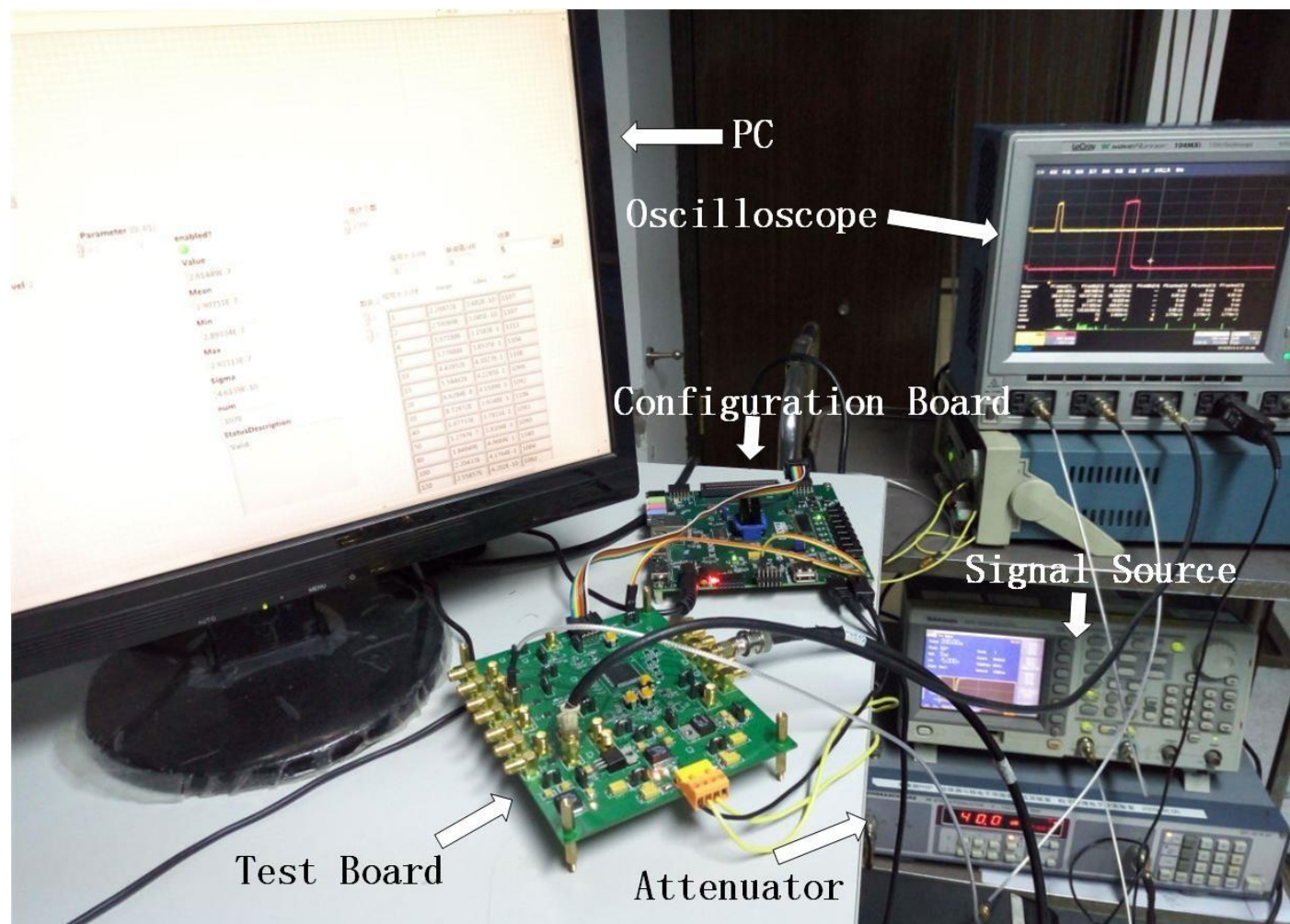


- 实验背景介绍
- 芯片设计
- 测试结果

测试平台



中国科学技术大学
University of Science and Technology of China

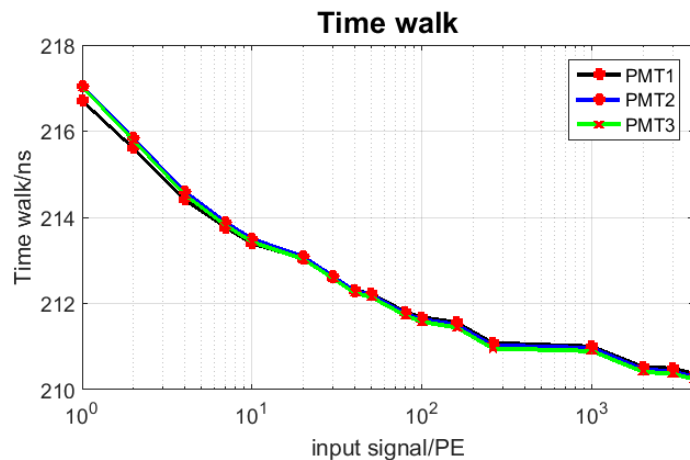
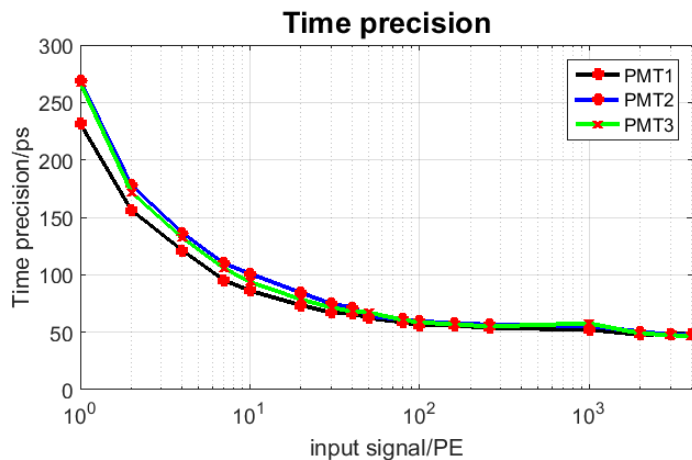
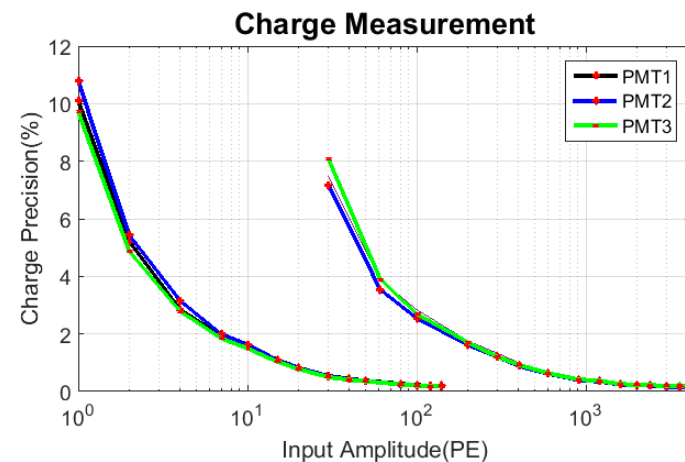
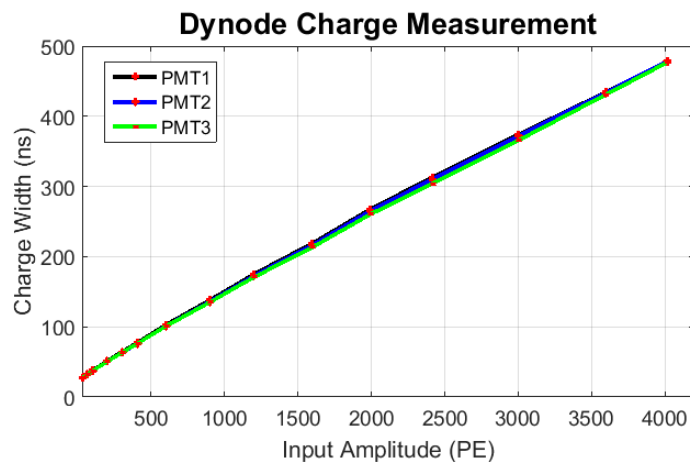
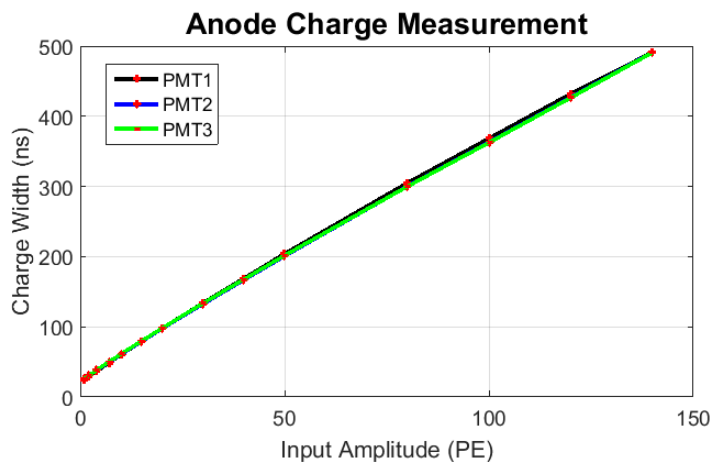


电荷测量性能测试（室温）



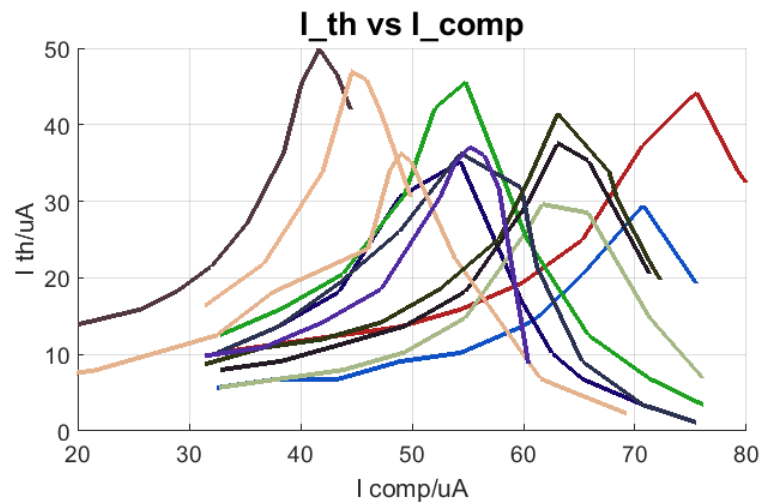
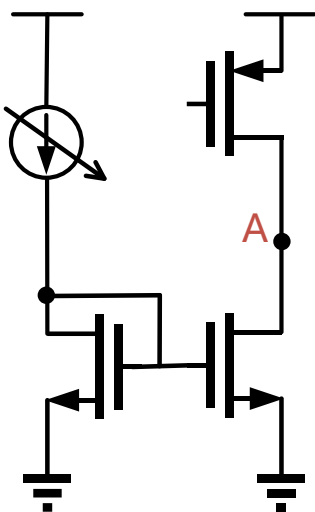
中国科学技术大学

University of Science and Technology of China

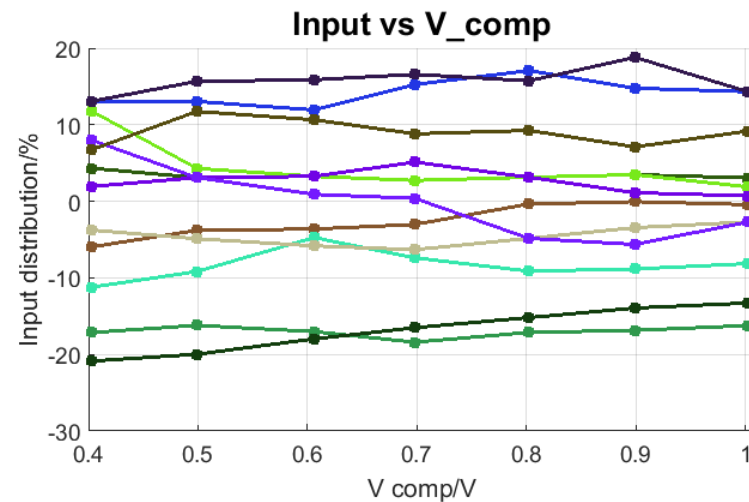


- 电荷精度好于11% @S.P.E, 1% @4000P.E.
- 在4000PE动态范围内，时间精度（RMS）好于300ps

甄别阈值不一致性测试



偏置电流与阈值关系



偏置电压与阈值相对偏差

采用统一偏置点电压方式，将得到好于20%的通道不一致性。

- 本芯片通过使用纯电阻匹配及电流型TOT结构，实现了在大动态范围下PMT信号的高精度时间和电荷测量，实现了LHAASO WCDA 前端读出电子学的模拟信号处理功能；
- 电荷测量精度达到11%@S.P.E, 1% @4000 P.E.；
- 时间测量RMS达到300ps；
- 探究并设计了V-I转换、阈值一致性自动调节等核心模块；
- 此芯片目前已满足LHAASO WCDA指标要求。