





# CMOS 像素探测器与片上集成 神经网络

赵瑞光, PEREZ PEREZ Luis alejandro, HU-GUO Christine, Auguste BESSON, HU Yann

Email: ruigunag.zhao@iphc.cnrs.fr

2017年10月11日-13日 首届全国辐射探测微电子学术年会 中国科学院高能物理研究所

甘录

- 1. 背景介绍
  - ▶ CMOS 像素探测器
  - ▶ 人工神经网络
- 2. 神经网络在亚原子物理实验中应用
  - ▶ 研究背景
  - ▶ 研究目标与研究方法
  - ▶ 可行性研究

### 3. 研究进展

- ▶ 实验步骤
- ▶ 实验结果

### 4. 研究与发展

### 1. 背景介绍

### CMOS 像素探测器

CMOS 像素探测器 (CPS)

- ▶ 单片集成:探测器 (Nwell/Pepi) + 片上信号处理模块 (前置放大器,ADC....)
- ▶ 得益于稳定的工艺技术
- ▶ 越来越小的特征尺寸

(IPHC): 0.35 um (以前) → 0.18 um (现在) → 65 nm?
40 nm (现在,工业用)

随着工艺技术的快速进步,越来越多的处理模块可以被集成在 CMOS 像素探测器中。



第一代 CPS: 只有 NMOS 管可以被用在探测器像素单元中 → PMOS 管的 N 阱结构会与收集电荷的 N 阱发 生竞争,降低电荷的收集效率。



第二代 CPS: 采用深 P 阱工艺, 隔绝 PMOS 管 的 N 阱结构吸收电荷 → NMOS 结构与 PMOS 管都可以在像素单元中使用。



人工神经网络

人工神经网络模型是模拟大脑中生物神经网络结构设计的一套计算系统。



### 2. 神经网络在亚原子物理实验中应用

## 研究背景

# 在国际线性对撞机 ILC (International Linear Collider)中,存在大量来自于背景噪声的正 负电子对。

▶ 背景噪声将影响探测器的参数分辨率,寻迹效率,降低了系统有效数据的输出带宽
 ▶ 背景噪声具有较小的动量 (10-100 Mev/c),在探测器表面形成较大的入射角,导致 探测器表面产生长条形的簇 (cluster)。





- •研究目标:
  - > 重建入射粒子的入射角信息
  - ▶ 区分和去除背景噪声粒子产生的簇
- 研究方法:

▶ 使用人工神经网络算法,根据探测器中簇的电荷分布和簇的形状分类两种粒子产生的簇。

# 可行性研究 (1)

使用 CMOS 像素探测器(MIMOSA18)和 FPGA 开发板验证通过结合 CPS 和人工神经网络来重建粒子入射角度的可行性。

• CMOS 像素探测器 + 人工神经网络







#### CMOS 像素探测器:

- □ 探测入射粒子,
- □ 定义入射粒子产生的簇的形状和电荷分布
- 人工神经网络:
- □ 根据产生簇的形状和电荷分布重建入射粒子角度
- □ 区分入射粒子来源

# 可行性研究 (2)

### 我们采用 MIMOSA18 探测芯片来采集入射粒子的信息。

#### ▶ 专为亚原子物理实验设计

- ▶ 包括模拟信号输出以及离线的数字信号采集系统
- ▶ 使用简单,方便测试
- ▶ 较小的 pitch → 得到精确的簇形状
- ▶ 较大的外延层厚度 → 得到充分的电荷

#### Mimosa 18 detail

- 4 matrixes of 256\*256 pixels
- 10 um pitch
- Active area of 5\*5 mm<sup>2</sup>
- Standard 14 um thick epitaxy(20 um available), 80e-h/um.



# 可行性研究 (3)

人工神经网络结构:

- ▶ 根据簇的形状和电荷分布重建入射角 θ 和 φ 的信息
- 簇的形状
- 最大和最小标准差 (MaxStd/MinStd) 与入射角 θ 有关
- 平面主轴夹角与入射方向角φ有关
- 簇的电荷
- 种子像素电荷值 (SeedCharge ADC) 与入射角 θ 有关
- 簇总电荷值 (TotCharge ADC) 与入射角 θ 有关









1. 训练过程

- 1) 改变粒子入射角度,采集不同角度下 M18 探测器输出的原始数据
- 根据原始据和入射角度计算整个人工神经 网络的参数权值。
   工具:TMVA software [1]



- 2. 回归过程
- 1) 采集 M18 探测器输出的原始数据;
- 通过人工神经网络的的权重以及得到的原始数据计算粒子入射的 角度。

工具: FPGA developed in my thesis

实验结果

0	0	0	0	0	0	0
0	7	0	0	0	0	0
0	0	13	14	0	0	0
0	0	34	257	10	0	0
0	0	13	21	0	0	0
0	0	0	0	0	0	0
0	0	0	0	0	0	0

File:RUN\_180001\_9,  $\theta = 15(\text{deg})$ Seed threshold = 12 ADC Noise threshold = 5 ADC Sampling window: 7 \* 7

0	0	0	0	0	0	0
0	0	0	0	0	0	0
0	0	0	18	11	0	0
0	0	0	30	0	0	0
0	0	0	0	0	0	0
0	0	0	0	0	0	0
0	0	0	0	0	0	0

#### Frame number is : 4500

Charge is : 257	(XY) position is : 0X33					
Charge is : 13	(XY) position is : 0X22					
Charge is : 21	(XY) position is : 0X32					
Charge is : 34	(XY) position is : 0X23					
Charge is : 10	(XY) position is : 0X43					
Charge is : 13	(XY) position is : 0X24					
Charge is : 14	(XY) position is : 0X34					
Charge is : 7	(XY) position is : 0X15					
Hit number is: 1						
IEEE 754 result is : 0X422EFB07						
Float result is : 43.745144						
This cluster finish						
Charge is : 30	(XY) position is : 0X33					
Charge is : 18	(XY) position is : 0X34					
Charge is : 11	(XY) position is : 0X44					
Hit number is: 2						
IEEE 754 result is : 0X4211A72E						
Float result is : 36.413261						
This cluster finish						
#######################################						
Total cluster of this frame is : 2						
This frame finish						



#### TMVA 软件离线回归过程结果分析



#### Luis Alejandro, IPHC, 2017

该图显示了通过 TMVA 软件进行的回归过 程,Y 轴表示软件分析入射角度θ 减去真实 入射角度,X 轴表示的不同的真实入射角 度。

理论上最好的结果应该是一条接近与 X 轴的 直线 该图显示了 TMVA 分析结果减去入射角度(蓝色)的 平均值以及 FPGA 系统分析结果减去入射角度(红 色)的平均值



Sample Event number in FPGA: 2000-2499

红色 FPGA 系统分析结果与蓝色的 TMVA 软件的 分析结果基本相符。

## 4. 研究与发展

研究与发展

- 1.基于 M18 探测器与 FPGA 开发板的系统,采集更多的原始数据,确定出最终的精确的神经网络结构和参数。
- 2.设计片上集成的神经网络电路,包括繁杂的数学计算,指数函数计算,除法 计算等模块
- 3.设计确定精确的簇形状算法电路(在 7\*7 窗口下,包括如何认定一个簇的精 确范围)
- 1)采用数字电路即存储整帧像素数据再处理,需要较大存储空间, FPGA 中现



2)采用模拟电路即像素内确定簇具体形状的,需要较多的比较器等单元模块



- 4.设计探测器部分与神经网络部分的接口电路,采用串行的神经网络计算或者并行的神经网络计算
  - 采用串行神经网络计算,需要的时间根据每帧图像中簇的个数而改变,速度较
     慢,但是占用面积和资源较小;
  - 采用并行神经网络计算,需要较多的面积和资源,如多套的数学计算电路,多 套的数据标准化电路,多套的激活函数电路...
- 5.考虑集成探测器与神经网络计算模块时间与面积的平衡



参考文献

[1] arXiv:physics/0703039 [Data Analysis, Statistics and Probability], CERN-OPEN-2007-007, TMVA version 4.2.0, October 4, 2013, http:// tmva.sourceforge.net

[2] A. Besson ; Towards low occupancy ILD VTX detector in CMOS technology adapted for tracking and vertexing, International Workshop on Future Linear Colliders LCWS2016, Morioka, Japan, 5-9 December 2016.

[3] A. Besson ; CMOS pixel sensors with on-chip Neural Network : A new horizon for embedded systems, ATTRACT TWD Symposium : Trends, Wishes and Dreams in Detection and Imaging Technologies; Strasbourg, 4-5 November 2016.