Contribution ID: **182** Type: **Oral report**

SOI-3D 技术在顶点探测器中的应用

Tuesday, 17 August 2021 11:15 (15 minutes)

建造下一代正负电子对撞机，对希格斯物理进行精密测量，以检验粒子物理标准模型并发现新物理是当前国际粒子物理学界的共识。而未来高亮度、高精度的正负电子对撞机实验，对用于高效鉴别重味夸克和 Tau 轻子、以及精确测量带电粒子动量的顶点探测器系统，在空间分辨、时间分辨、功耗、抗辐照能力等方面，提出了极高的综合性能要求。其中，高空间分辨要求的小像素尺寸和高时间分辨所需的像素内复杂的电子学功能，在实现上的矛盾，成为当前像素探测器研发的主要难点。

不同于当前主流的单片集成（Monolithic）探测器技术，我们提出了一种新的设计方案，将像素探测器芯片的模拟部分和数字部分分别设计流片，再通过 TBV（Through Box Via）技术进行 3D 连接，从而在不增大像素尺寸的条件下，实现了复杂像素内数字逻辑功能的集成。

Summary

CPV4 是国内首款基于该方案的原型芯片，设计采用 LAPIS 0.2μm SOI-3D 工艺，总面积 4.5×4.5mm2，包含 128 行 ×128 列个像素单元，单像素尺寸 ~21×17μm2，时间分辨精度 ~1μs，功耗 ~50mW/cm2，同时在像素内信号收集极、噪声、抗辐照加固等方面也做了大量的优化。芯片目前已经完成流片制造，正在准备实验室测试验证。

Primary author: Dr ZHOU, Yang (Institute of High Energy Physics, CAS)

Co-authors: Dr DONG, Jing (Institute of High Energy Physics, CAS); Prof. OUYANG, Qun (IHEP); Dr LU, Yunpeng (Institute of High Energy Physics, CAS)

Presenter: Dr ZHOU, Yang (Institute of High Energy Physics, CAS)

Session Classification: Parallel Session V：Particle Detector Technology

Track Classification: 5. 粒子物理实验技术