



# 用于CEPC顶点探测CMOS像素读出的 片上高速数据串行发送ASIC设计

李筱婷 (IHEP)

CEPC MOST2顶点探测器设计组

2021.11.27

- ※ CEPC顶点探测对于串行读出的需求
- ※ 太初芯片中的串行器设计
- ※ 电学测试
- ※ 总结

## ※ CEPC-MOST2

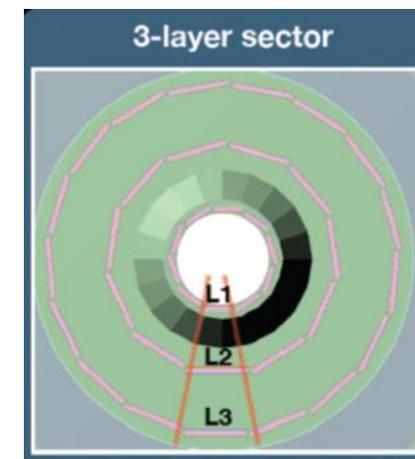
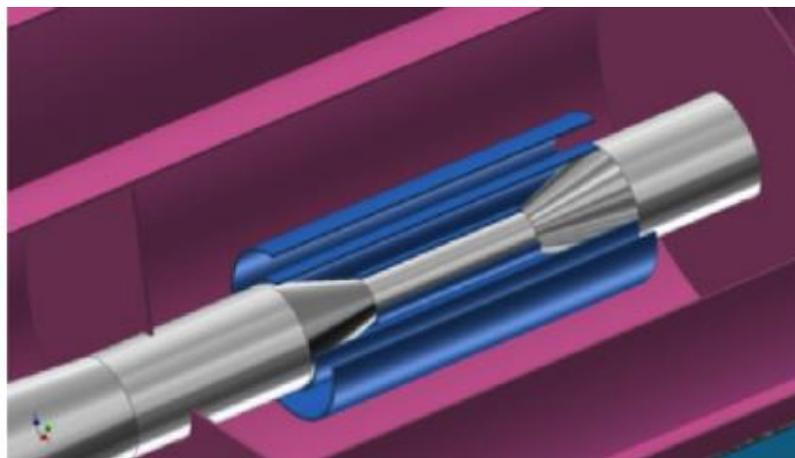
- 全尺寸、全功能探测器芯片
- 目标：3-5 $\mu\text{m}$ 空间分辨 ( $\sigma \sim 5\mu\text{m}$ : 单像素 $25 \times 25\mu\text{m}^2$ )，512 $\times$ 1024阵列规模，1Mrad TID
- 探测粒子：Higgs、W、Z

## ※ 串行读出

- 根据粒子的束团间隔、击中密度和簇团大小，以及芯片的单像素尺寸和阵列规模，可以得到一个平均 Hit rate 约120MHz/chip@W，每次击中产生32bits数据，因此原始数据率约3.84Gbps
- 触发模式：结合触发率、触发延迟、触发窗口等设置，得到数据率约110Mbps
- 需求：
  - 32bits并行数据
  - 无触发3.84Gbps
  - 触发110Mbps

## ※ 工艺

- 180nm CIS  $\rightarrow$   $\sim 3.2$  Gbps
- 130nm  $\rightarrow$   $\sim 5$  Gbps
- 55/65nm  $\rightarrow$   $\sim 10$  Gbps ?



# 太初芯片中的串行器设计



## ※ 常用串行器结构

- 线性移位链结构：结构简单，易于控制中断；速率受限，最高速率=最高时钟频率
- 二叉树型结构：易于实现高速输出，速率=2倍时钟频率；时序严谨， $2^N$ 数据输入
- 线型、树型相结合：数据输入位和输出速率优势结合

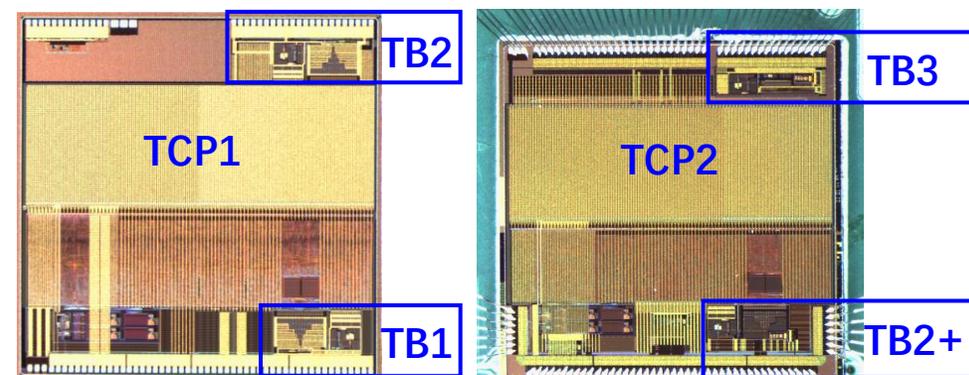
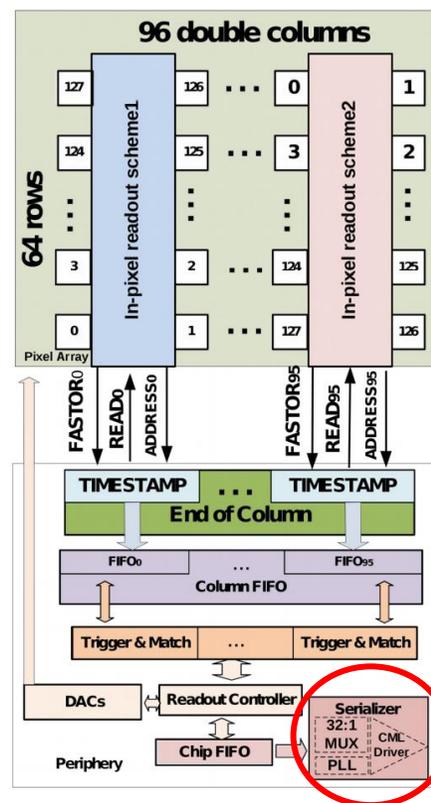
## ※ 高速串行器(SER)

### ➤ 核心电路包括

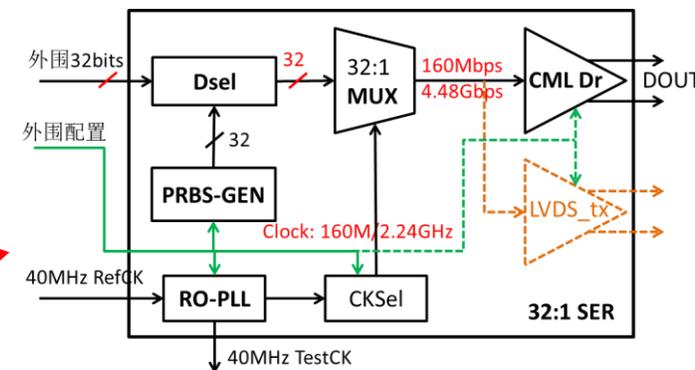
- RO-PLL：时钟产生和分配电路
- MUX：32:1
- CML driver：驱动高速数据输出
- PRBS产生器：快速自测

### ➤ TaiChuPix中的SER

- TB1和TB2中PLL的倍频比 (N) 不同
- TB2+：TB2的优化
- TB3：8b10b编码、40:1线型串行器
- 工程批：增加控制选择CMLdr和LVDS\_tx



芯片尺寸：5×5mm<sup>2</sup>；阵列：64×192



## ※ MUX

- 主体: 2:1单元
- 8mA @320Mbps; 44.2mA @4.48Gbps

## ※ RO-PLL

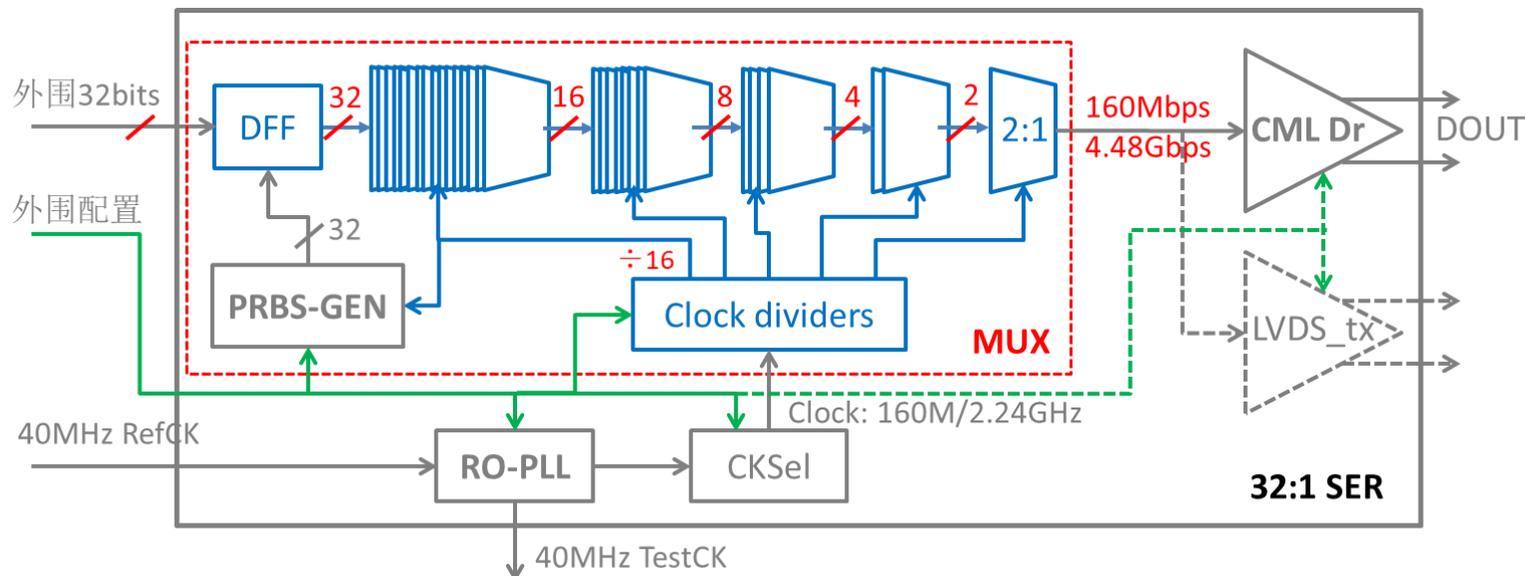
- 3阶环振结构; RO-VCO特征:
  - 0.34~3.42GHz @TT27
  - 相噪: 约-101dBc/Hz@1MHz offset
  - 3.6~26.3mA
- 26mA @2.56GHz

## ※ CML Driver

- 5级预放大+主驱动级
- 36.5mA @TT55
- LVDS\_tx: 4.8mA @250Mbps

## ※ SER

- < 85mA @触发; < 130mA @无触发





# TaiChuPix1 测试结果



## ※ 时钟锁频范围

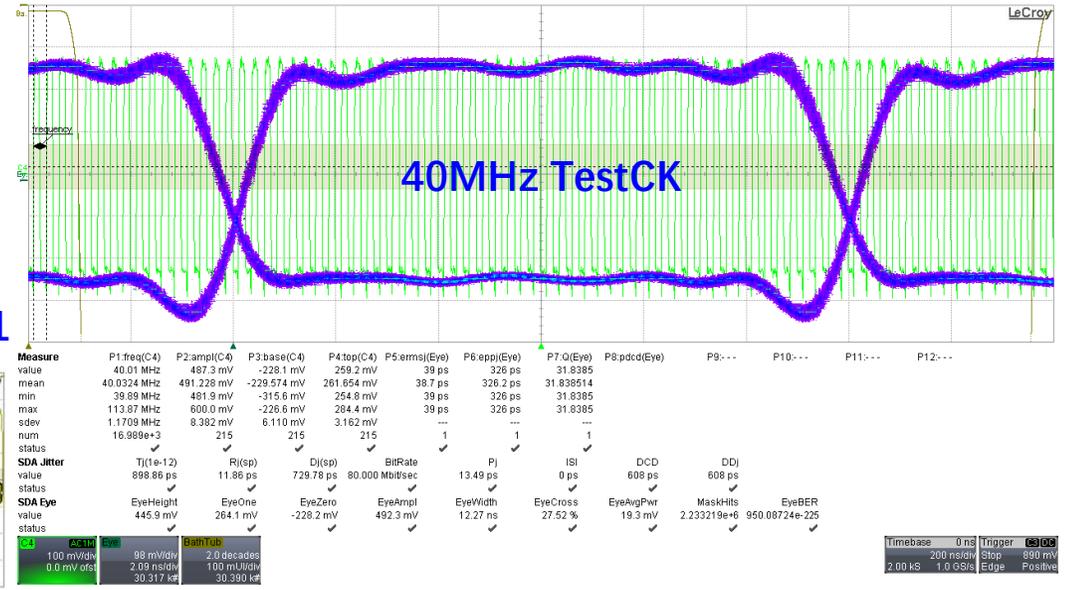
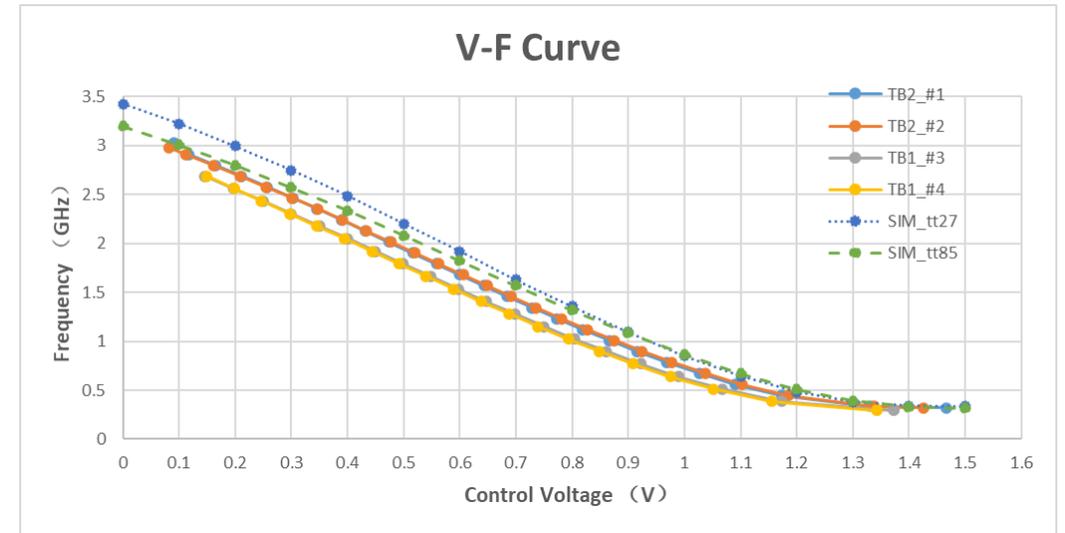
- TB1测量TR: 0.30~2.68GHz
- TB2测量 TR: 0.32~2.91GHz
- ➔ 频率上限均小于仿真值, 但能覆盖目标频率

## ※ 时钟抖动性能

- 后仿真估算 $R_j \approx 2.7ps$  (带内)、 $0.6ps$  (带外)
- 40MHz TestCK测量 $T_j \approx 0.9 \sim 1.1ns$ ,  $R_j \approx 9 \sim 12ps$
- ➔ CMOS信号抖动偏大, 不能真实反映高频时钟性能

## ※ 码流验证

- 示波器捕捉高达3.36Gbps数据验证
- FPGA获取160Mbps数据验证
- ➔ 与PRBS码流一致

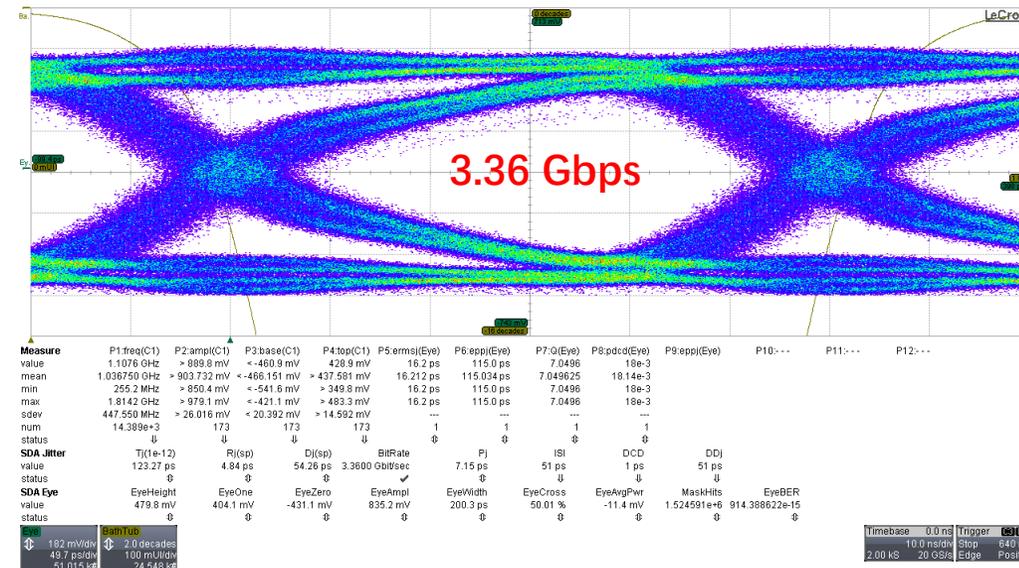
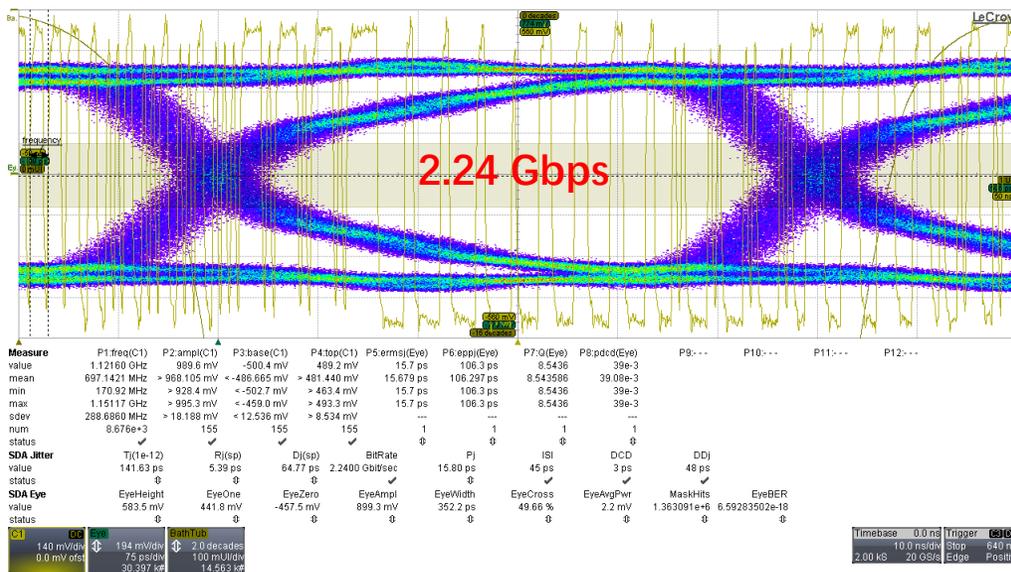


# TaiChuPix1 测试结果——DOUT眼图性能

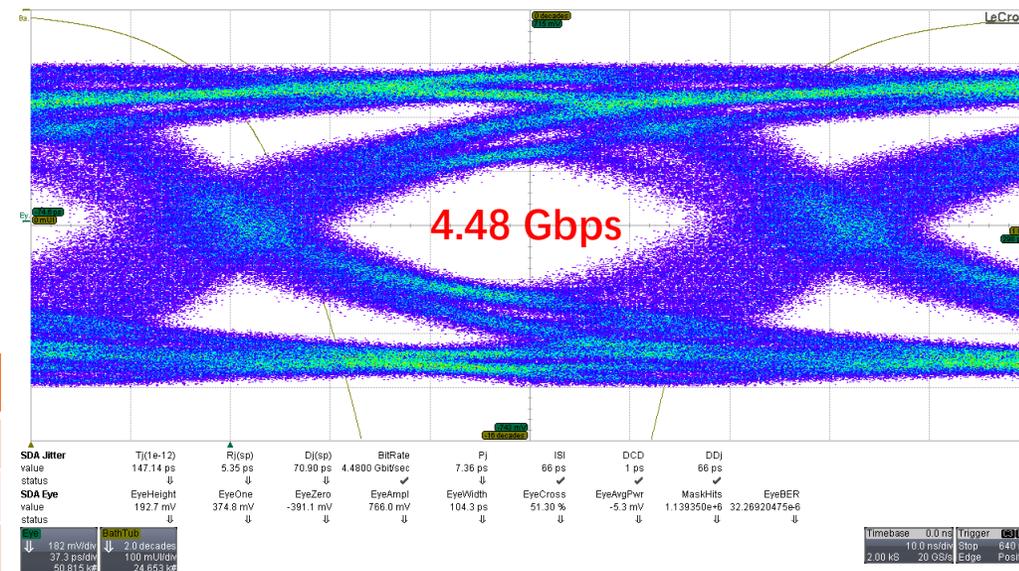


## ※ 高速传输对负载十分敏感

- 绑定线: ~4mm (TB1)、~2.5mm (TB2)
  - 有过孔
  - Probe+SMA+FMC的切换 (电阻电容焊盘)
- Probe (图) 优于 SMA 优于 Probe+FMC接头

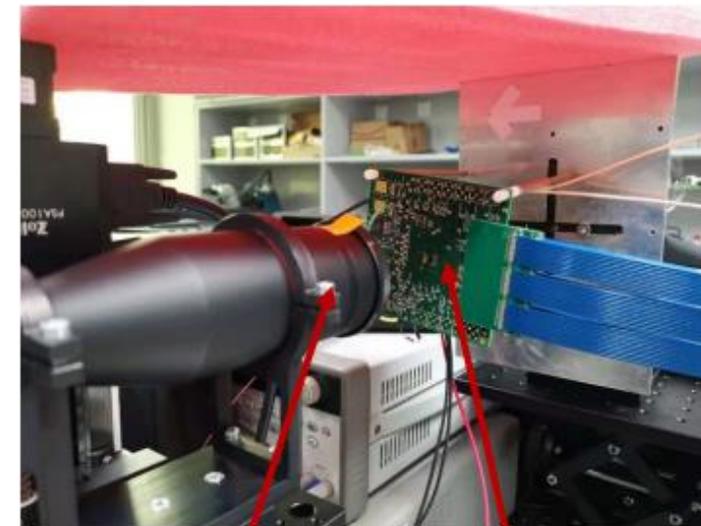
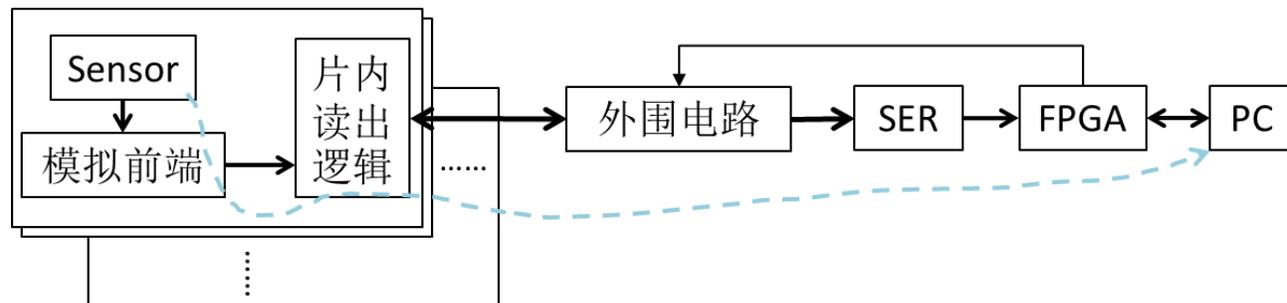


TB2\_#1



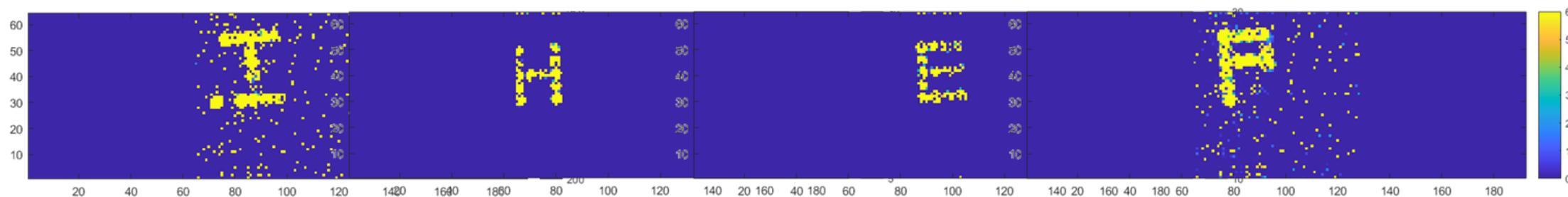
DataRate	IUI (ps)	EyeWidth	Tj (ps) @1e-12	Rj (ps)	Dj (ps)	eyeBER
2.24 Gbps	446.43	0.79 UI	141.63	5.39	64.77	6.59 e-18
3.36 Gbps	297.62	0.67 UI	123.27	4.84	54.26	9.14 e-13
4.48 Gbps	223.21	0.47 UI	147.14	5.35	70.90	3.23 e-5

# TaiChuPix成像



Laser 1064nm

TaichuPix-2

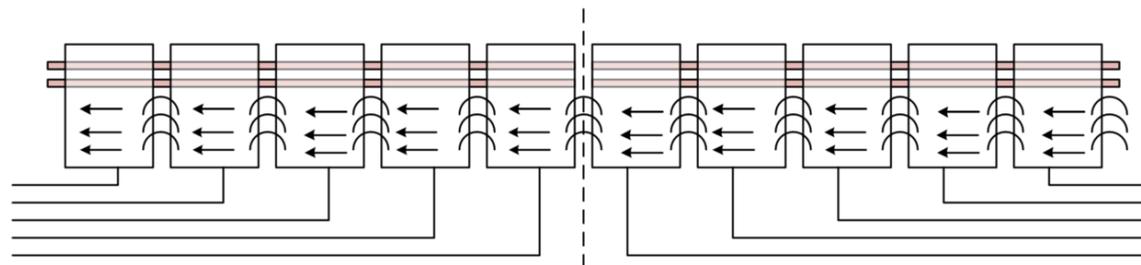


# TCP芯片串联测试



## ※ 低质量需求

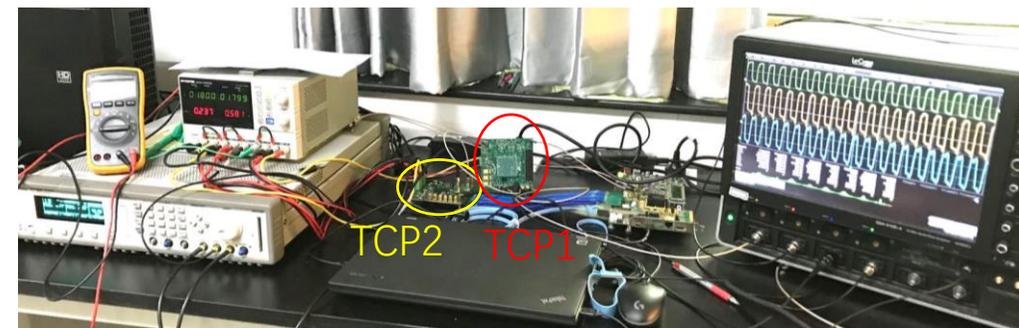
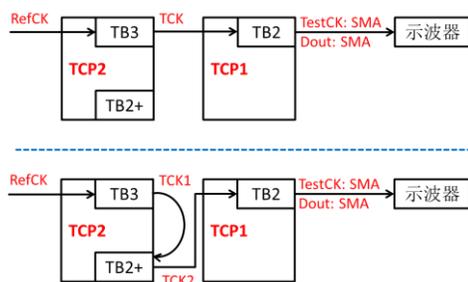
- 柔性板布线资源有限
- 慢控信号采用片上+片间绑定线的方式传递



电源  
慢控总线  
信号

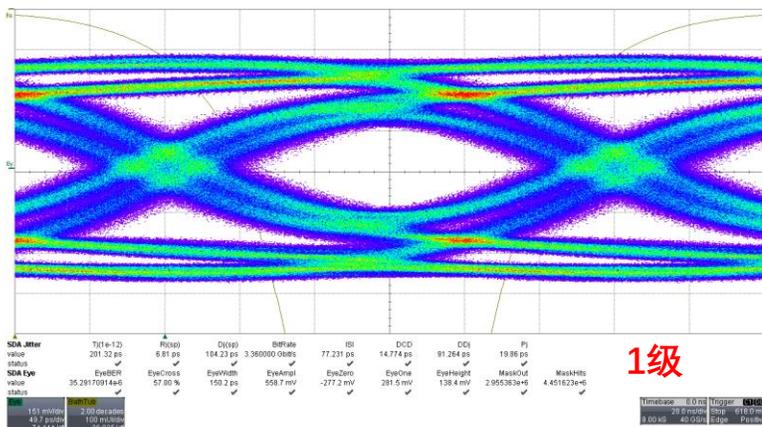
## ※ 串联测试

- 2级: RefCK → TB2+ / TB3 → TB2 → 示波器
- 3级: RefCK → TB2+ → TB3 → TB2 → 示波器
- PLL均能锁定, Dout输出噪声明显增大
- 表明PLL输出的时钟会累积噪声
- 更多的测试

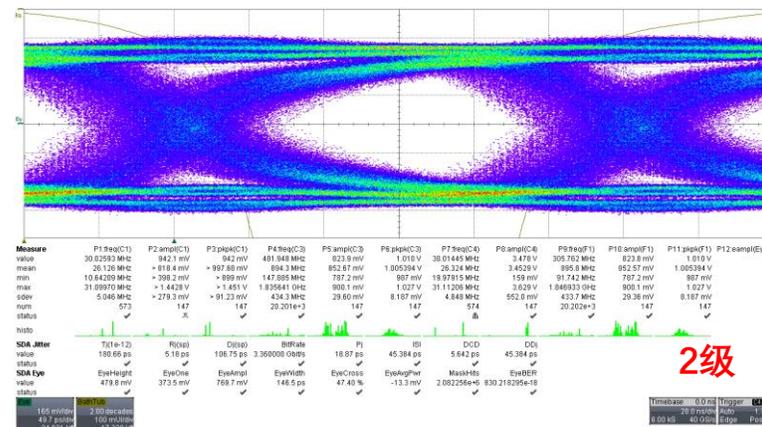


## ※ 优化

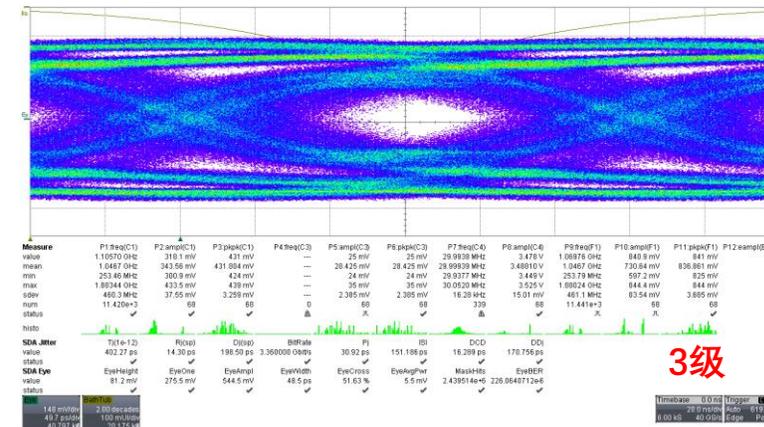
- ▶ 片间时钟采用差分互联;
- ▶ 不采用PLL的输出时钟作片间互联



1级



2级



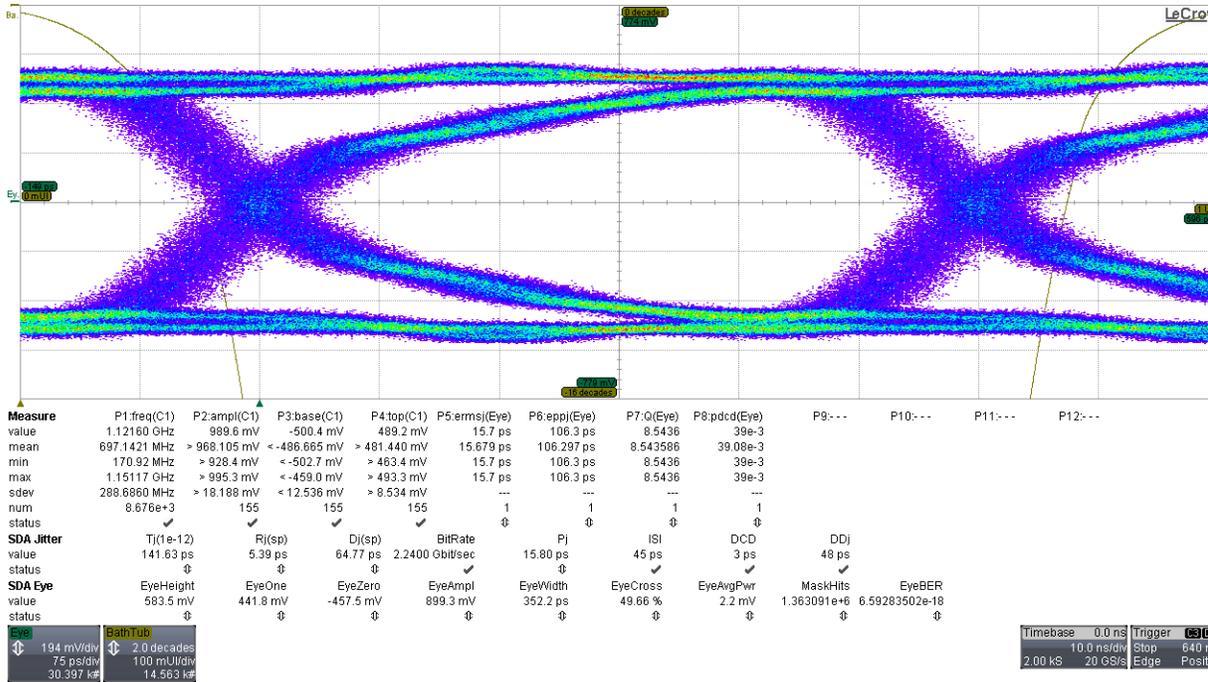
3级

- ※ 小规模原型芯片TaiChuPix在电学和辐照测试中，均通过了完整信号链的功能验证
- ※ 高速串行器测试可工作在3.36Gbps，面向CEPC最高速率3.84Gbps的需求，现有工艺下需2路串行器更为稳定和可靠；提高单通道速率和优化噪声则需要：
  - 更小尺寸的工艺
  - 减小负载失配：缩短打线距离，减小负载；IO? ESD?
  - LC型PLL：减小时钟噪声，提高噪声容限；工艺？面积？
  - 预加重驱动器：增强输出驱动力；功耗？
- ※ 下一步计划
  - 针对负载失配设计了新的测试板，测量TCP1\_TB2，与之前结果对照
  - 辐照情况下的SER自测试
  - 线型+树型结构SER设计，并行输入位扩展至40bits

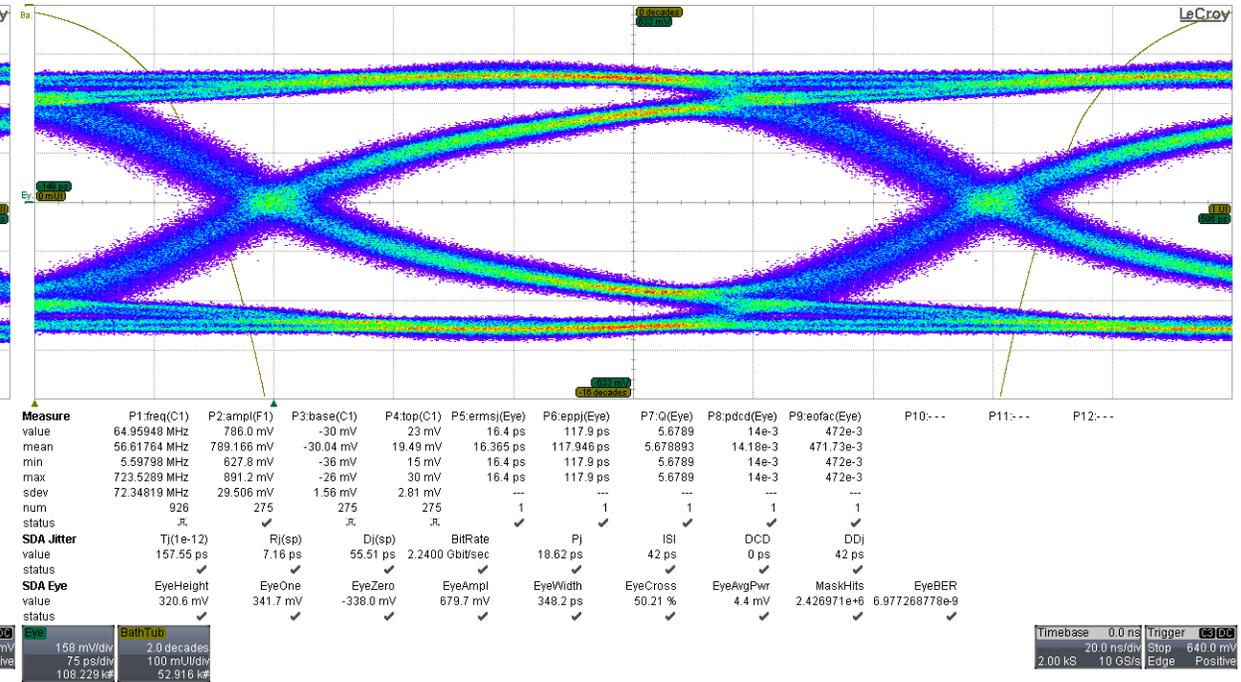
谢谢各位老师!

# Backup

# TCP1: Probe/SMA @2.24Gbps、TB2\_#1

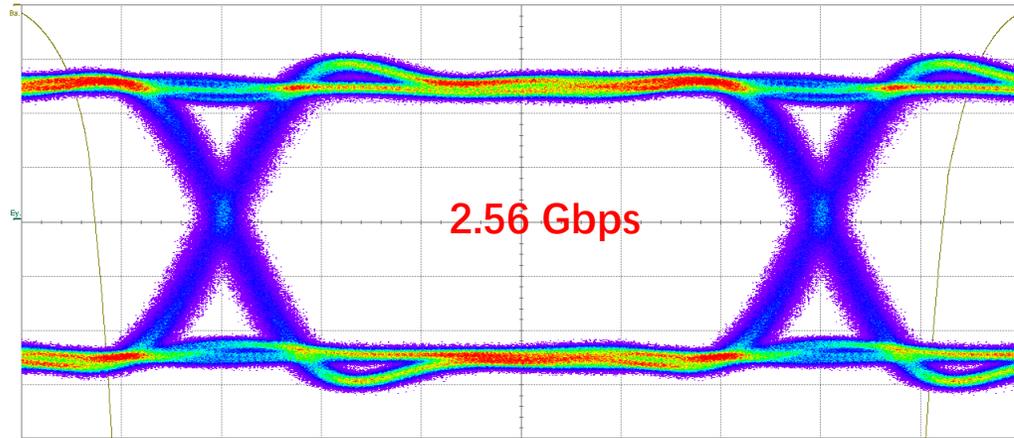


16GHz Probe



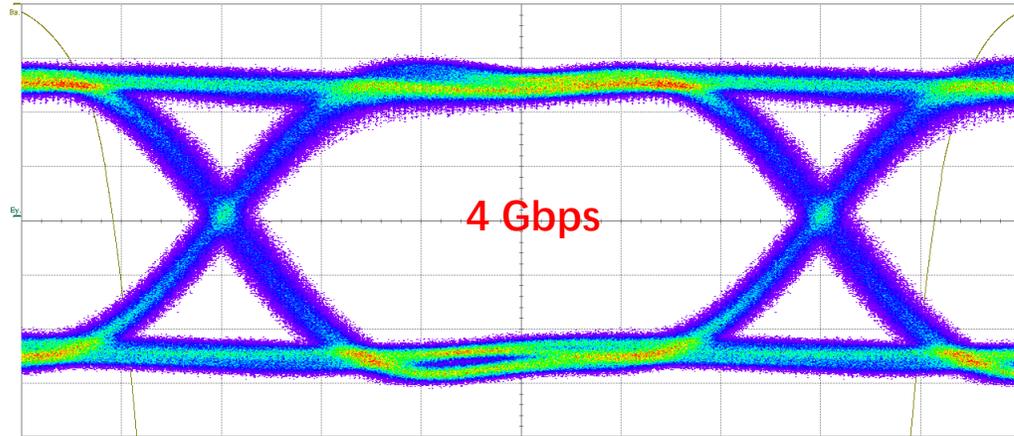
SMA-BNC-DC50

# 130nm工艺Ser5G芯片2G、4G和5G传输



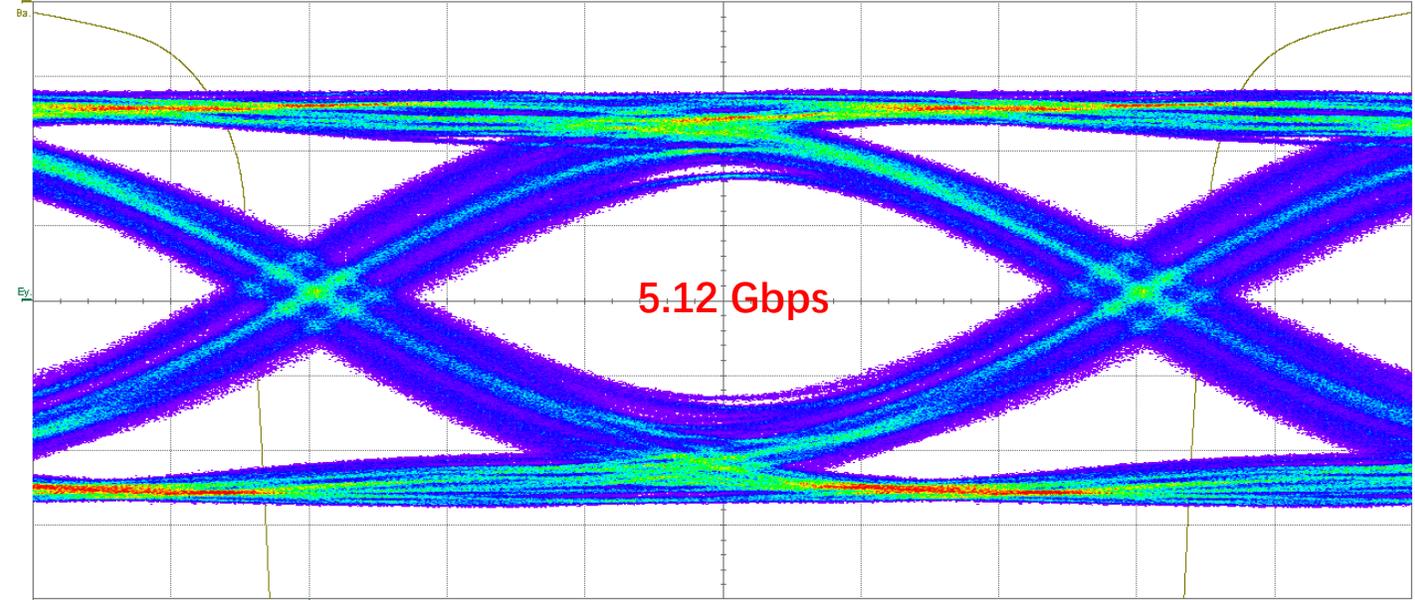
2.56 Gbps

<b>SDA Jitter</b>	Tj(1e-12)	Rj(sp)	Dj(sp)	BitRate	ISI	DCD	DDj	Pj
value	67.03 ps	2.51 ps	31.24 ps	2.560000 Gb/s	21.268 ps	4.252 ps	22.701 ps	5.94 ps
status	✓	✓	✓	✓	✓	✓	✓	✓
<b>SDA Eye</b>	EyeBER	EyeCross	EyeWidth	EyeAmpl	EyeZero	EyeOne	EyeHeight	MaskOut
value	141.42093e-128	52.09 %	905.8 mV	905.8 mV	-463.7 mV	442.1 mV	792.5 mV	3.046701e+6
status	✓	✓	✓	✓	✓	✓	✓	✓
<b>Eye</b>	181 mV/div	2.00 decades	65 ps/div	100 mV/div	59.804 kHz	26.191 kHz		
Timebase	0.0 ns	Trigger	0.00	10.0 ns/div	Auto	-12 mV		
4.00 kS	40 GS/s	Edge	Positive					



4 Gbps

<b>SDA Jitter</b>	Tj(1e-12)	Rj(sp)	Dj(sp)	BitRate	ISI	DCD	DDj	Pj
value	51.519 ps	2.231 ps	19.716 ps	4.000000 Gb/s	13.897 ps	3.839 ps	17.653 ps	4.15 ps
status	✓	✓	✓	✓	✓	✓	✓	✓
<b>SDA Eye</b>	EyeBER	EyeCross	EyeWidth	EyeAmpl	EyeZero	EyeOne	EyeHeight	MaskOut
value	121.100878e-54	52.08 %	221.8 ps	915.7 mV	-475.3 mV	440.4 mV	735.2 mV	2.105054e+6
status	✓	✓	✓	✓	✓	✓	✓	✓
<b>Eye</b>	192 mV/div	2.00 decades	41.7 ps/div	100 mV/div	54.693 kHz	26.649 kHz		
Timebase	0.0 ns	Trigger	0.00	10.0 ns/div	Auto	-12 mV		
4.00 kS	40 GS/s	Edge	Positive					



5.12 Gbps

<b>SDA Jitter</b>	Tj(1e-12)	Rj(sp)	Dj(sp)	BitRate	Pj	ISI	DCD	DDj
value	63.870 ps	929 fs	50.626 ps	5.120000 Gb/s	18.25e-12	26.477 ps	6.732 ps	31.352 ps
status	✓	✓	✓	✓	✓	✓	✓	✓
<b>SDA Eye</b>	EyeHeight	EyeOne	EyeAmpl	EyeWidth	EyeCross	EyeAvgPwr	MaskHits	EyeBER
value	349.8 mV	305.7 mV	597.9 mV	131.1 ps	52.28 %	9.1 mV	4.597440e+6	247.532210e-15
status	✓	✓	✓	✓	✓	✓	✓	✓
<b>Eye</b>	135 mV/div	2.00 decades	32.6 ps/div	100 mV/div	117.154 kHz	63.312 kHz		
Timebase	0 ns	Trigger	0.00	50.0 ns/div	Stop	1.195 V		
20.0 kS	40 GS/s	Edge	Positive					

←6GHz Probe

↑SMA-BNC-DC50