

# 用于 GEM 探测器的自研前端多通道 ASIC 性能测试

Tuesday, 11 July 2023 14:00 (15 minutes)

用于 GEM 探测器的自研前端多通道 ASIC 性能测试

曾莉欣 1,2,3, 周健荣 1,2,3, 周晓娟 1,2,3, 朱林 1,2,3, 赵豫斌 1,2,3, 陈少佳 1,2,3, 刘洪斌 1,2,3, 殷伟刚 1,2,3, 于莉 1,2,3, 骆宏 1,2,3, 孙志嘉 1,2,3

(1. 中国科学院高能物理研究所, 北京 100049; 2. 散裂中子源科学中心, 广东 东莞 523803; 3. 核探测与核电子学国家重点实验室, 北京 100049)

摘要: 随着中子通量的提升, 最高计数率可达 10MHz/mm<sup>2</sup> 的 GEM(Gas Electron Multiplier) 中子探测器有望替代传统 3He 气体探测器成为未来中子实验装置主要探测器之一, 近些年得到大力发展研究, 并已经作为束流监测器成功应用到 CSNS(China Spallation Neutron Source)。当前与其匹配的前端读出电子学芯片主要采用的是德国海德堡大学研制的商用 CIPix ASIC 芯片, 该芯片集成 64 通道电荷灵敏前置放大器、成型放大器以及数字比较器, 可实现多通道测量, 但单通道最高读出计数率仅能达到 330kHz, 因而限制了 GEM 探测器的发展。为了提升整体系统性能, 实现 GEM 探测器高计数率和多通道测量的需求, 自研了一款 32 通道前端读出 ASIC 芯片, 目前已经完成第一版原型设计, 为了评估原型芯片的相关性能以及推进后期性能改进, 专门针对自研芯片的功能设计了一款前端读出子板, 该板集成了两片自研前端芯片, 可实现 64 路通道读出, 采用一片四通道高性能 DAC(Digital Analogue Converter), 单通道为 16 路输出提供比较阈值, 并通过 FPGA(Field - Programmable Gate Array) 实现四通道 DAC 的配置, 同时为了减少输出线路数量, 将接收到的 64 路数字信号, 实现 8: 1 的通道复用功能, 转为 8 路差分输出, 传输给后端数字处理板。为了与商用 ASIC 芯片进行了对比实验测试, 评估芯片性能, 完成了电子学测试系统的搭建。测试结果表明: 与商用 ASIC 相比, 自研 ASIC 的线性动态范围更大, 灵活性更强。

## Summary

核电子学与探测器技术

**Primary author:** 曾, 莉欣

**Presenter:** 曾, 莉欣

**Session Classification:** 核电子学与探测技术

**Track Classification:** 核电子学与探测技术