

适用于真空工作的低功耗³He管位置灵敏中子探测器读出电子学设计

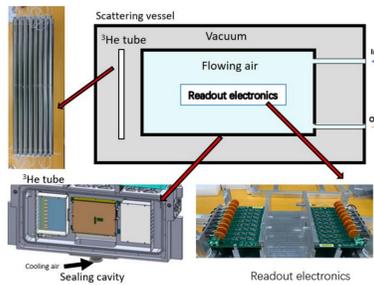
李骑财, 刘洪斌, 任佳义, 骆宏, 赵豫斌, 孙志嘉

1 中国科学院高能物理研究所, 北京 100049; 2 散裂中子源科学中心, 广东 东莞 523800



背景

- 在中国散裂中子源第二期规划的谱仪中大量采用了基于³He管的位置灵敏中子探测器;
- 在中子散射实验中, 为了减少空气对中子散射实验的影响, 会将探测器和读出电子学放置在散射真空腔中。



问题:

(1) 真空中没有空气, 散热困难, 需要对电子进行冷却;

目前解决方案:

(1) 通过外部输入冷空气冷却电子学;

目前方案不足:

- (1) 需要设计单独的密封机械腔放置读出电子学, 使探测器的设计变得复杂;
- (2) 后期维护麻烦

目标:

设计一套适用于真空工作的低功耗³He管位置灵敏中子探测器读出电子学, 为最终应用于散裂中子源二期的³He管位置灵敏中子探测器开发一种可行的低功耗读出电子学方案。

工作原理和读出电子学架构

- 如图1所示, 中子击中³He管的位置由电荷分配法计算得到, 当中子击中³He管探测器并且发生核反应, 带电粒子的电离激发产生大量的初始电子离子对, 电离电子在电场作用下产生雪崩, 最终被阳极丝收集。收集的电荷在探测器的两端被电荷灵敏前置放大器转化为电压信号, 再通过电子学的采集和计算得到中子的位置。

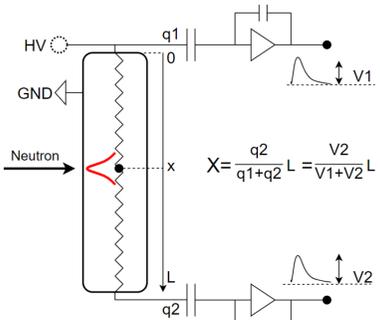


图 1 电荷分配法

电子学指标

测量方法	电荷灵敏前置放大器+全数字化波形采样
位置分辨	<8mm (长度:1m 直径:10mm-25mm)
计数率	最大100 kHz (每管)
通道数	16 通道 (最大支持8根 ³ He管)
数据总线	光纤 (UDP协议)
时间分辨	100ns (最小值)
测量电荷范围	0-1pC
成型时间	~1us
采样率	40MHz

- 如图2所示, 为普通电子学和低功耗电子学的电子学架构对比。

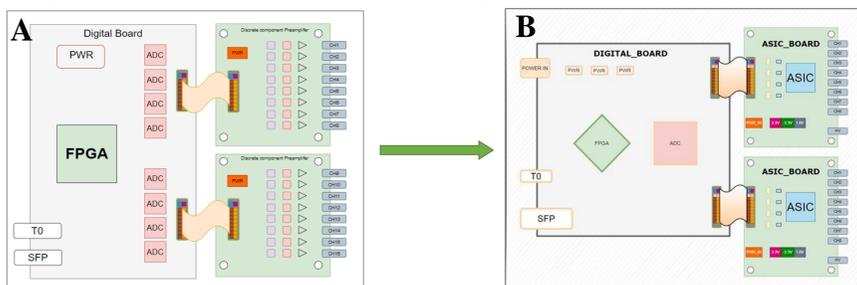


图 2 读出电子学架构 (A) 原始架构 (B) 低功耗读出电子学架构

降功耗措施

- 使用低功耗ASIC芯片替换分立元件前端电子学

- 设计专用的低功耗ASIC芯片替换由分立元器件构成的电荷灵敏前置放大器、主放大器以及滤波成形电路。

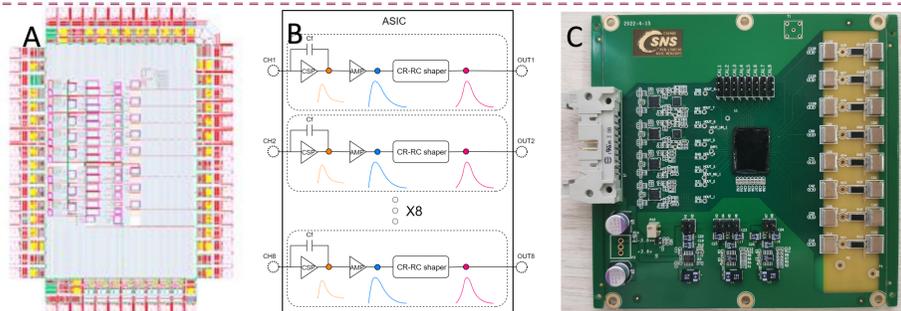


图 3 前端读出电子学 (A) ASIC芯片版图 (B) ASIC芯片架构 (C) 前端模拟板

- 使用低功耗商业电子学器件

- 为了降低数字部分功耗, 选取多通道低功耗ADC替换多片双通道ADC, 该ADC具有极高的性能指标, 16个通道同时工作在14bit分辨率、40MHz采样率的情况下, 仅有每通道42mW的功率消耗;
- FPGA采用Xilinx公司的ARTIX系列, 该系列在该公司产品中具有最高的每单位功耗性能指标。

- 优化和减少非必要逻辑功能

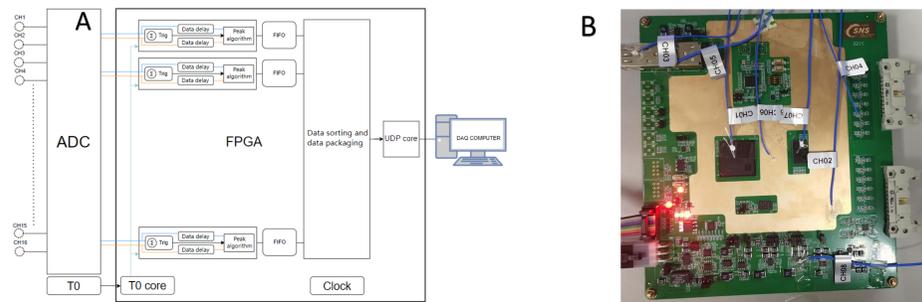


图 4 数字读出电子学 (A) 数字信号处理流程 (B) 数字读出板

测试结果

- 功耗测试

- 表1为功耗测试结果。结果表明由一块数字板和两块前端电子学板组成的低功耗读出系统总功耗约为3W;
- 读出电子学系统总功耗由12W降低到3W, 与分立元件构成的前端电子学相比, 基于ASIC读出芯片的模拟前端板的功耗具有明显的降低。

表 1 低功耗电子学功耗

	供电电压 (V)	供电电流 (A)	功耗 (W)
前端电子学板	3.5V/-3.5V	0.075A/0.015A	0.315w
数字板	3.5V/-3.5V	0.668A/0.001A	2.342w

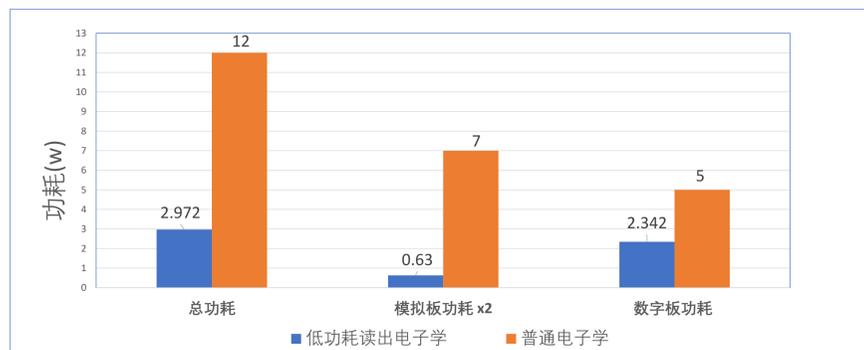


图 5 普通电子学和低功耗电子学功耗对比

- 真空测试

- 图6展示了真空测试的现场环境, 图7分别展示了电子学在非真空下和真空下各器件的温度随时间的变化关系。

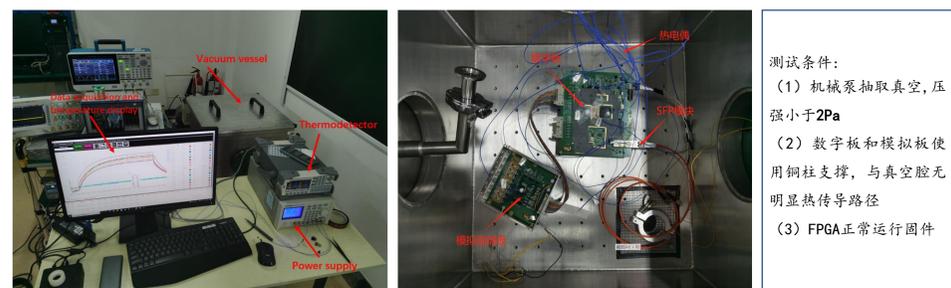


图 6 真空测试环境

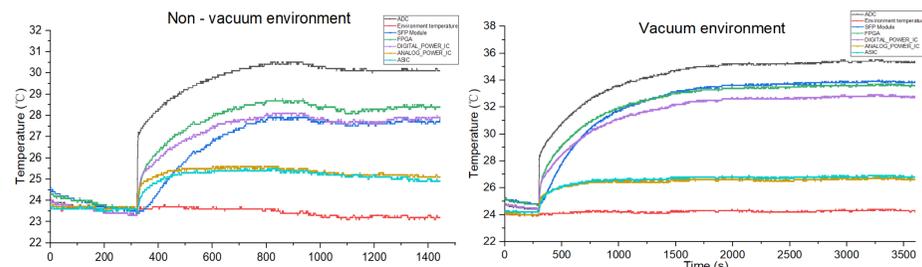


图 7 非真空和真空下电子学各器件温度随时间变化

- 电子学在真空环境下的各器件温度比处于非真空环境时的温度要高, 在真空中时, PCB板上最高温度出现在ADC上, 为35.2℃;
- 与非真空环境相比, 处于真空中的电子学需要更长的时间才能够达到热平衡;
- 模拟前端电子学功耗较小, 达到热平衡所需要的时间比数字板要少, 并且热平衡后的温度要比数字板要低。

结论

- 室温环境进行真空测试, 测试时真空腔的温度为24℃时, 电子学PCB板上的最大温度为35.2℃, 结果表明该低功耗读出电子学不需要额外的散热措施就可以工作在真空环境中;
- 一块数字板和两块模拟前端板组成的最大支持8根³He管的低功耗读出电子学系统总功耗约为3W。