

基于 Digital-on-Top 的单光子计数型像素读出芯片设计方法研究

Thursday, 10 August 2023 08:30 (12 minutes)

X 射线像素探测器被广泛应用于先进同步光源实验线站。更高亮度和更高能量的新一代同步辐射光源要求像素探测器读出芯片具备更好的性能指标。基于模拟设计流程的传统设计方法，需要设计者手动搭建芯片的数字电路部分。随着像素读出芯片数字电路越发复杂，像素数量越发增长，这种传统设计方法逐渐无法满足大阵列芯片的信号完整性要求。Digital-on-Top 是一种用 Verilog 语言进行行为级描述，由电路设计软件进行电路综合、自动布局布线等操作，从而完成电路设计目标的设计方法。这种设计方法能够从全局上考虑芯片的信号完整性，有利于设计逻辑更复杂、节点数更多，工艺制程更先进的像素读出芯片。Digital-on-Top 方法学能够大大提高大规模像素读出芯片的设计效率和可靠性，是下一代像素读出芯片的关键技术。

本文介绍了将 Digital-on-Top 方法学应用于单光子计数型像素读出芯片 HEPS-BPIX 的相关工作。基于数字电路工具的设计流程，完成了芯片模拟电路的数模格式转换和接口时序约束、像素数字逻辑的网表综合和自动布局布线。在原有像素读出芯片的基础上，采用本文所提出的“三层嵌套层次化设计方法”的时钟树综合方案，能够实现 128×16 个像素节点的像素阵列时钟树综合，并将芯片全局时钟的运行频率提升至 100 MHz 以上。

Primary authors: ZHANG, Jie (Institute of High Energy Physics); 李, 木槿 (高能所); 柳, 鸿宾; WEI, Wei (高能所); LI, Xiaoting (高能所)

Presenter: 柳, 鸿宾

Session Classification: 第二分会场 (RBS1)

Track Classification: 微电子学及其应用的研究成果