

第二十一届全国核电子学与核探测技术学术年会 (NED2023)

核辐射测量厚膜集成电路的研制

报告人：胡传皓

2023.08.10



成都理工大学

CHENGDU UNIVERSITY OF TECHNOLOGY

先进核探测技术与仪器团队

E-mail: huchuanhao17@cdut.edu.cn



目录

CONTENT

01

研究背景与意义

02

研究内容

03

实验测试

04

总结与展望

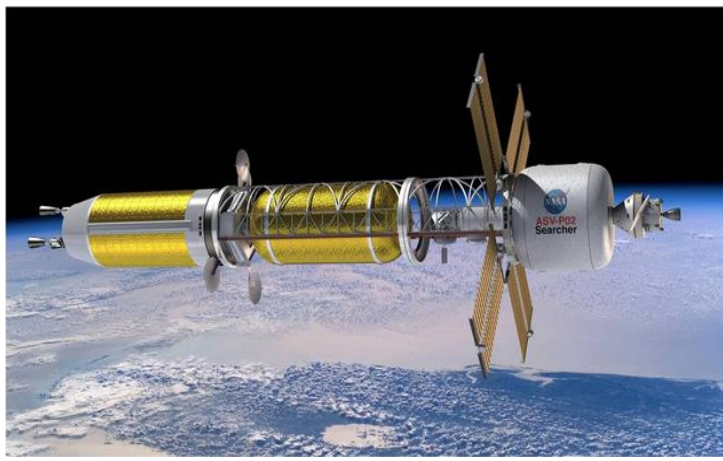
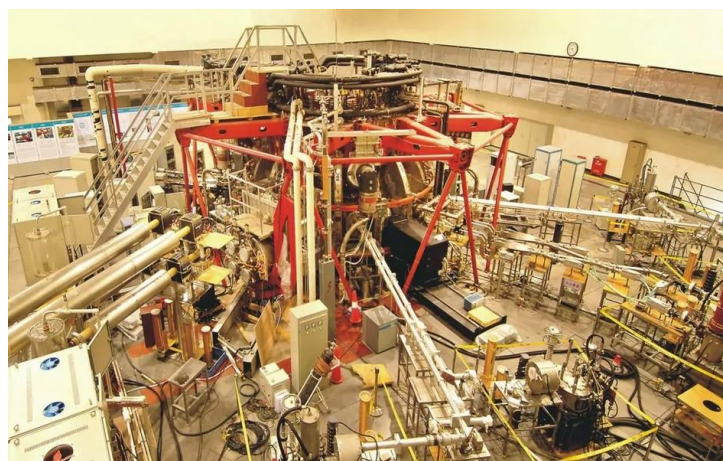
穷究于理

成就于工

研究背景与意义



1



复杂辐射场



核信号高可靠、精确测量



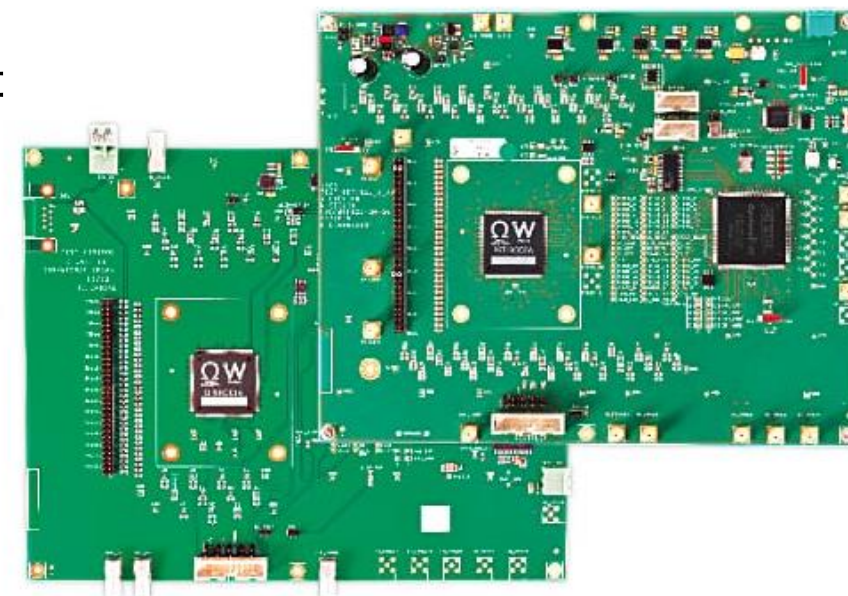
专用核信号测量电路



能量、时间、位置等

现有核信号测量电路：采用印制电路板（PCB）工艺，大面积直插或外贴元器件





缺点：寄生效应大、可靠性差、灵活性低、复用性低、体积大等





核信号测量
专用电路

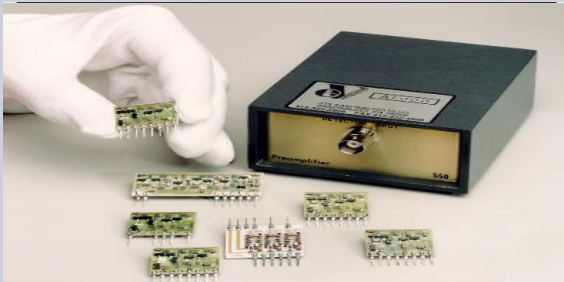
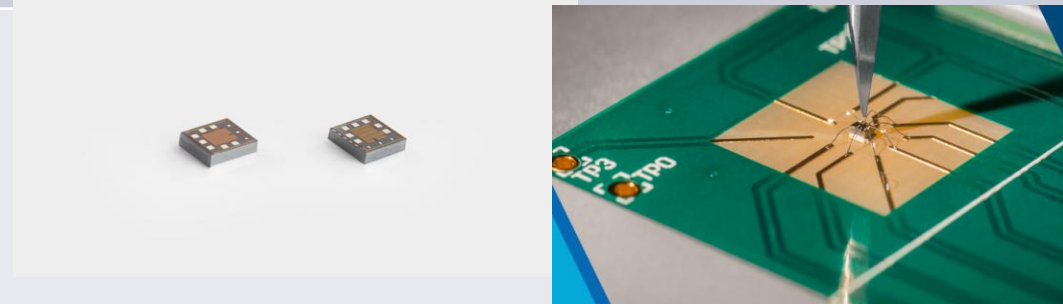
1. 模块划分+小封装器件外贴+屏蔽
2. 薄厚膜工艺：无源元件膜化，有源器件外贴外加屏蔽
3. 采用CMOS工艺→芯片化

1.研究背景与意义

名称	功能	图片/尺寸	涉及工艺
AMPTEK A111	电荷灵敏 前置放大器	 (D=1.27cm)	薄膜工艺+金属外壳 封装 To-8封装
AMPTEK A250	电荷灵敏 前置放大器	 (2.2cm × 1.27cm)	薄膜工艺+金属外壳 封装 14 引脚混合 DIP
AMPTEK A275	脉冲整形放大器	 (2.2cm × 1.27cm)	薄膜工艺+金属外壳 封装 14 引脚混合 DIP
AMPTEK PH300	峰值保持探测器	 (2.47cm × 1.52cm)	薄膜工艺+金属外壳 封装 16 引脚混合 DIP

1.研究背景与意义

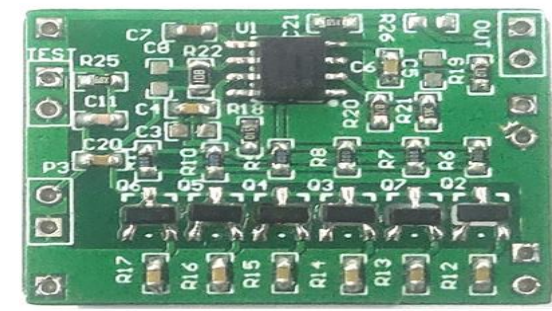
名称	功能	图片/尺寸	涉及工艺
Cremat CR11X 系列	电荷灵敏前置放大器	 <p>(2.2cm × 2.0cm)</p>	陶瓷基板+阻容 有源器件+塑封封装
Cremat CR-210	基线恢复器	 <p>(2.2cm × 2.0cm)</p>	陶瓷基板+阻容 有源器件+塑封封装
Cremat CR-200-X 系列	脉冲整形器	 <p>(2.2cm × 2.2cm)</p>	陶瓷基板+阻容 有源器件+塑封封装

名称	功能	图片	涉及工艺
Kromek EV-509 系列	低噪声电荷灵敏 前置放大器	 <p>(2.05 × 1.52cm)</p>	厚薄膜混合IC工艺 (无外部封装)
Bruker Cube	低噪声 CMOS 前置放大器		CMOS工艺 + 金属封装

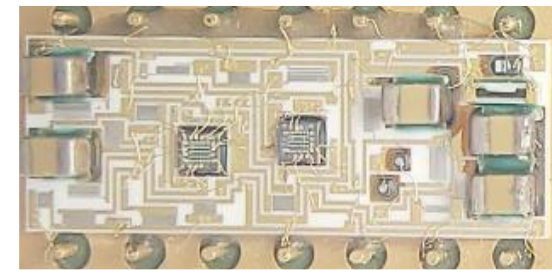
1. 研究背景与意义



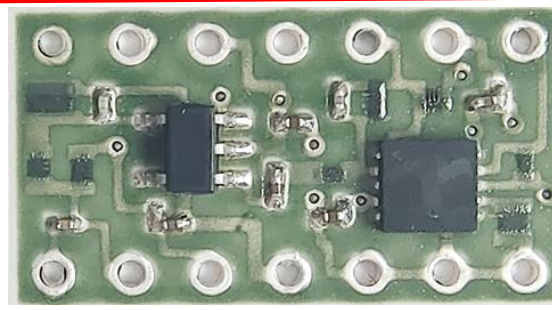
PCB工艺 元器件 $\xrightarrow{\text{外贴/直插}}$ FR4等PCB基板



薄膜工艺 薄膜材料 $\xrightarrow{\text{蒸发镀膜}}$ 基板 \rightarrow 电路膜层
(导体、电阻、介质)



厚膜工艺 电子浆料 $\xrightarrow{\text{丝网印刷}}$ 基板 $\xrightarrow{\text{干燥烧结}}$ 电路膜层
(导体、电阻、介质)



CMOS工艺 内部集成 \rightarrow 芯片化



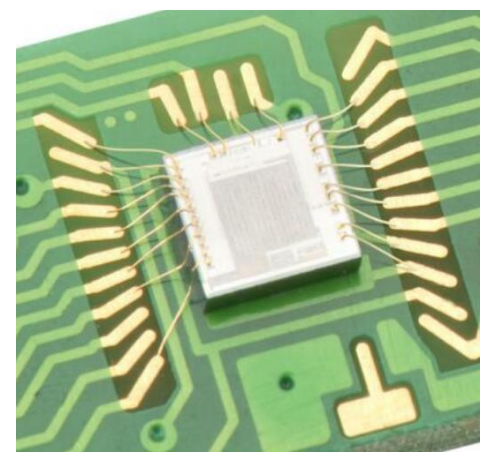
名称	PCB工艺	薄膜工艺	厚膜工艺(印刷/光刻)
基板材料	FR-4, 易拉伸 可做1米以上	氧化铝陶瓷, 易碎性、尺寸小	
膜厚	\	5nm-2.5 μ m	0.1 μ m-25 μ m
路线	直插/贴片	蒸发镀膜、光刻	丝网印刷
热导率	6.5W/mK。敷铜后 可达16.5W/mK	29.3W/mK	29.3W/mK
线条分辨率	最小3mil	0.1-2mil	厚膜光刻: 0.1mil 厚膜印刷: 5-10mil
电阻体范围	外贴电阻	10 Ω /□-1000 Ω /□	1 Ω /□-20M Ω /□
电阻温度系数	\	$(0\pm 50)\times 10^{-6}/^{\circ}\text{C}$	$(50-300)\times 10^{-6}/^{\circ}\text{C}$
寄生参数效应	高	低	低
研制成本	低	高	中
研制周期	短	长	中

核信号测量专用电路

针对高能量分辨率、高时间分辨率的粒子信号测量场景

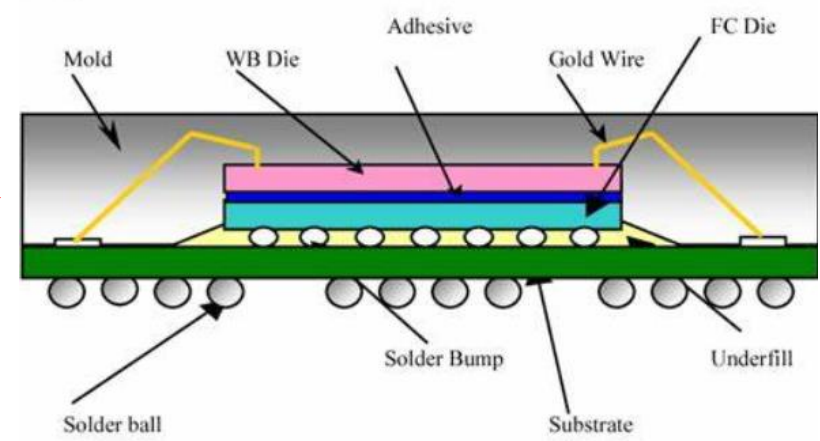
考虑因素：器件集成度、散热能力、寄生效应、电阻阻值范围、成本、周期

选择：厚膜工艺与表贴技术相结合的厚膜集成电路设计方法



Wire-bonding

升级



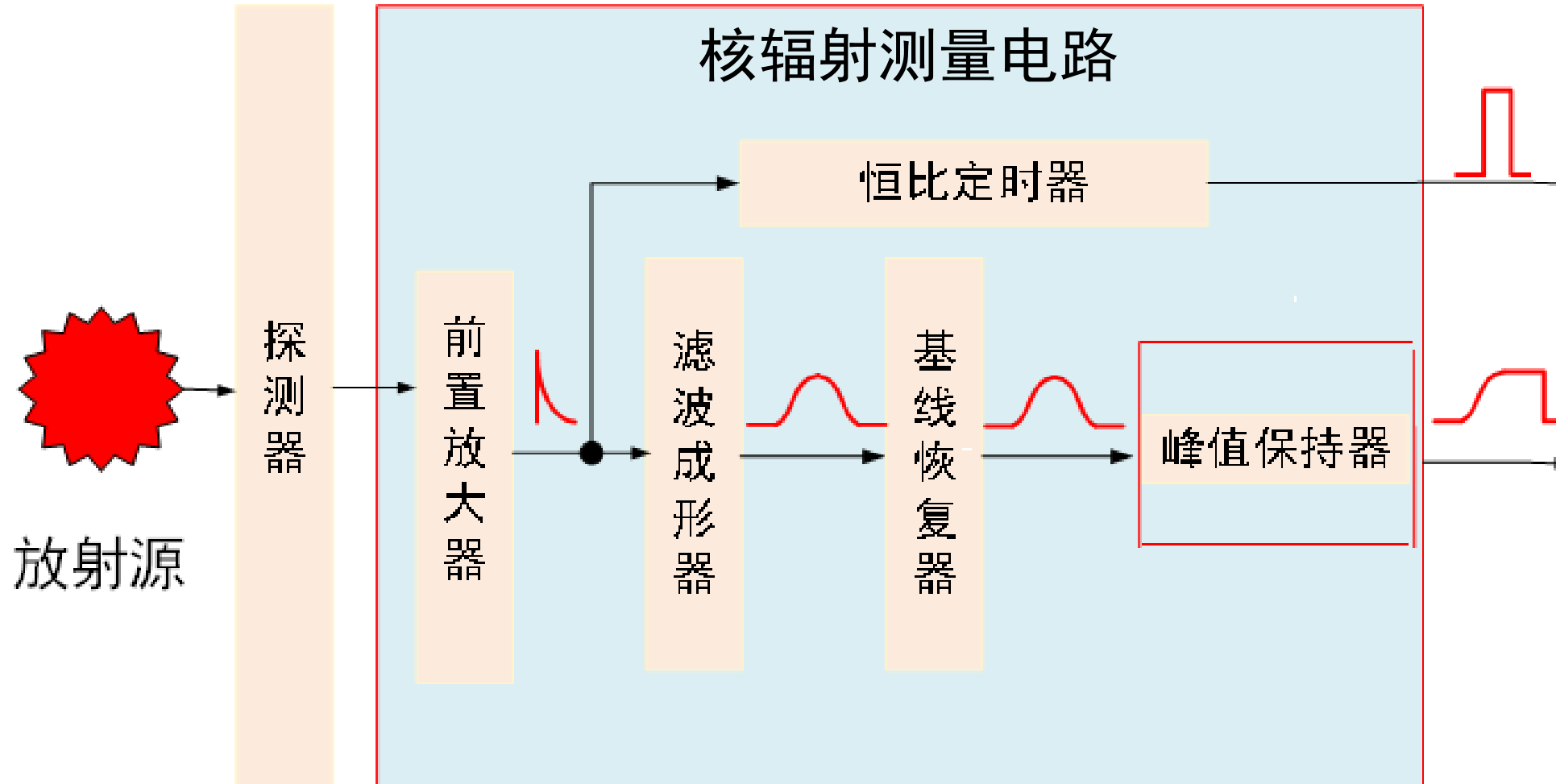
Wafer-level Chip Scale Package

研究内容

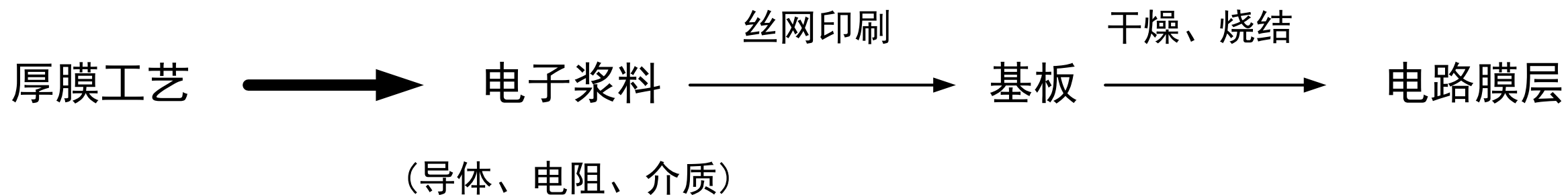


2

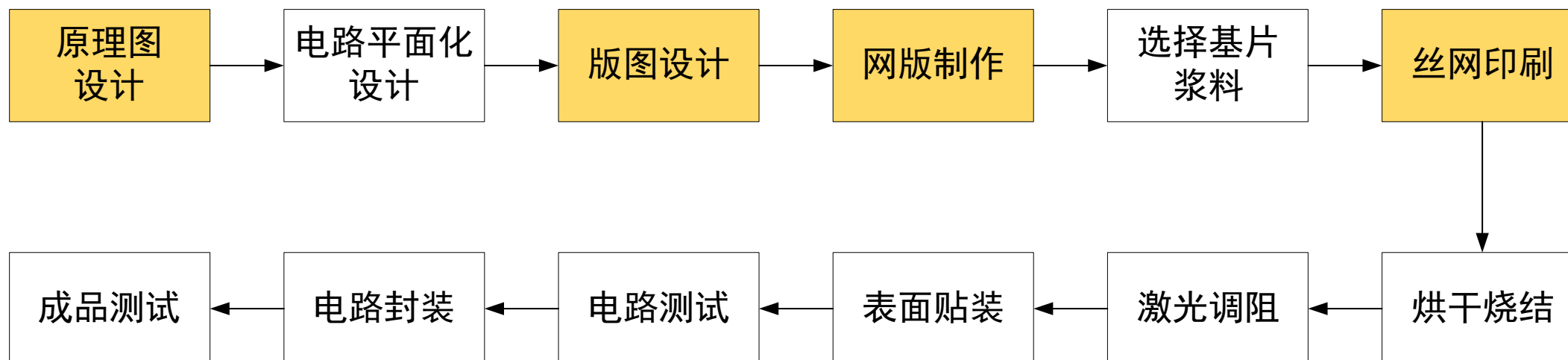
前置放大、恒比定时、滤波成形、基线恢复、峰值保持



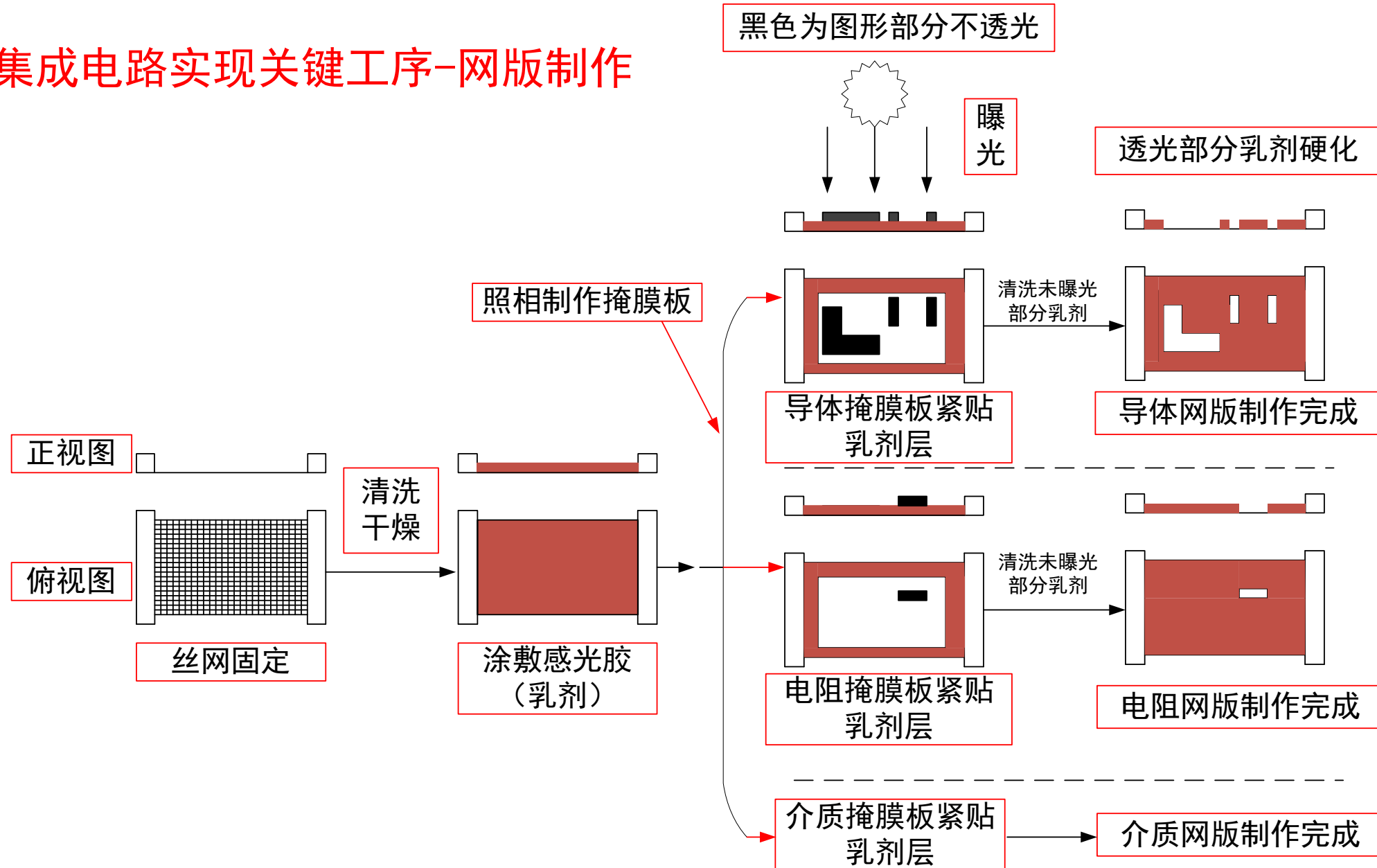
厚膜集成电路工艺流程



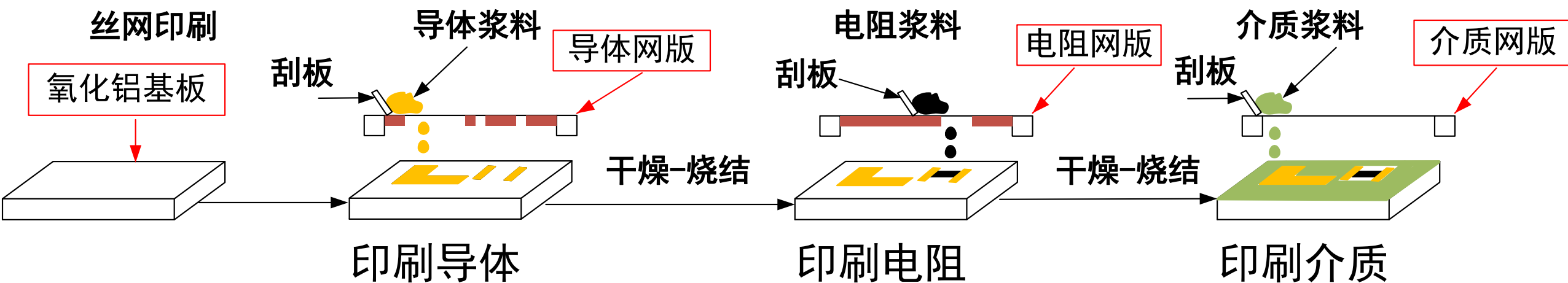
厚膜集成电路实现流程：

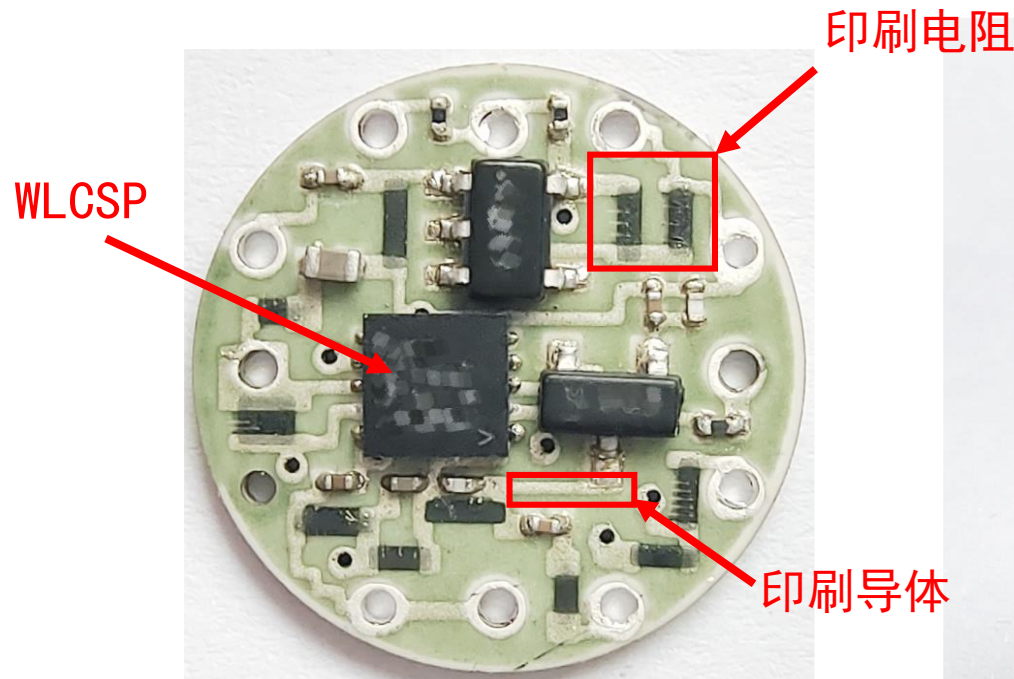
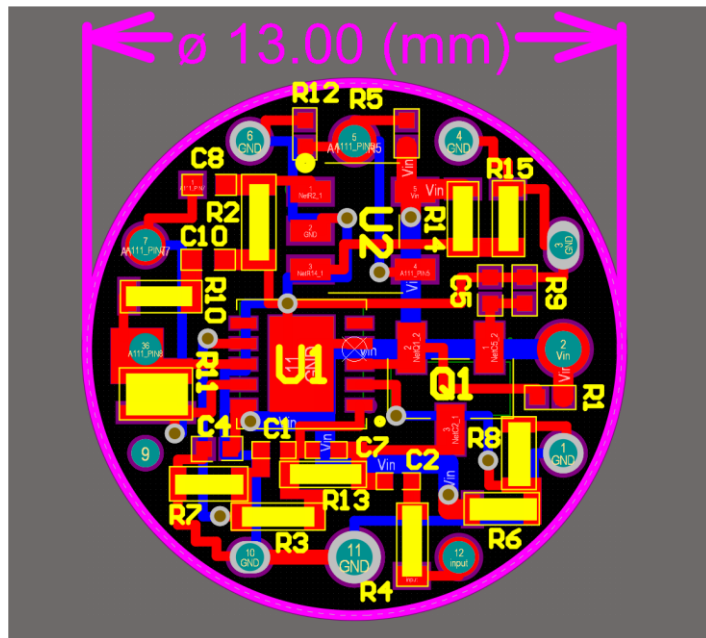
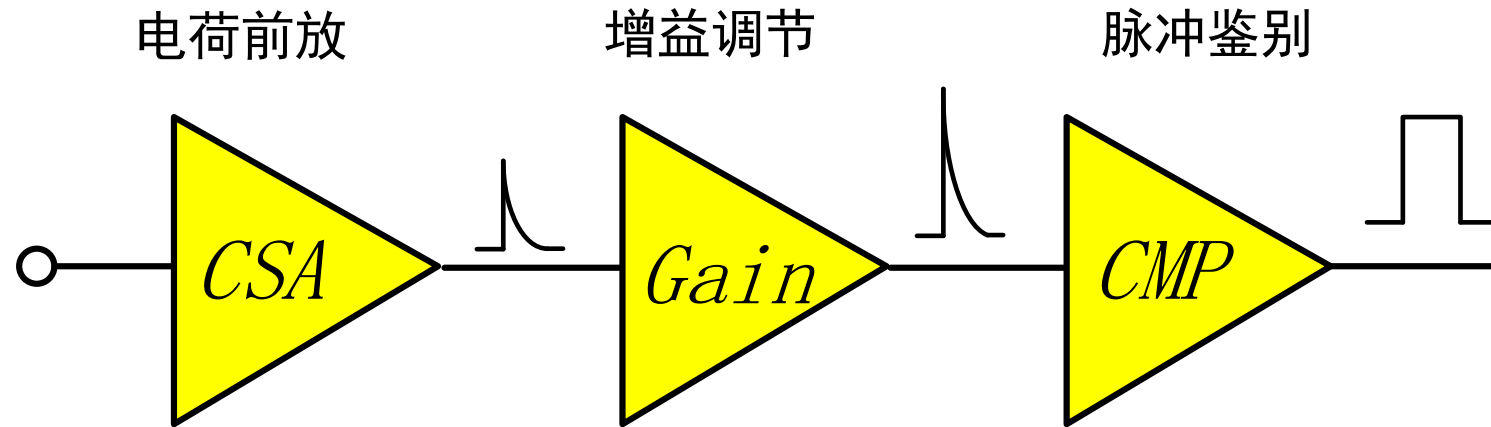


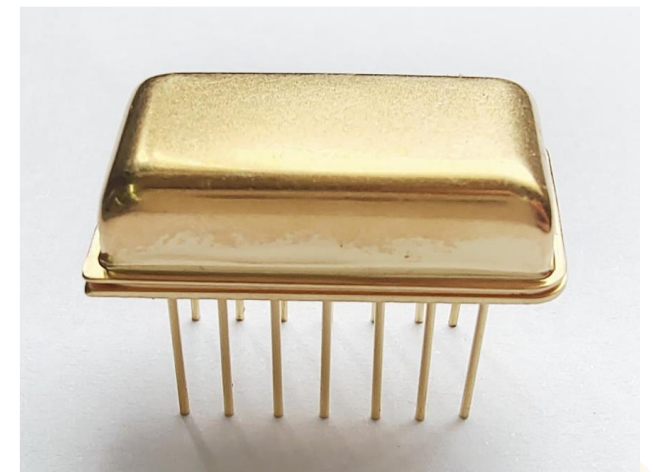
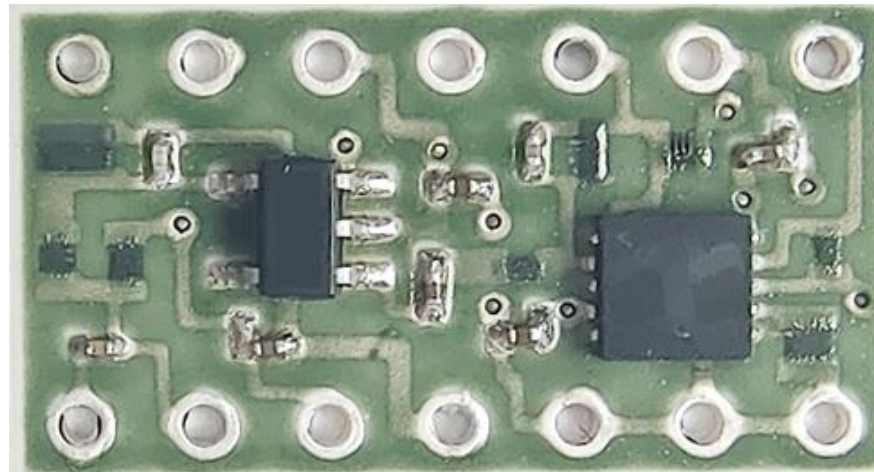
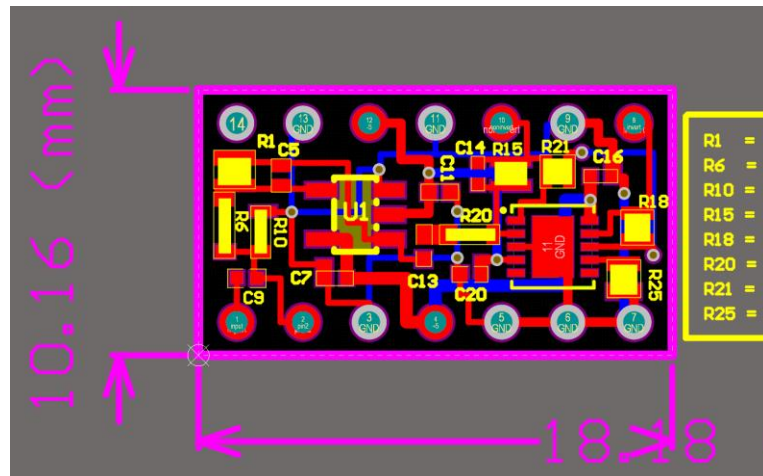
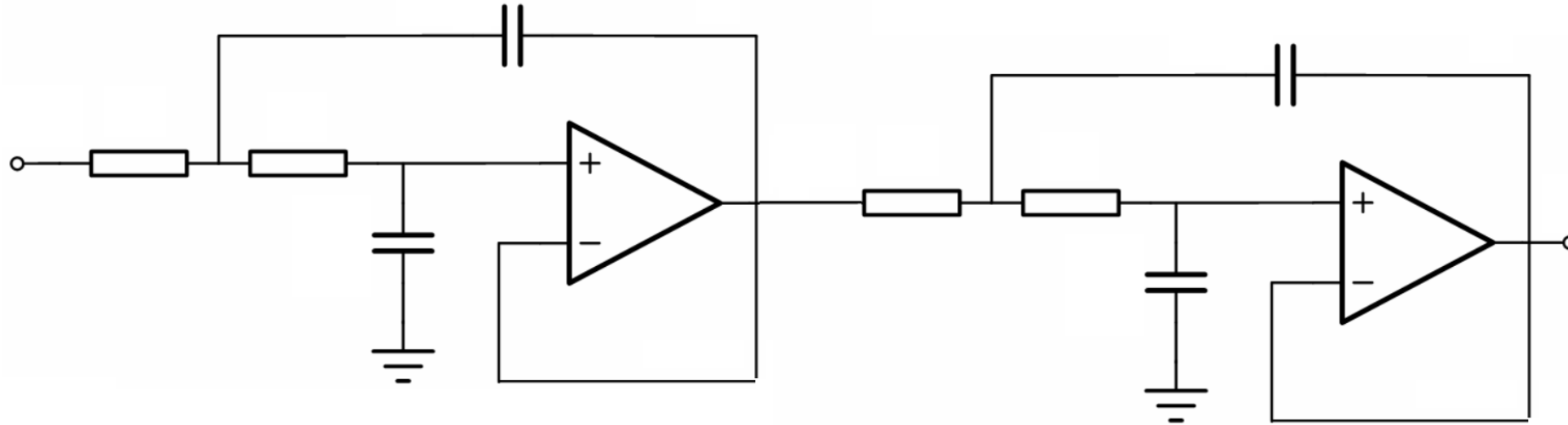
厚膜集成电路实现关键工序-网版制作

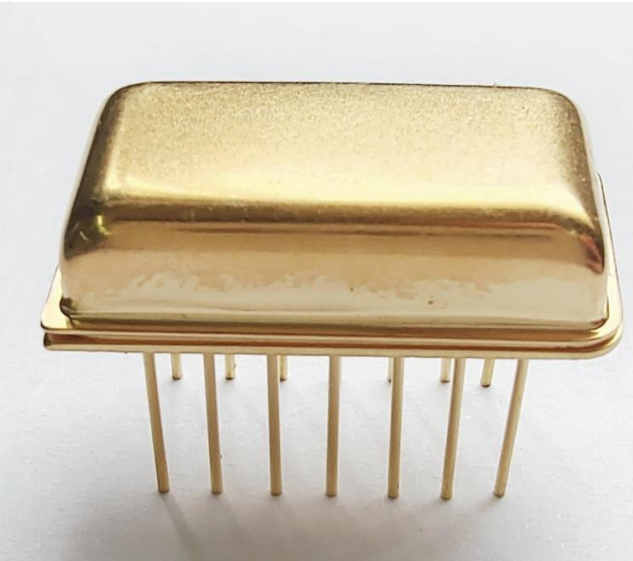
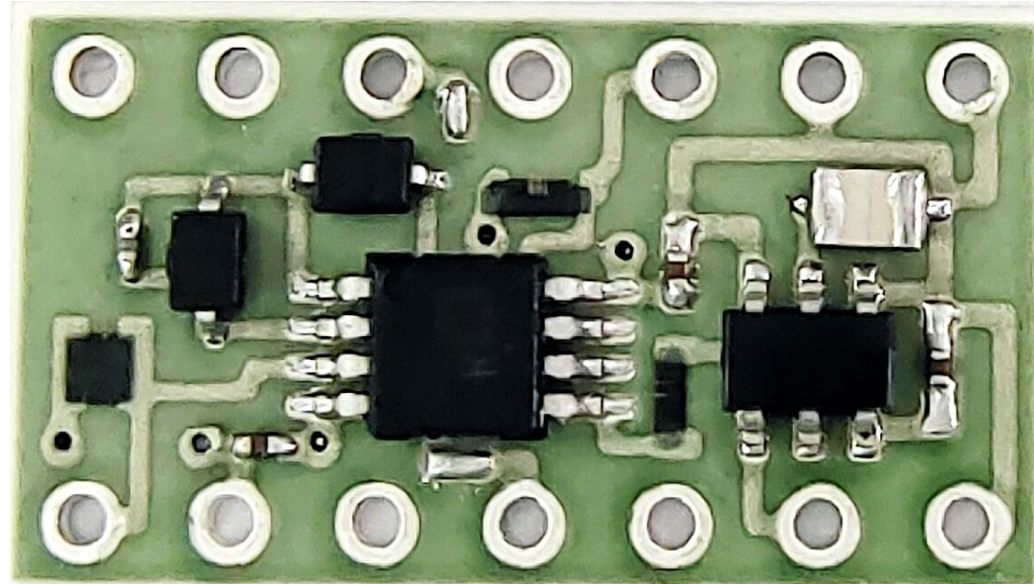
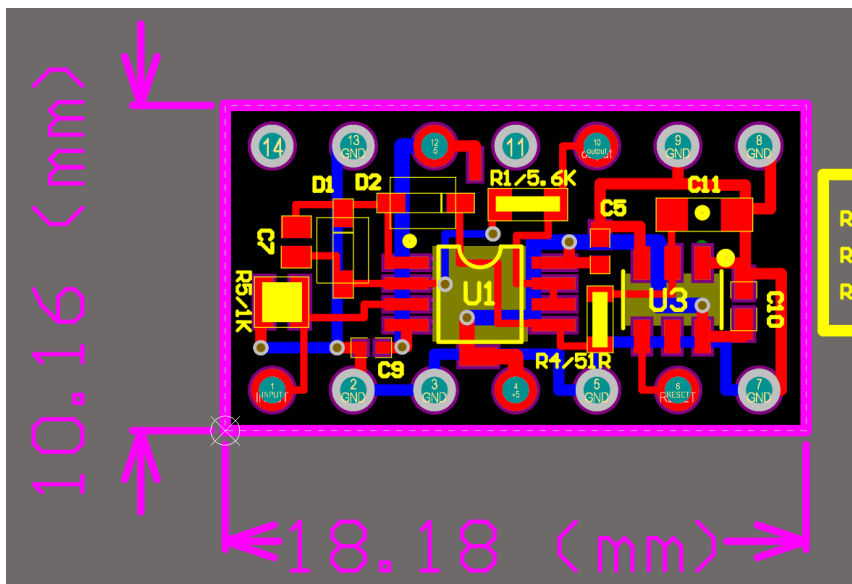
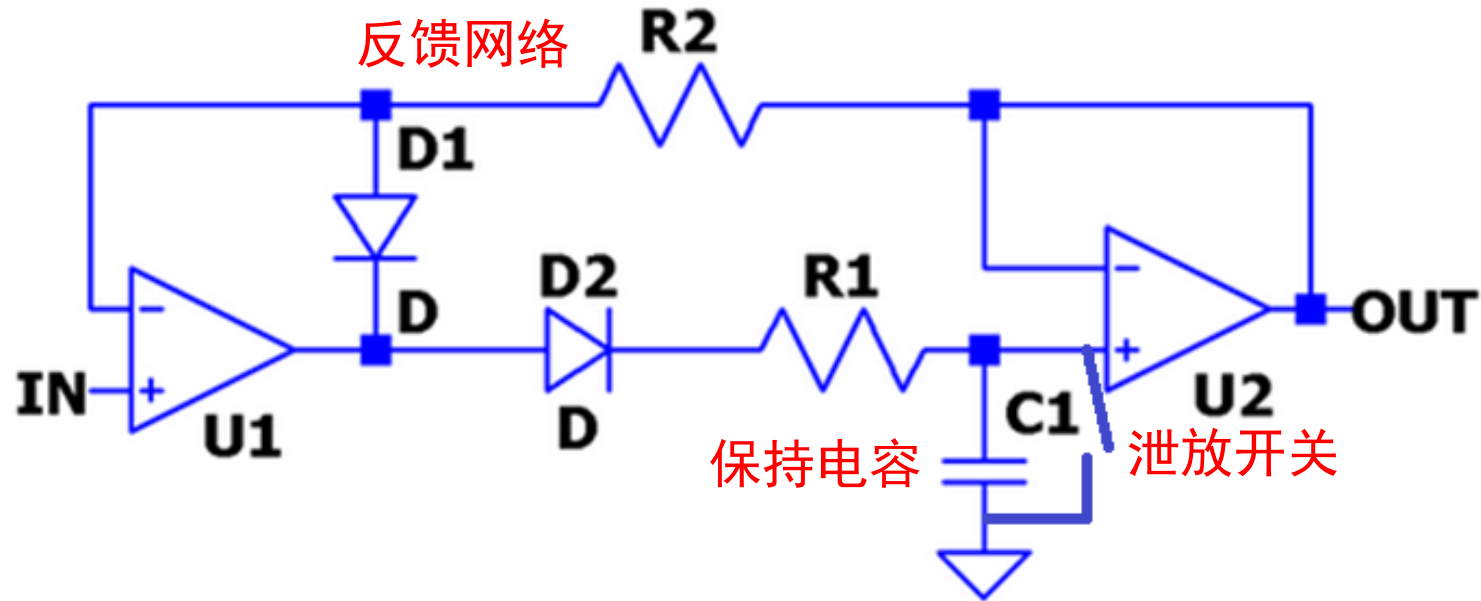


厚膜集成电路实现关键工序-丝网印刷







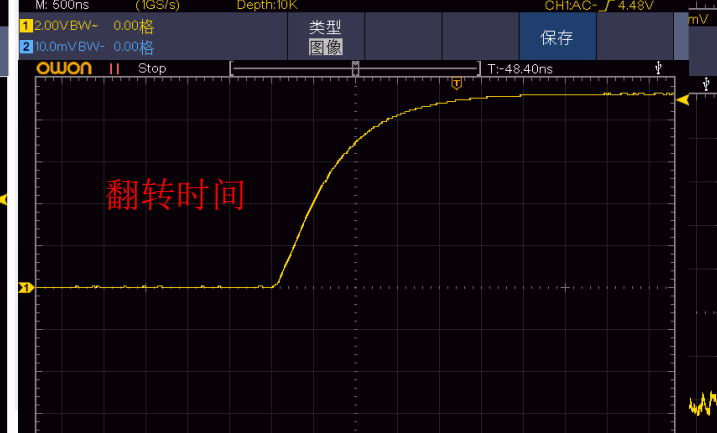
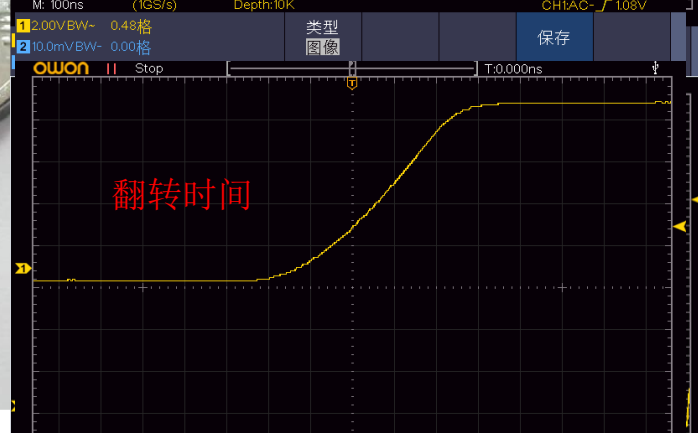
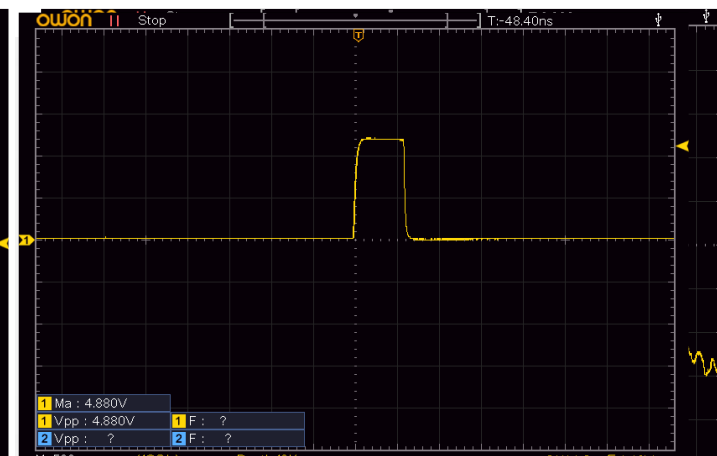
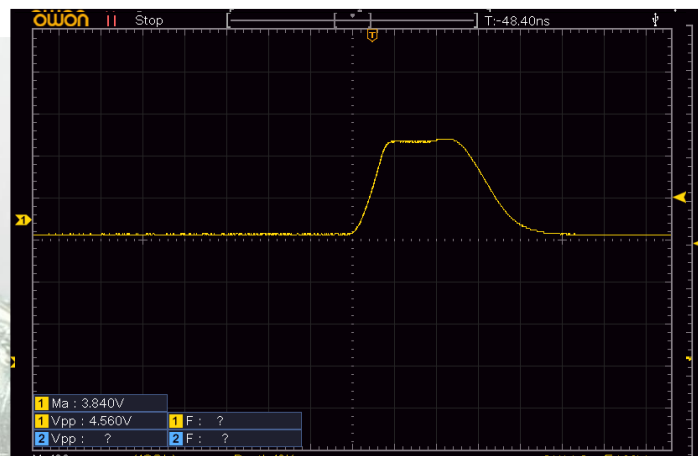


实验测试



AMPTEK前置放大器

本文厚膜前置放大器



(a) 美

器实物

(a) A111脉冲鉴别信号
模拟输出信号

(b) 本文前置放大器输出信号
脉冲鉴别信号

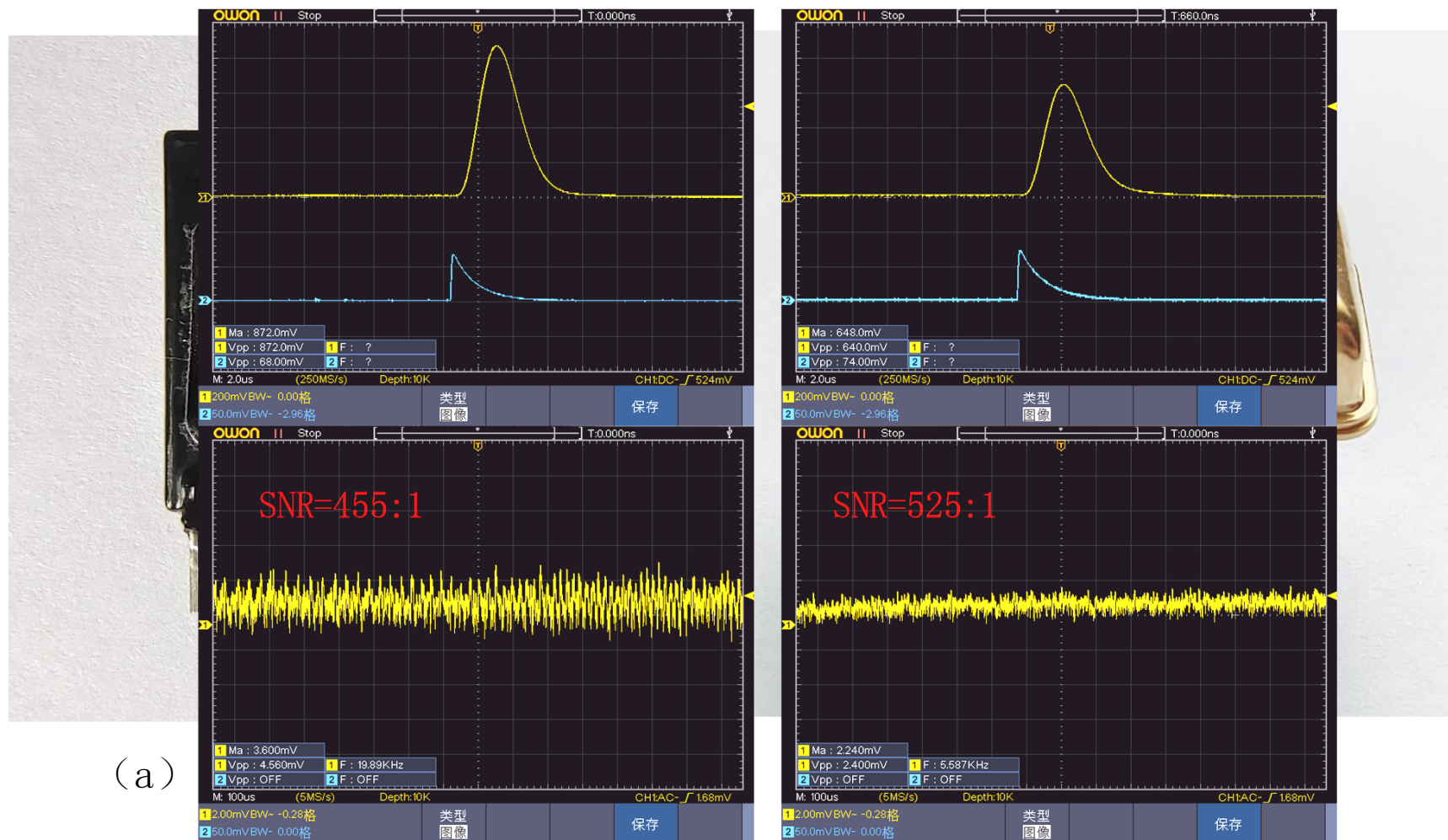


测试环境: $V_s=+5V$, $T=+25^\circ C$, 探测器: $CeBr_3$, 放射源: ^{137}Cs		
名称	本文前置放大器	A111
封装	12引脚TO-8	12引脚TO-8
重量	5g	3g
静态电流	21mA	1.3mA
功率	0.1W	6mW
工作温度范围	$-40^\circ C$ to $+85^\circ C$	$-55^\circ C$ to $+85^\circ C$
工作电压范围	+4V to +12V	+4V to +10V
上升时间	<500ns	<500ns
基线噪声	约50mV	约50mV
信噪比	24	20
脉宽	2 μs	2 μs
计数	约288个/秒	约295个/秒
最大电压幅度	+5V (=V _s)	+4.7V (=0.95V _s)



Cremat 滤波成形器

本文滤波成形器

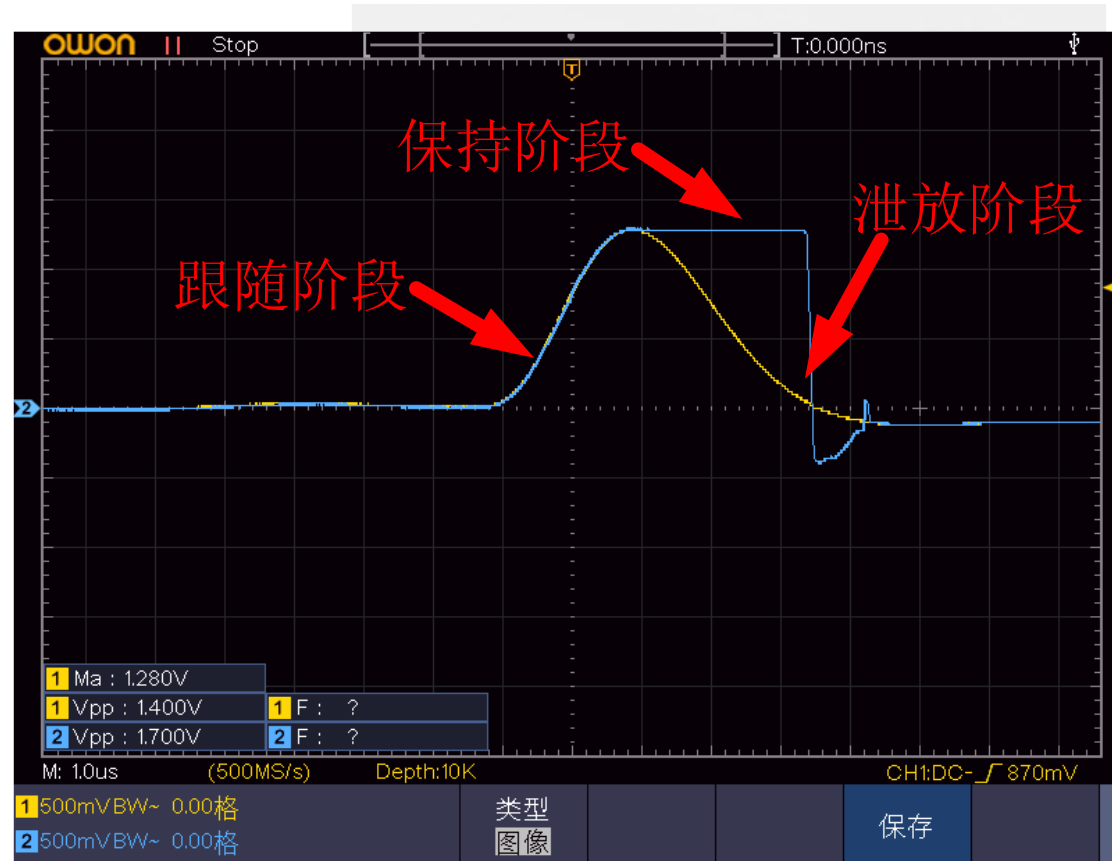


(a) 美国Cremat-滤波成形效果

(b) 本文滤波成形效果

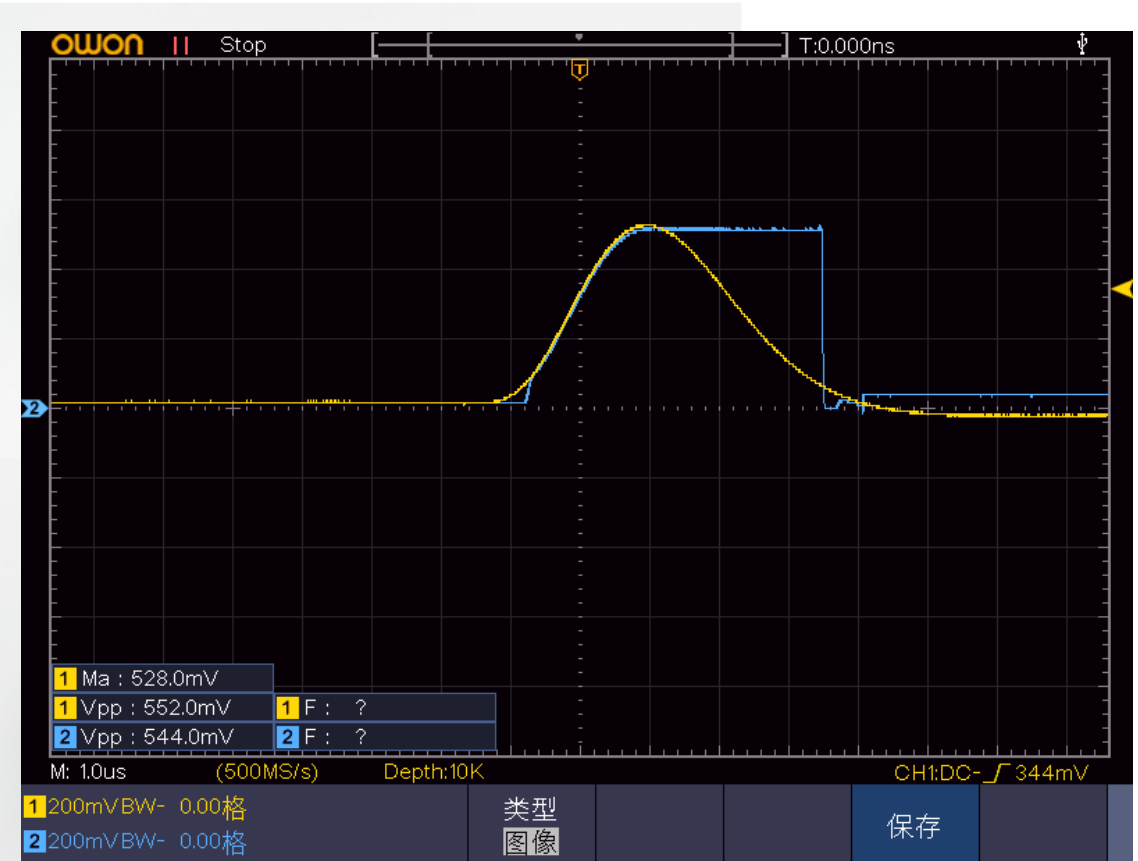
AMPTEK峰值保持器

本文峰值保持器



(a) PH300峰值保持特性

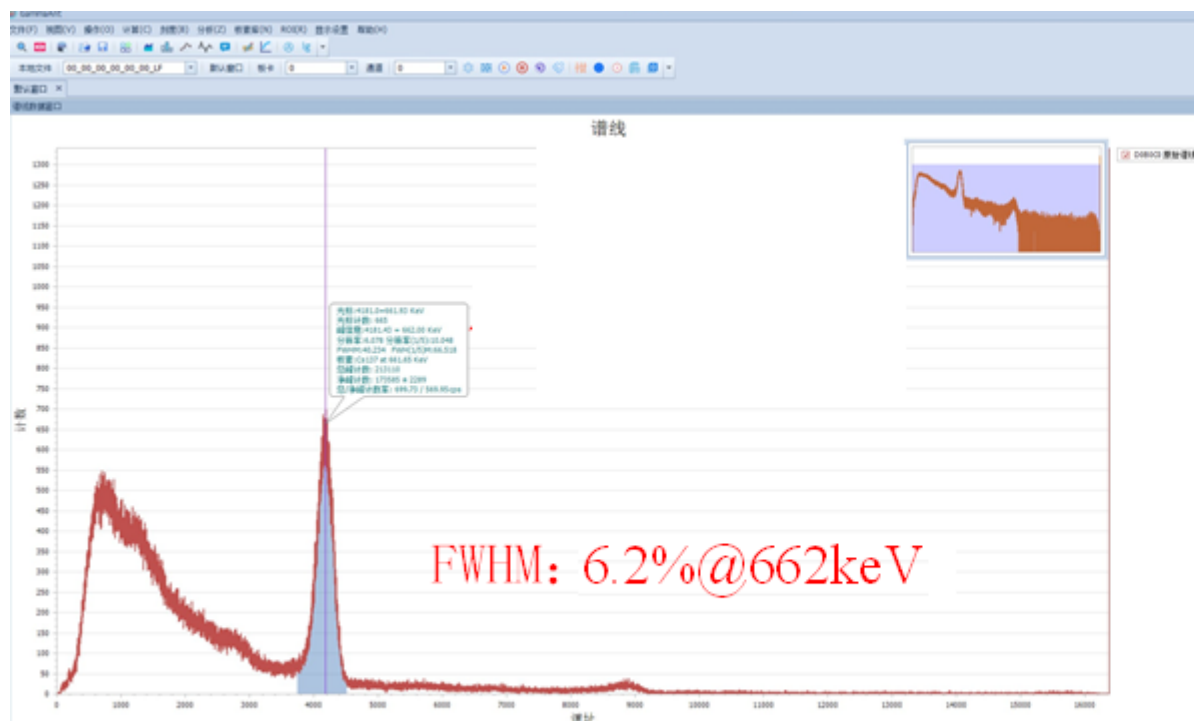
(a) 美国AMPTEK-峰值保持器PH300



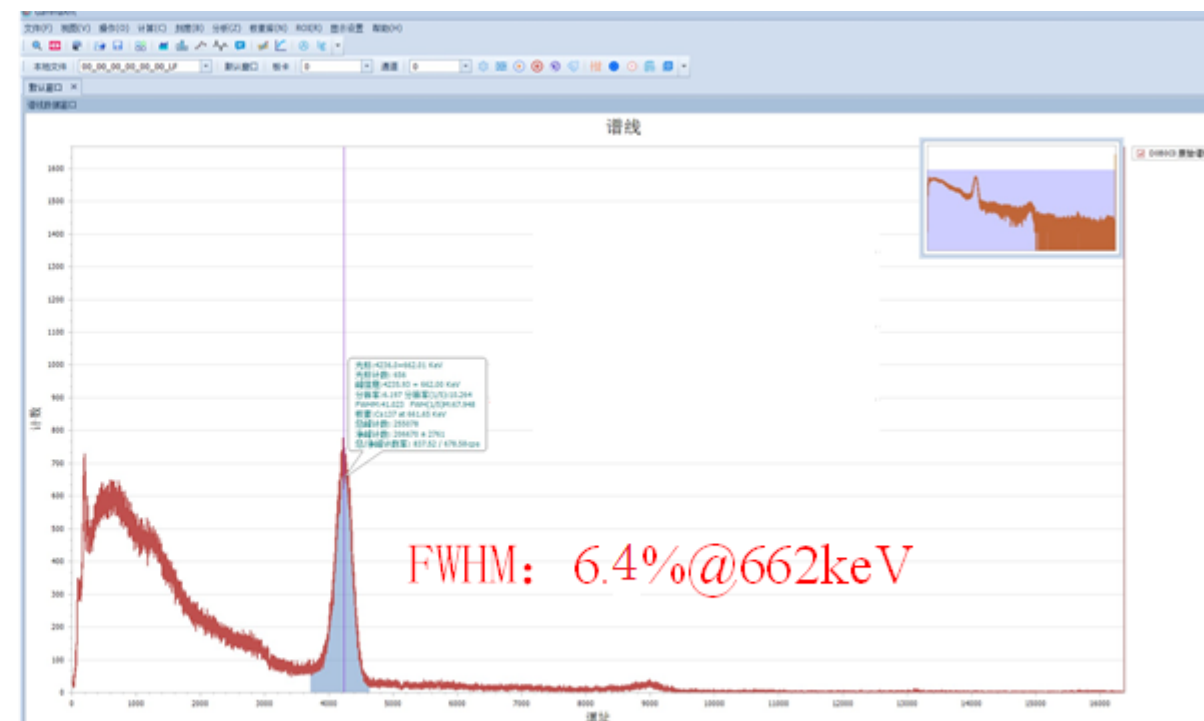
(b) 本文峰值保持器保持特性

(b) 本文峰值保持器

探测器：三英寸NaI(Tl)，放射源： ^{137}Cs

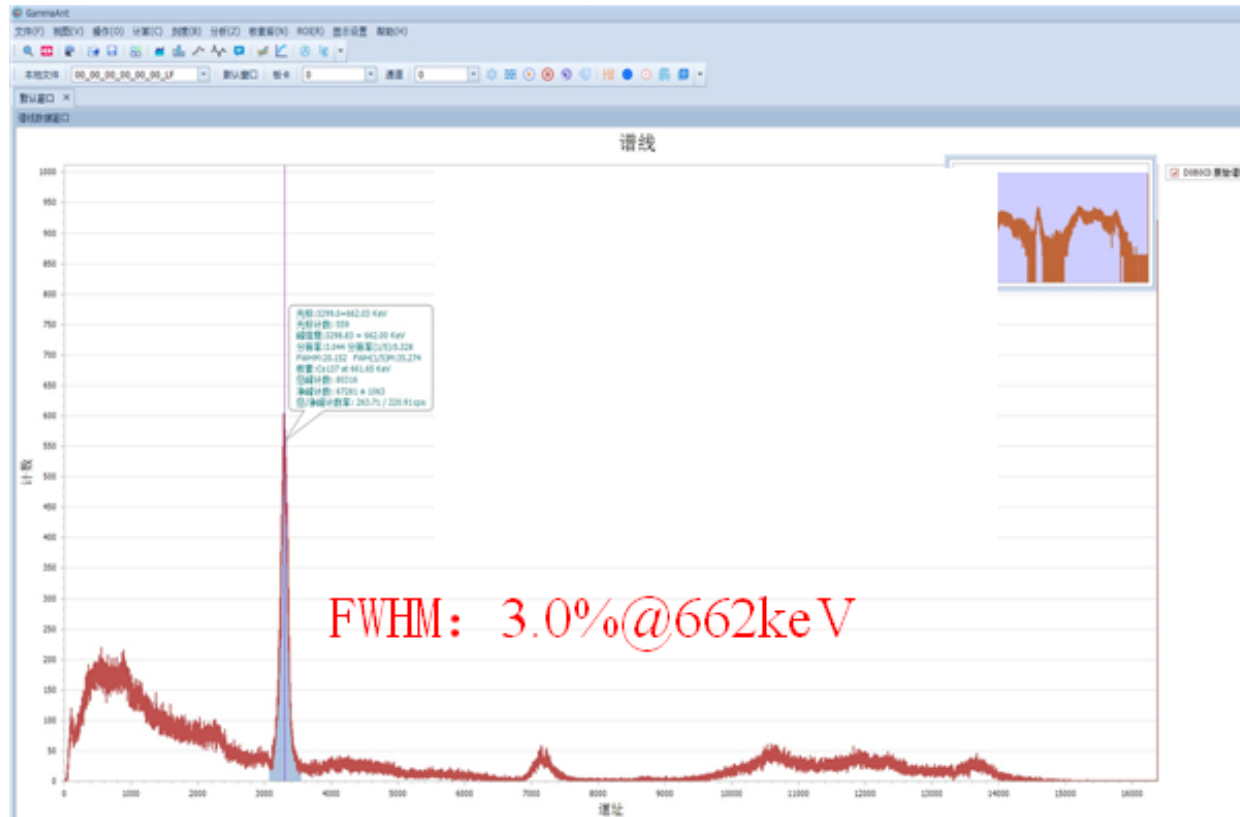


(a) 厚膜工艺

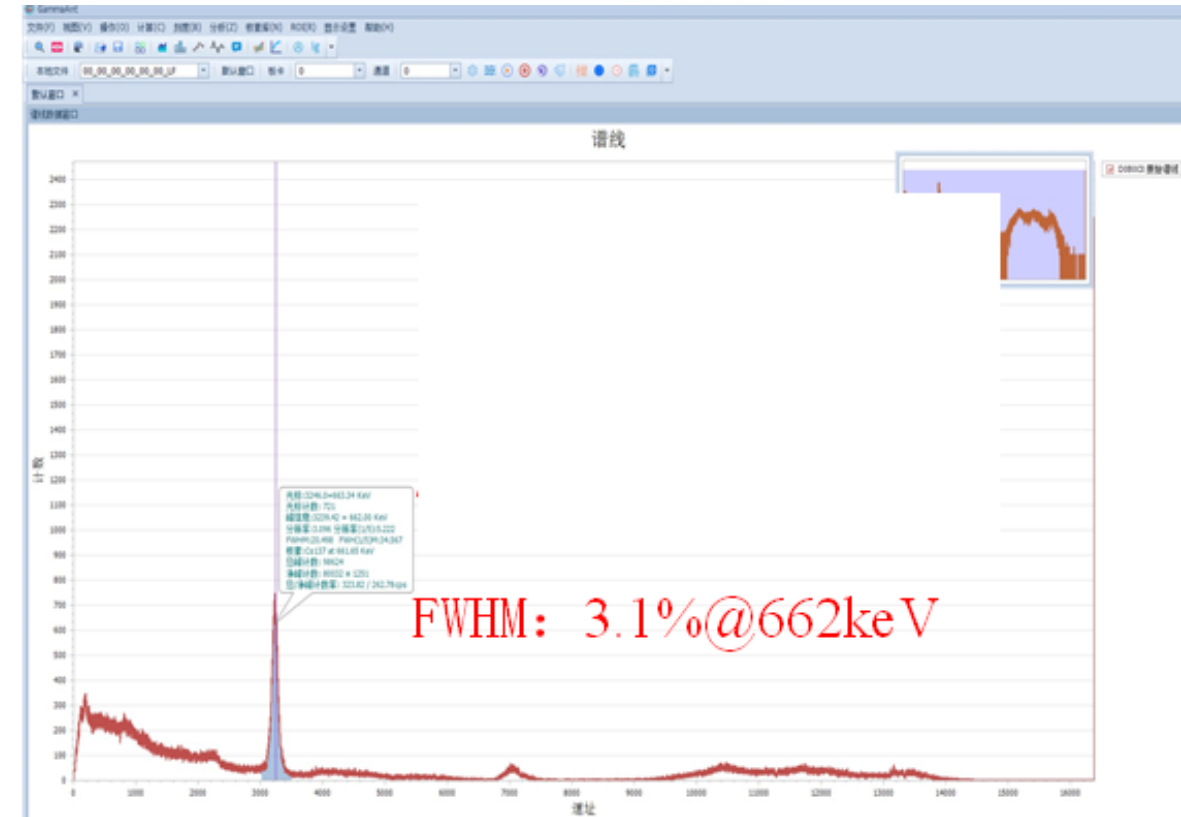


(b) PCB工艺

探测器：三英寸LaBr₃(Ce)，放射源：¹³⁷Cs

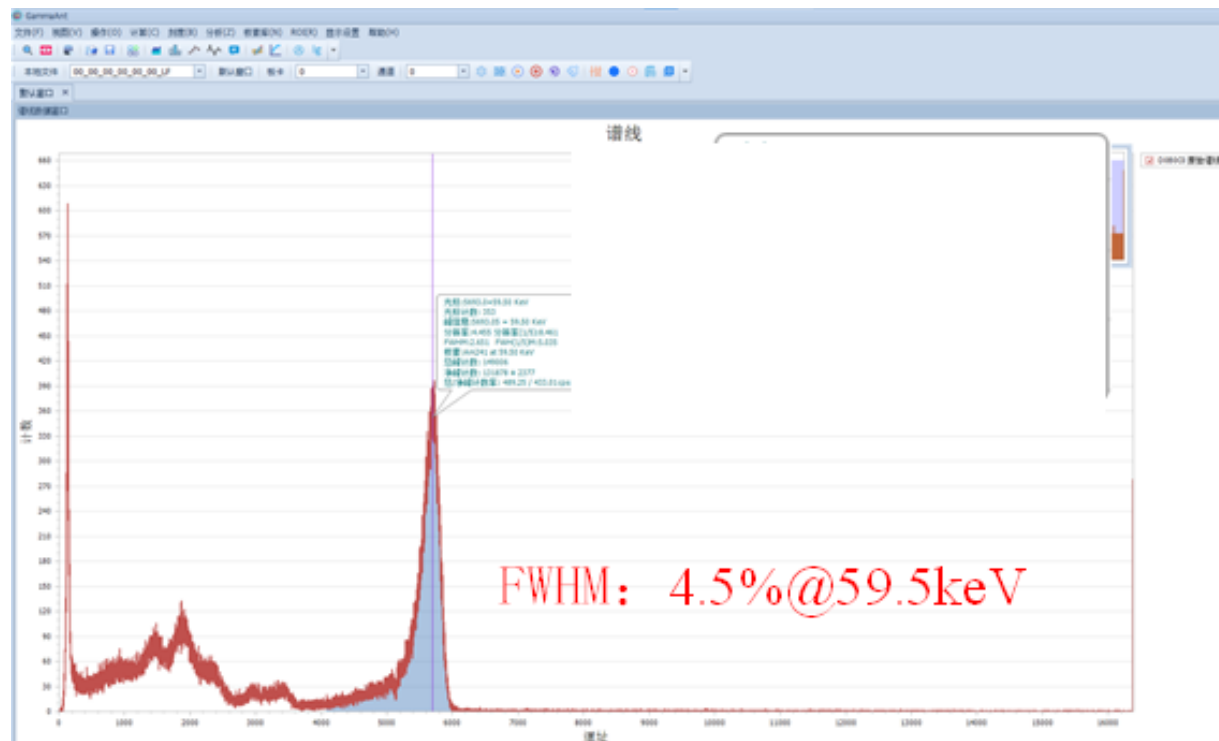


(a) 厚膜工艺

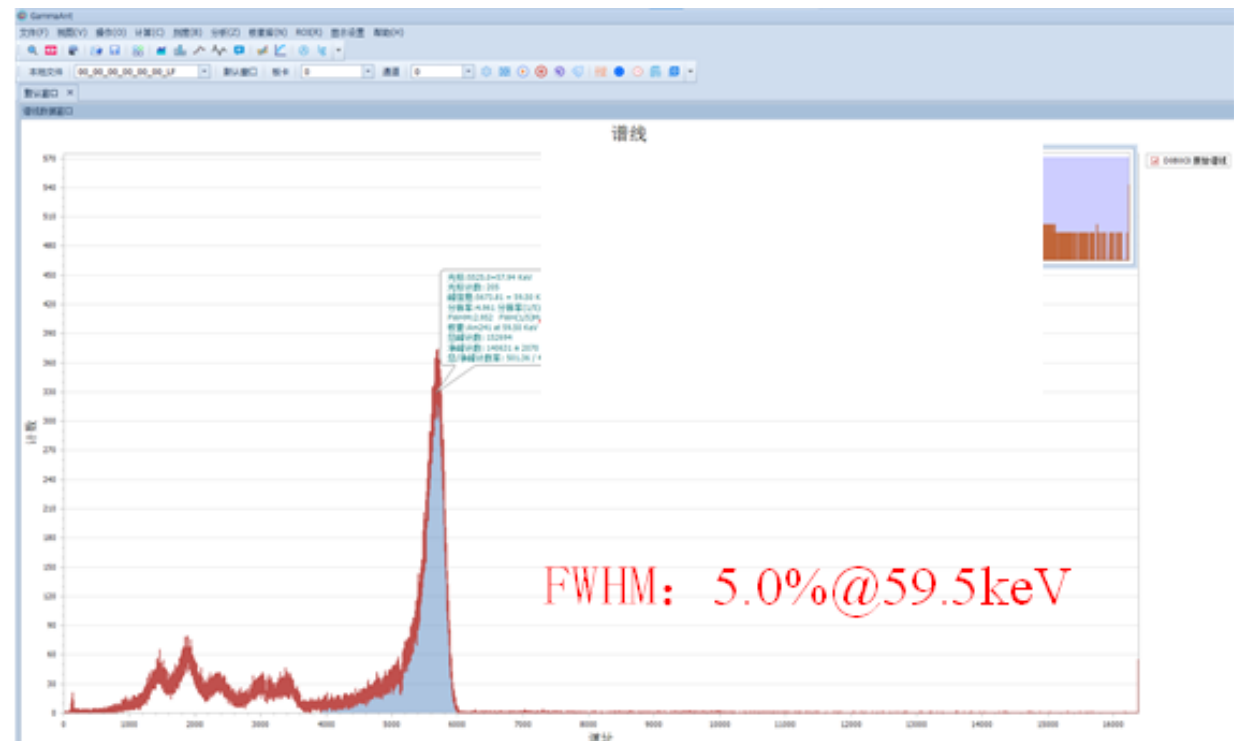


(b) PCB工艺

探测器：准半球结构CZT，放射源： ^{241}Am



(a) 厚膜工艺



(b) PCB工艺

总结与展望



总结:

- 1.完成了核辐射测量厚膜集成电路研制
2. 多项指标与国外同功能产品相比达到相同水平，部分指标优于国外产品。
厚膜前放：SNR=24:1，国外：SNR=20:1。
厚膜滤波成形：SNR=525:1，国外：SNR=455:1
- 3.完成了能谱测量，具有优异的能量分辨率：
NaI (Tl) : FWHM=6.2% @662keV
LaBr3 (Ce) :FWHM=3.0% @662keV
CZT: FWHM=4.5% @59.5keV

展望:

以薄厚膜工艺为基础，基于系统级封装（System In Package, SIP）技术，开展核辐射测量专用ASIC的研制

第二十一届全国核电子学与核探测技术学术年会 (NED2023)

核辐射测量厚膜集成电路的研制

报告人：胡传皓

2023.08.10



成都理工大学

CHENGDU UNIVERSITY OF TECHNOLOGY

先进核探测技术与仪器团队

E-mail: huchuanhao17@cdut.edu.cn