

核辐射测量厚膜集成电路的研制

Thursday, August 10, 2023 9:54 AM (12 minutes)

现有核辐射测量电路多基于 PCB 板级工艺实现,其集成度较低、信号损耗较大、易受环境干扰,因此无法在复杂辐射场中实现高精度测量。针对该问题,国外 Amptek、Kromek、Cremat 等科研机构和公司研发了采用薄厚膜混合集成电路工艺的核辐射探测专用芯片,以提升复杂环境下电路的性能,而国内在该领域的研究相对滞后,成熟的芯片产品鲜有报道。

据此,本文开展了核辐射测量专用厚膜集成电路的研究,分别实现了探测器信号前置放大、滤波成形、基线恢复、峰值保持等核心单元厚膜集成电路的研制。上述专用集成电路采用成膜技术与表贴技术相结合的方式,在氧化铝陶瓷基板上实现电阻、电容、有源器件、导线的生长与互连,具有集成度高、寄生效应小、耐辐照、抗干扰等优点。实验测得,该专用集成电路与国外 A111、A275、PH300 等同类型芯片性能相当,输出信号信噪比、动态范围、时间响应特性等部分指标优于国外产品。

最后,基于自研的专用厚膜集成电路搭建了能谱测量系统,测得 3 英寸 Na(Tl) 探测器的能量分辨率为 6.2%@662keV, 3 英寸 LaBr₃ (Ce) 探测器的能量分辨率为 3.0%@662keV, 5mm×5mm 准半球结构 CZT 探测器的能量分辨率为 4.5%@59.5keV。上述能谱测量结果表明该厚膜集成电路具有优异的性能,在核辐射探测领域具有较高的应用价值。

Primary author: 胡,传皓(成都理工大学)

Co-authors: 曾,国强(成都理工大学); 岳,涛(成都理工大学); 杨,剑(成都理工大学); 顾,民(成都理工大学)

Presenter: 胡,传皓(成都理工大学)

Session Classification: 第二分会场 (RBS1)

Track Classification: 核电子学及其应用的研究成果