

基于 FPGA-ADC 技术的 SiPM 读出系统

Wednesday, 14 August 2024 18:10 (15 minutes)

可重构 ADC (time-to-digital converter, ADC) 系统具有灵活可重构与高集成度的特点, 通过进行编程, 便可使该系统应用于新的实验场景, 因此这种电子学读出系统受到了高度的关注。我们将描述一种新型的可重构 ADC 系统, 该系统是一种基于时间数字转换器 (time-to-digital converter, TDC) 的软核 ADC 系统。其中 ADC 功能是在 FPGA 中实现的。

在硬件设计中, 基于 FPGA 的 ADC (FPGA-ADC) 只需要一个额外的电阻和一块 FPGA。FPGA-ADC 允许用户对其采样率进行编程, 并只需通过小的修改 (调整电阻值) 来调整 ADC 的输入电压范围。这种 FPGA-ADC 设计具有灵活可重构和高密度的特点, 可以极大减小读出电路的尺寸。

探测器部分使用了两个测试单元。每个单元包含一个 1.535 mm×1.535 mm x 20 mm 硅酸钽晶体条和一个 SiPM。FPGA-ADC 是数据采集 (Data Acquisition, DAQ) 系统的主要组成部分。FPGA-ADC 将对 SiPM 的原始信号执行全波形采样, 在电荷积分后, 得到测试单元的能量与时间分辨率。实验得到测试单元的能量分辨率约为 15.3%, 时间分辨率约为 470 ps。

Primary authors: 许, 伟伟 (山东高等技术研究院); 王, 博; 胡, 坤 (山东大学); 刘, 松青 (Shandong University)

Presenter: 刘, 松青 (Shandong University)

Session Classification: 分会场五

Track Classification: 粒子物理实验技术