CEPC TDR电子学会议记录

**时间**：2024年2月1日9：00-12:15

**参会人**：魏微、王铮、赵豫斌、陆卫国、李筱婷、李木槿、叶竞波、胡俊、赵梅、张颖、严雄波、章红宇、李飞、赵京周、邓智、郑其斌、常劲帆、张雷、王小龙、刘振安

**会议纪要：**

1. **魏微报告总体情况**

介绍本周二CEPC探测器TDR会议的布置情况，本次会议议题为对各子系统电子学和TDAQ工作任务进行梳理。Ref-TDR需要在今年年底完成初稿，明年6月份发布。电子学需要理清每个子系统的需求，给出解决方案。

周二会议已在人员结构方面初步确定了各个子系统的联系人。顶点探测器读出电子学由胡俊作为联系人。

Tracker方面的探测器并行方案比较多，情况比较复杂，不同路线之间差别比较大，目前确定了三个联系人。由邓智负责TPC读出，赵豫斌负责Drift chamber，严雄波负责Silicon Tracker和LGAD TOF读出。

量能器也有几个并行探测器方案，读出系统具有一定共性，由常劲帆作为联系人。

Muon的读出系统，已经有一定基础的研发工作。

TDR给出整体可行方案，其他并行方案仍会继续开展R&D。

魏微介绍Ref-TDR初步任务节选，介绍各章节内容。

本次会议将由各子系统联系人介绍现有工作情况和未来工作计划。

1. **各子系统联系人报告**
   1. **Vertex**

胡俊介绍已完成工作：依托MOST2项目，开发CMOS像素探测器原型，开展了基于TaichuPix芯片的束流望远镜和Vertex原型系统读出ladder的研发。读出系统前端方案有技术积累和研发经验。后端读出目前用的是现有FPGA板，与TDR要求的尺寸、距离、数据率相差较远，未来需要收集需求信息考虑整体方案。已开展了无线传输和基于FPGA的实时算法研究。目前可实现0.5-5米距离的100Gbps的无线传输。簇团识别的机器学习算法的初步研究已进行了第一次束流测试，测试符合率大概可达到96%-97%，压缩率140-300。后端研究需要加大投入，考虑与其他系统的后端电子学是否可以有通用性方案，

讨论：

魏微：希望可以做出平台式的设计。

叶竞波：后端电子学需要考虑机械尺寸要求、抗辐照要求等，可以参考ATLAS和AMS的方案。机械方面的需求可以和机械部分的联系人付金煜进行讨论。

魏微介绍顶点探测器目前已有TaichuPix和JadePix两个系列的芯片，所以不能只针对太初一个芯片考虑。SOI目前主要工作是在工艺预研方面，stitching更偏向工艺预研方面。后面两种成熟度更弱，可行性需要经过讨论，从电子学和触发的角度给出限制的边界条件。每种方案要从物理目标、技术成熟度和成本三个方面考虑。重要时间节点是3-4月份前要对各并行方案进行决策，选择1-2个并行方案，电子学和TDAQ方面需要提供技术层面的信息，可行性、技术限制等。另一个时间节点是2025年前要提供十五五建议书。如果立项，将在4-5年内开建，方案选择时要考虑这个时间节点，选择在近几年内技术上可以实现的方案。

讨论了Vertex读出系统目前方案存在的问题：物质量还不满足，要考虑flex的材料是否能实现基于铝的flex，另外要解决长flex上的电源IR-drop问题。需要将目前参数和物理方面反馈，如果无法满足物质量要求，物理性能是否还能接受。位置分辨如果只能达到5微米，物理指标能否接受。

* 1. **SPD Tracker（HVCMOS）**

陆卫国介绍HVCMOS的研发现状: 第一版是普通55 nm工艺，sensor击穿电压10V。第二版是高压工艺，击穿电压可达70V，目前只测了sensor部分。

魏微补充HVCMOS tracker目前研发集中在sensor的工艺研发方面。Tracker的系统电子学读出方案和vertex的读出具有共性，可以一起考虑。

* 1. **LGAD TOF**

魏微介绍此方案是最近提出的方案，基于HGTD的研发经验，计划由像素改成条形，如果方案可行，可以代替Strip的方案（SSD Outer Tracker）。可能的读出方案是多通道TDC。SPD tracker需要测位置和时间（10 ns），LGAD TOF主要测高精度时间分辨（~10 ps）。

* 1. **Drift chamber**

赵豫斌介绍目前和董明义正在开展这方面所创新项目的研发，验证新的能量测量的方法是否可行，即通过统计峰个数的方式实现能量测量，代替传统的测量面积方案。需要高带宽前置放大器和高速ADC来进行采样，正在考虑数据处理方案。目前已实现前放的设计，进行了多次测量，并用商用1G ADC进行采样。目前选了1.4G的12bit-ADC（东莞项目已有一定的研发基础），ADC功耗0.8W，总功耗2.5W/channel。

魏微：3-4月份前要给出设计方案。功耗和成本是方案选择的重要参考指标。

* 1. **TPC**

邓智介绍目前TPC的读出研发主要集中在前端电子学模块的研制，不包含DAQ。探测器有两个方案pad readout和pixel readout（满足高计数率需求）在研发。探测器方案里目前没有考虑的是机械和制冷。还需要考虑DAQ接口，类似gbt的方案，如何扩展，模块化。已有基础是pad读出的WASA芯片研发，从2017年开始。具有完整功能的WASA芯片已有一版，功耗4.9mW/ch@40 MHz。用了小尺寸工艺65 nm，模拟读出方案有创新，极大降低了模拟功耗，目前模拟功耗1.4 mW/ch。实验室测试已完成，需要工程应用的测试验证。另外还设计了128通道的低功耗mini-pad/pixel的读出芯片。芯片定型前还需要1轮mpw迭代。TDR撰写可以参考LCTPC，提供一个初版。

讨论：

TPC探测器的两个方案，是否存在选择?邓老师认为pad-TPC是baseline方案，Mini-pad/pixel作为备选；可以考虑混合型的方案，主要区域用pad-TPC，小区域采用Mini-pad/pixel。

* 1. **SSD (Silicon strip Detector)**

陆卫国介绍目前用的读出芯片为国外芯片，strip sensor由日本滨松生产。

* 1. **Calorimeter**

常劲帆介绍量能器的电子学读出目前还需要探测器方面的输入信息，2月2日将讨论量能器探测器的具体需求。

魏微介绍读出系统目前了解到的主要挑战是动态范围大0.1~1000 MIPs，通道多，时间分辨~400 ps，读出方案需要考虑低功耗和低成本。

* 1. **Muon**

王老师介绍前端探测器一种方案是闪烁体+SiPM，一般前端信号比较小，幅度1 V以内，脉宽一般几十ns，需要~1.5 ns的时间分辨。探测器通道数~40k，考虑电子学是否能集成到前端，以避免后端和前端连接需要的长电缆。另一种探测器是高性能塑闪，时间分辨要求高（几十ps），动态范围的要求大概是1.x V。

郑老师介绍读出方案，计划采用相对低采样率的ADC实现能量测量和时间测量。能量测量由脉冲宽度决定。ADC将脉冲的时间波形采集之后，通过FPGA的硬件算法，把两个脉冲之间的时间计算出来，实现高精度时间测量。已有工作基础：采用了10-100 MSample/s采样率可调的ADC进行采样，然后在FPGA内做脉冲的时间相位拟合，把时间信息采集下来。如果信噪比是100dB，时间精度可达到ps级。如果信噪比低一点并考虑其他因素，测量精度可以达到亚ns级。

讨论：

魏微：Muon子系统的方案和团队目前比较清楚，后面的主要工作是考虑读出怎样和电子学设计及TDAQ系统结合的问题。TDR阶段可能不会有新方案产生。

叶竞波问电子学系统用到的元器件是否可以购买和提供价格信息吗，郑老师回答可以。

* 1. **LumiCal**

张雷介绍目前探测器已有一些初步工作，有几种探测器方案在讨论中。读出系统方面重点要解决硅strip+LYSO的读出，可能会参考硅探测器和量能器的读出方案。具体的工作会在春节后进行协调。

讨论：

魏微：可以考虑兼容设计LumiCal和tracker/量能器的电子学读出系统，或者借鉴一套已有的成熟系统的设计方案。如果设计量能器读出时将LumiCal的需求考虑进去，需要将这部分的指标细节事先讨论清楚。

* 1. **TDAQ**

李飞首先介绍了CDR中关于触发方面的内容，包括传统方法和trigger-less的方案。CDR给出数据率32 kHz（Z），假定100kHz L1，总的数据量在trigger方式下对于DAQ的安全设计指标是2 TBytes/s。这是基于当时的hit desnsity算的，数据率的计算后续需要更新。读出接口方面推荐用以太网的方案，带宽1GB-100GB。软件方面借鉴BESIII和ATLAS的经验，基于读出、组装、事例筛选和存储的数据流结构，在江门和LHAASO也沿用了同样的软件总体架构，对于CEPC也是常规的架构。

赵京州介绍触发技术研究基础：在CMS实验一期触发升级中，自主设计了数据汇总和触发产生的CPPF插件，同时开发了生成软件和上位机软件。二期升级负责一体化及后端电子学的设计，原理样机系统已完成束流测试。自主研制完成了ATCA样机，后承担板卡的研制。介绍了一体化链路设计理念，这个理念的提出是基于BELLEII全局高速读出项目的研发，高能所设计Bell2Link，提供标准数据读出接口及慢控配置链路。一体化链路的设计也在CMS二期升级中开展了应用。

李飞介绍CDR之后TDAQ的研究进展，包括三个方面：LHAASO实验DAQ，自主研发了7000通道的在线软件触发系统，目前稳定运行。江门DAQ软件是在LHAASO DAQ软件基础上继续升级，原则上可以扩展到CEPC。在硅像素探测器方面，希望在单服务器节点实现24GB的吞吐，目前存储和读出基本接近要求，还在做GPU和CPU的加速算法的研究。

未来研究计划：触发方面主要包括一体化共享链路的研究与实现；时钟快慢控制的核心技术；读出的统一数据算法。DAQ方面，研究新技术能否提高并行计算的效率；希望在高带宽、高性能和提高latency方面做一些探索；软件触发也是一个重要的可选项，希望做一些研究。

李飞介绍了要和电子学初步讨论的议题，包括：需要重新统计评估探测器数据量（触发前后）；物理及探测器触发需求收集；触发信息（提取位置、全局汇总和同步方式）；触发结果送达位置选项；数据读出接口（PCIE、以太网、读出协议）。

1. **魏微介绍近期工作计划**

第一步，明确各子系统接口，优先明确数据量和物理目标、本底vs事例；对前端信号处理的要求，开始考虑前端、后端方案；近期需尽快同各对应子探测器系统开展相关讨论，避免独立设计；要考虑已有R&D工作，需结合加速器更新后的TDR指标重新评估方案。

开始整体方案的考虑和调研，包括：统一风格的数据传输方案可行性；统一风格的电源方案可行性；时钟与同步。

第二步，初步明确触发方案及电子学接口。今后只讨论如何触发，在哪里触发，不再采用triggerless的说法。

第二步（并行），结合电子学、触发的可行性，在短期内协助完成探测器多并行方案的down select。我们的第一个关键时间节点，3-4月前完成方案选择。

接下来：以收敛后的探测器系统，开始细化电子学、触发方案。

魏微讲解了TDR任务流图，分为6个阶段。重要时间节点是2024年12月TDR初稿，2025年6月TDR发布。

讨论：

叶竞波提出TDR要考虑慢控的问题，电子学系统的calibration。

严雄波建议可以整理一个电子学和探测器进行讨论的需求信息，列成一个表格。魏微回复说目前我们已有一个基本的模板，会后分享给大家，表格包括的信息可在之后的讨论中继续进行完善和修改。

魏微建议此会议今后计划前期为周例会的形式，后续随具体工作开展可以根据情况调整为双周。隔一段时间可以开展线下研讨会。