

128 通道 PET 探测器前端电子学

Tuesday, 16 July 2024 08:45 (15 minutes)

本文提出了一种基于 FPGA 电压参考型接收器的电荷数字转换器 (Charge-to-Digital Converter, QDC), 并以此原理设计了小型化、低功耗、低造价的 128 通道前端电子学, 用于 SiPM 探测器的信号读出。整套系统分为模拟板和数字板。在模拟板上, 集成了 128 通道 QDC 的模拟元件, 如放大器。在数字板上, 核心器件是 FPGA, 还有对应的电源、晶振和配置芯片等。整套系统的尺寸为 80 mm \times 80 mm \times 15 mm。在电子学测试方面, 我们对 FPGA 不同的电压参考型接收器 (SSTL 和 HSTL) 分别进行了测试, 同时分别给出了 128 个 QDC 通道的噪声和线性结果, 实验结果表明这套系统的所有通道具有非常好的一致性。因此, 对后面探测器的结果未作任何电子学方面的修正。借助这套电子学系统, 我们搭建了一个 PET 探测器的评估系统, 对 PET 探测器的晶体鉴别、能量分辨、作用深度 DOI 和符合时间分别进行了评估。利用此项技术, 借助于当今 FPGA 电压参考型接收器的丰富资源, 设计一款低功耗、快速可定制化、低造价的 SiPM 探测器前端电子学系统将是可行的, 这也给很多探测器的信号读出提供了一种新的思路。

Primary author: 胡, 坤 (山东大学)

Presenter: 胡, 坤 (山东大学)

Session Classification: 第二分会场 (RBS1)

Track Classification: 电子学