



中国科学院高能物理研究所

CPRE

从CPRE_1CH单通道读出芯片研究 能谱型读出芯片及系统的设计要点

王科*, 王娜, 廖浩龙, 蔡佳乐, 李晓辉, 魏微, 王铮

核探测与核电子学国家重点实验室

中国科学院高能物理研究所

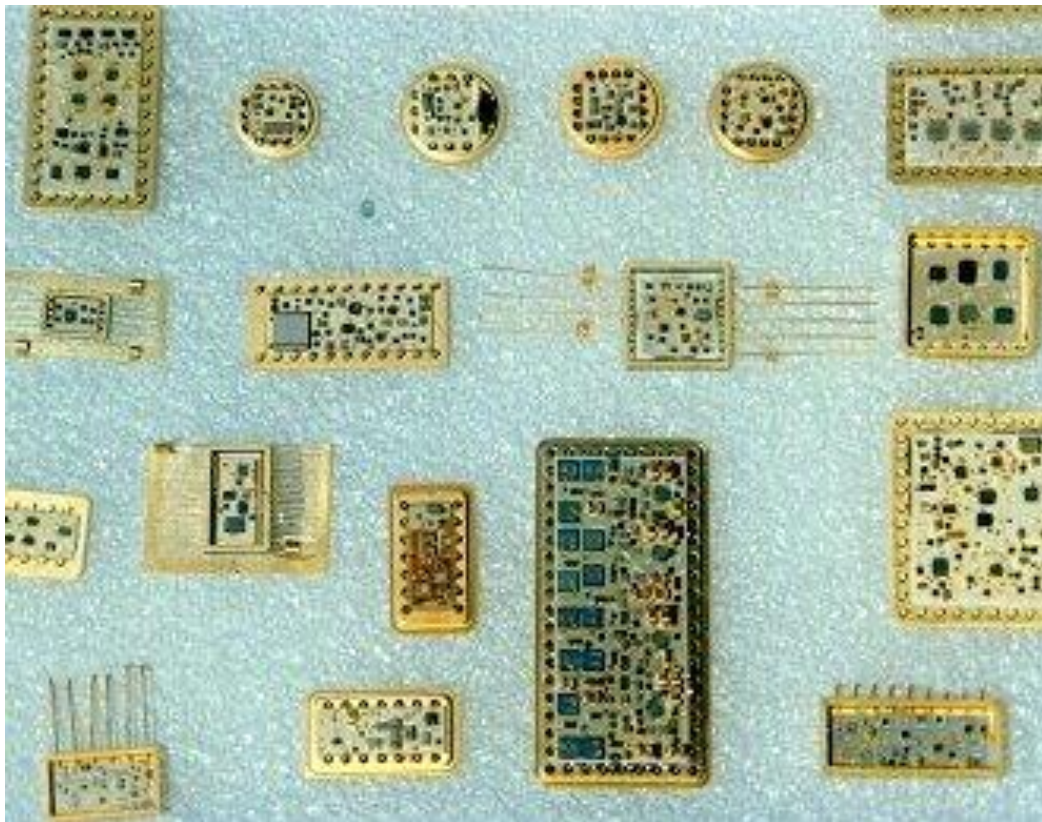
国家重点研发计划资助, 项目编号2023YFF0721700

第二十二届全国核电子学与核探测技术学术年会暨第十二届

全国先进气体探测器研讨会

2024.7 青岛

少量通道半导体辐射探测器的读出以往优选采用分立元件

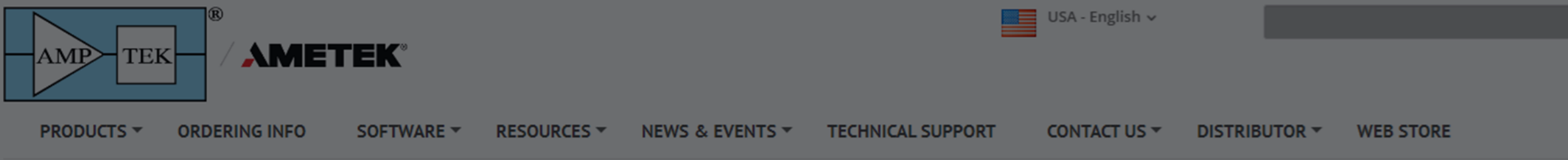


混合选择表（规格如有更改，恕不另行通知）

型号	描述	特点	应用
A101	电荷灵敏前置放大器和鉴别器	灵敏度： 1×10^6 个电子；可变阈值；TTL 和集电极开路输出；周期性 4MHz；外部可调的鉴别水平和脉冲宽度	脉冲计数模式，搭配：光电倍增管（PMT）、通道电子倍增器（CEM）
A111 A111F	电荷灵敏前置放大器和鉴别器	灵敏度： 5×10^4 个电子；可变阈值；TTL 输出；周期性 2.5MHz；模拟监控输出；外部可调的鉴别水平	脉冲计数模式，搭配：低增益光电倍增管、比例计数器和微通道板（MCP）
A121	12MHz 前置放大器鉴别器	灵敏度： 5×10^4 个电子；电压控制阈值；周期性 12MHz；模拟监控输出；可调脉冲宽度	快速脉冲计数模式，搭配：微通道板、通道电子倍增器、低增益 PMT、比例计数器和固态探测器
A203	电荷灵敏前置放大器和整形器	前置放大器：噪声 900 个电子有效值；上升时间 50ns 整形器：300ns 峰值时间；灵敏度 5V/皮库仑；有单极和双极性输出	模拟模式，搭配：固态探测器、比例计数器、光电倍增管和通道电子倍增器
A206	脉冲放大器和鉴别器	放大器：10x 增益鉴别器：灵敏度 50mV；周期性 200kHz；外部可调的低电平鉴别水平和脉冲宽度	接在脉冲整形器（A203、A225）之后，以实现 10 倍增益并提供低电平鉴别
A225 A225F	电荷灵敏前置放大器和整形器	前置放大器：噪声 <280 个电子有效值；上升时间 20ns 整形器：2.5 μ s 峰值时间；灵敏度 5V/皮库仑	模拟模式，搭配：固态探测器和比例计数器，可接受高电容探测器
A250 A250F A250F/NF	“尖端”电荷灵敏前置放大器	外部 FET 可匹配探测器特性，允许对输入 FET 进行冷却；上升时间 <2.5ns；噪声在 +20 °C 时 <100 个电子有效值，在冷却 FET 时 <20 个电子有效值	所有可能的探测器都可以连接到 A250，因为输入 FET 在外部，并且灵敏度可变。A250 号称是“世界上最好的前置放大器”，因为用户可以对它进行调整，使其与探测器特性完美匹配，降低噪声，并在每个应用中实现最佳性能。
A275 A275FC A275FN	脉冲放大器	低噪声（4nV/ $\sqrt{\text{Hz}}$ ）；超低功耗（15mW），高转换速率（100V/ μ s），宽带（ $f_c=200\text{MHz}$ ）；差分输入，可配置为具有可调节增益和时间常数的整形放大器	用于 A250 或其他电荷灵敏放大器的增益和整形
A150	脉冲振幅鉴别器	隧道二极管快动作鉴别器；互补 CMOS 输出；周期性 5MHz；外部可调的鉴别水平和脉冲宽度	接在脉冲整形器（A203、A225、A275）之后，以实现准确的电平鉴别
BLR1	基线恢复器	恢复高计数率应用中的基线	与 A275、A203、A225 一起使用
PH300	峰值保持探测器	用于保持模拟脉冲的峰值并与模数转换器连接。可以连接 Wilkinson 型和逐次逼近型 ADC；低功耗（<30mW）；低下降率（<1 μ V/ μ s）；快速模拟上升时间（200ns）	与 A275、A225、A203 或任何其他脉冲放大器一起使用
HV801	高压光电耦合器	可提供高达 8 kV 的线性电压控制	高压电源应用

90年代以来，随着CMOS工艺读出芯片的进展，逐渐取代分立元件（或厚薄膜电路）的读出单元

AMPTEK 分立模块产品线即将关闭



电荷敏感前置放大器

混合资源指南

混合资源指南

电荷敏感前置放大器

不幸的是，考虑到设计的年龄，经过50年的生产，我们面临着不断过时的问题，这迫使我们做出痛苦的决定，停止生产这条产品线，这条产品线从一开始就是我们业务的基石。

前置放大器/鉴别器脉冲整形放大器

为此，我们现在提供的选择，最后一次购买的混合动力车，仍然能够生产。请注意，过时的问题不断出现，所以有可能一些目前可用的混合动力车可能会在没有事先警告的情况下过时。

基线恢复

对于需要选项1或选项1+筛选的客户，我们将在2024年6月30日之后不再接受订单。根据目前的政策，这将取决于最低订购量(与我们的生产批量一致)，并同意接收所有成功生产的混合动力车

对于要求我们标准的高可靠性筛选的客户，我们将不再接受2024年9月30日之后的订单。

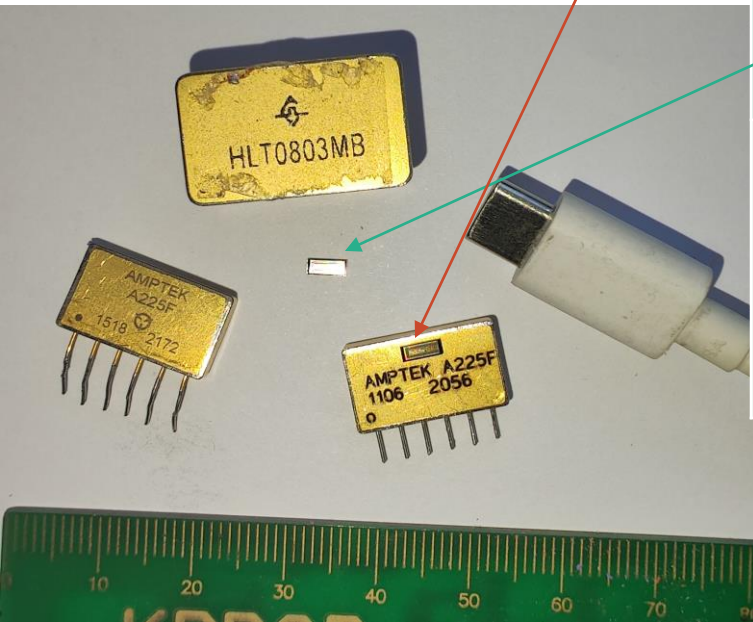
我们将尽最大努力支持您的需求。如果您有任何问题，请不要犹豫，通过“联系我们”页面或通过电子邮件 Amptek.sales@ametek.com 与我们联系

单通道（或少量通道）应用中，替代得较多的是过阈计数型应用（体积，功耗，EMI性能优势较大）

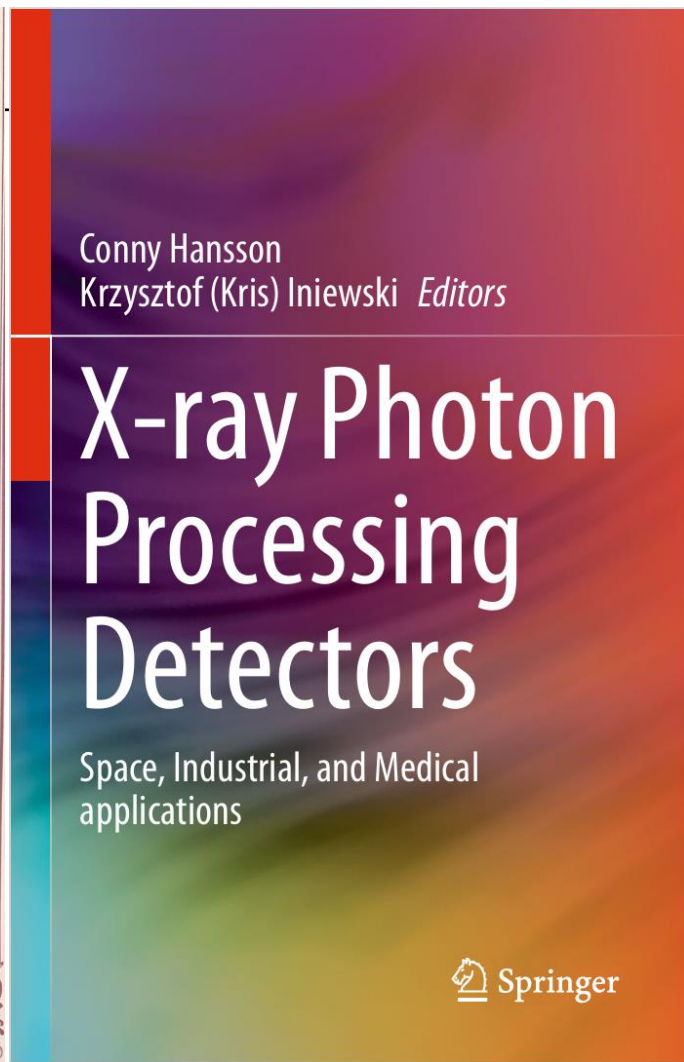
单通道能谱型应用因为对功耗体积要求相对较低，目前分立器件使用仍占主要。

性能比较：

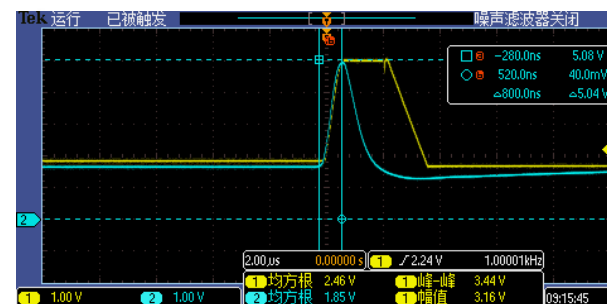
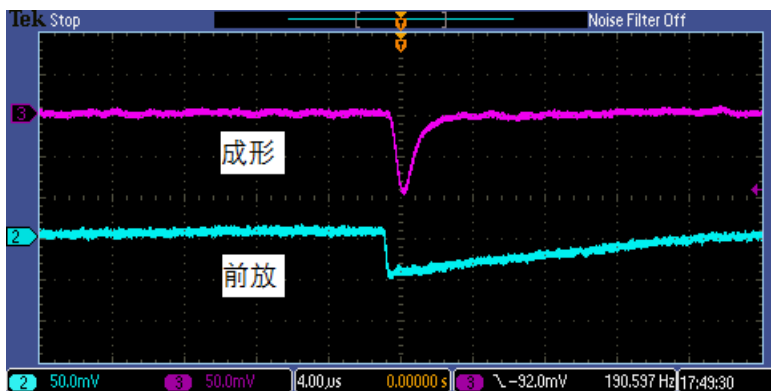
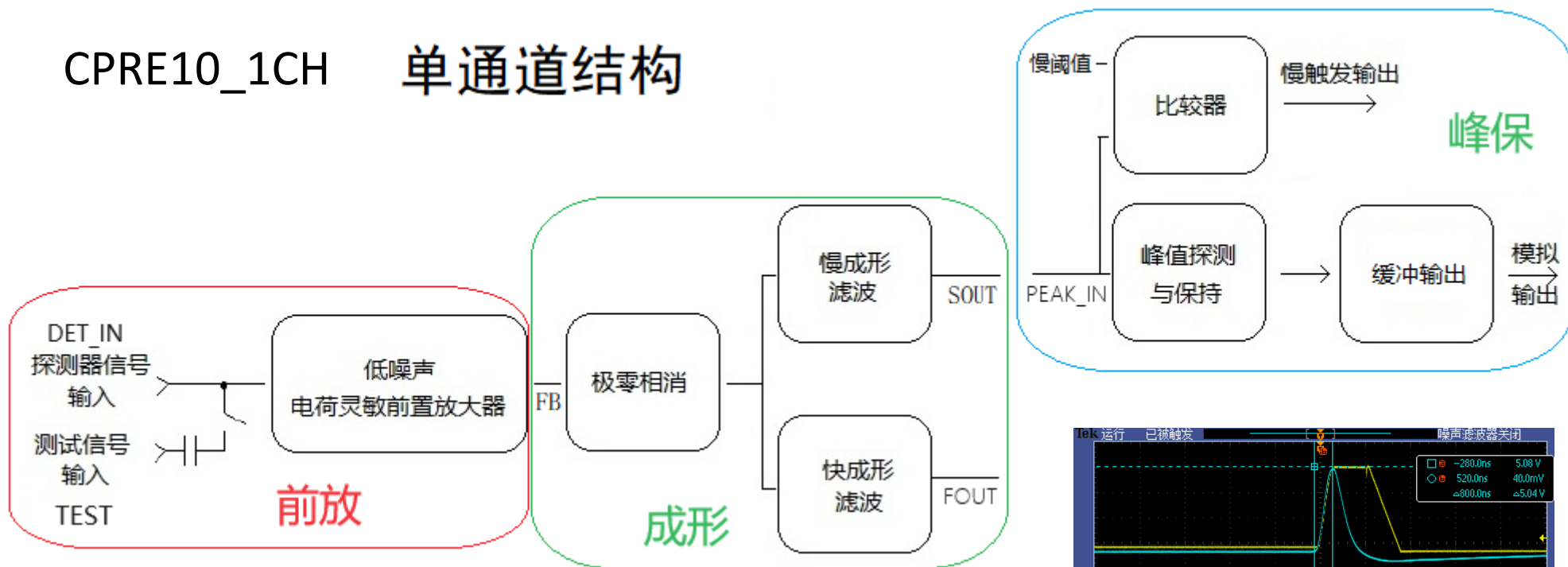
分立器件	噪声 (ENC)		ASIC	
A225 (前放成形)	294e+6e/pF @1uS		CPRE10_1CH (单通道)	80e+13.2e/pF @1uS
CREMAT 110 (前放)	200e+4e/pF @1uS		CPRE12_1CH (单通道)	203e+4.9e/pF @1uS
A250 (外接JFET, 常 温), 被称为最好前放	130e+3.4/pF @2SK152/3mA/ 1pF/2uS/<100p		CMOS电荷灵敏前放 (高电容优化)	7.8e+2.5e/pF
A250 (外接JFET, 制冷) 被称为最好前放	20e @0pF/133k@0p F/133k		CMOS电荷灵敏前放 (低电容优化)	2.3e+10.7/pF



- 2012 一种半导体粒子探测器多通道读出芯片研制进展
王科, 李鲜, 张圣君, 严珂, 姜维春, 樊磊, 王铮, 刘振安, 张万昌, 曹学蕾
- 2014 VA型芯片结构分析及基于此结构的阻容反馈型超低噪声读出ASIC设计
张圣君, 王科
- 2016 CPRE半导体探测器低噪声读出芯片及系统的研制与应用进展,
王娜, 王科, 李鲜, 张春雷, 朱宏博, 刘振安, 张万昌, 曹学蕾
- 2016 极低噪声粒子探测系统和读出芯片(发明专利), 王科, 王娜
- 2018 开关复位型前放芯片CPRE_SW2的噪声及抗辐射性能测试
暴子瑜, 王科, 李鲜, 曹学蕾
- 2018 针对CPRE、VA等芯片的高精度读出系统C_HDDAQ研制
王科, 王娜, 陶嘉, 张颖, 史欣, 朱宏博
- 2024 X-ray Photon Processing Detectors, Space, Industrial, and Medical application, the eighth chapter,
Tianze Chen, Xiaohui Li, Ke Wang, CunFeng Wei, Lei Shuai, Xiaopan Jiang, Na Wang, Mian Wang, and Long Wei



CPRE10_1CH 单通道结构

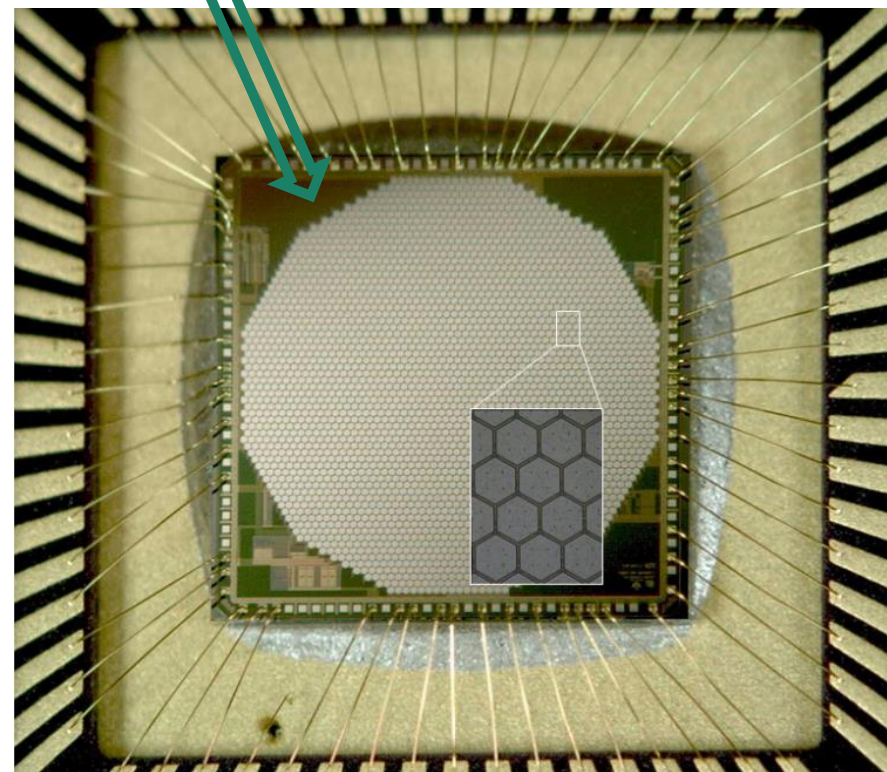
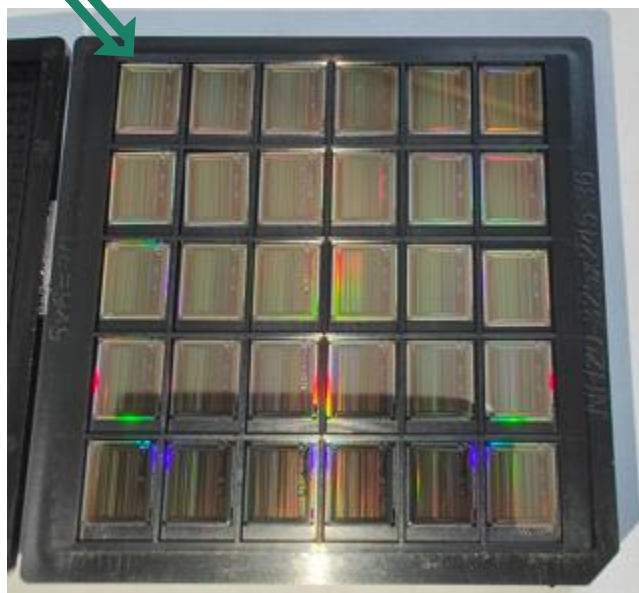
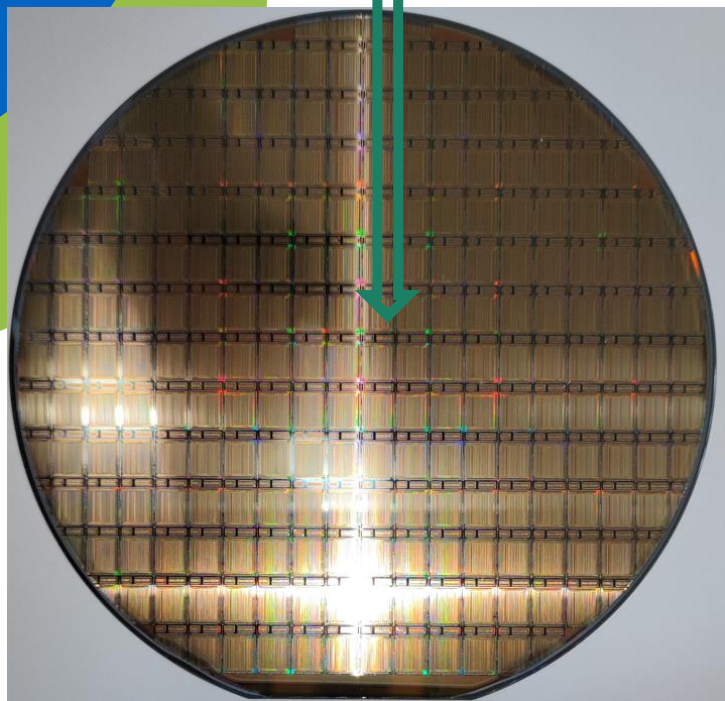


成形+峰保

CPRE

十余年来专注于低噪声能谱型读出

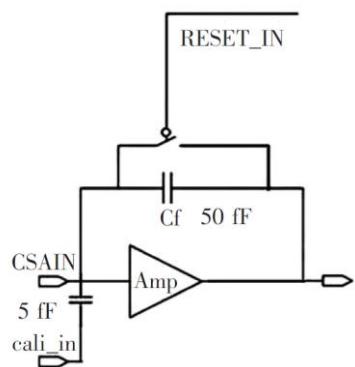
单功能模块—单通道—32通道—64通道（抗辐射，研制中）—128通道—面阵（100k通道，抗辐射，研制中）
针对气体探测器



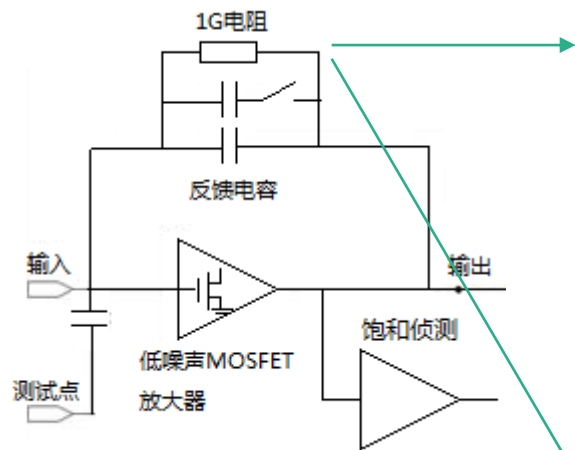
仅为示意图

R.Bellazzini, GAS PIXEL DETECTORS
包含前放+成形+峰保, 偏振测量

前放 主要设计要点为放大器30%与反馈结构70%



开关复位型
噪声最低，
用起来不方便，
适合于制冷漏电流
低的探测器使用
<50e (FWHM 500eV)



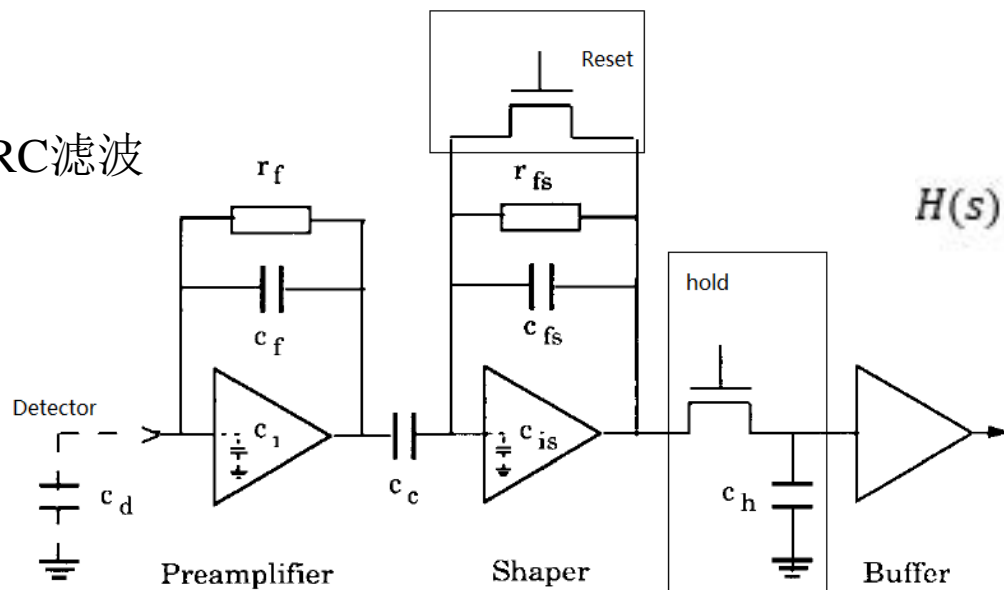
阻容复位型
噪声较高，
使用方便，
适合于常温
探测器使用。
>50e (FWHM 500eV)

1. MOS管反馈: 一个MOS管即可完成大电阻值的反馈。
噪声低，
非线性，极零相消困难，需要同类MOS管。

2. 电阻倍增器: 采用倍增电路将小电阻放大多倍等效为大电阻
线性好，便于外界极零相消。
设计复杂，噪声稍大。
本芯片采用。

成形 1.芯片内成形常用gm/C型，设计简单，但成形时间常数由多种因素决定，非专业人员很难调整。外接会改变滤波常数。

VA芯片的CR-RC滤波

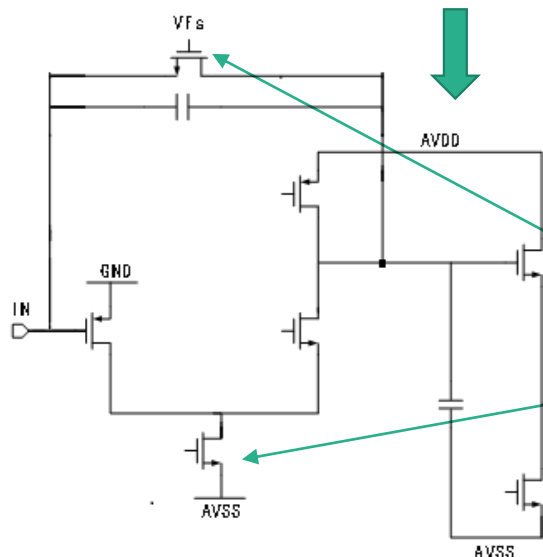


$$H(s) = \left(\frac{g_{ms} C_c}{C_{os} C_{ts}} \right) * \left(\frac{s}{s^2 + \frac{1}{C_{ts}} \left(\frac{g_{ms} C_{fs}}{C_{os}} + \frac{1}{R_{fs}} \right) s + \frac{g_{ms}}{C_{os} C_{ts} R_{fs}}} \right)$$

$$C_{ts} = C_c + C_{is} + C_{fs}$$

$$C_{os} = C_h + C_{fs} + C(\text{寄生})$$

CMOS实现



Vfs: 调节成形等效反馈电阻，调整滤波器的时间常数。
 sha_bias: 调节成形放大器输入管电流，从而调节滤波函数中gm，改变滤波器的时间常数。

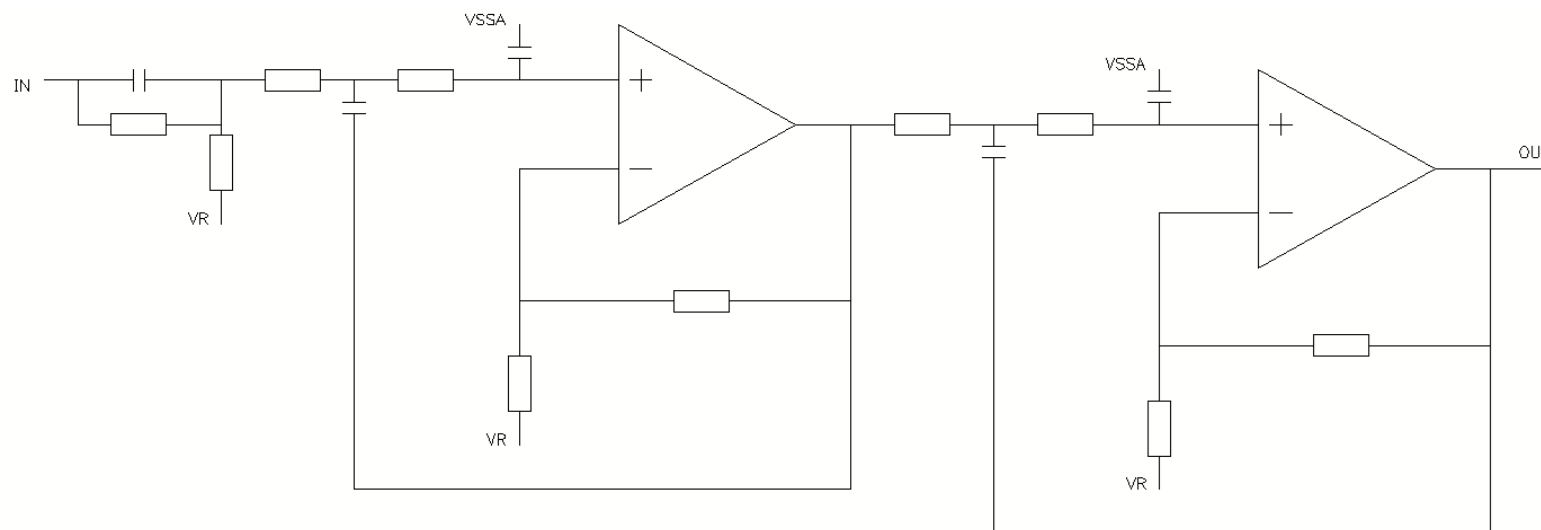
成形 2. 传统RC有源滤波器 CR-RC⁴

1.采用传统RC有源滤波器，通过开关改变R值-改变成形时间，调整方便。

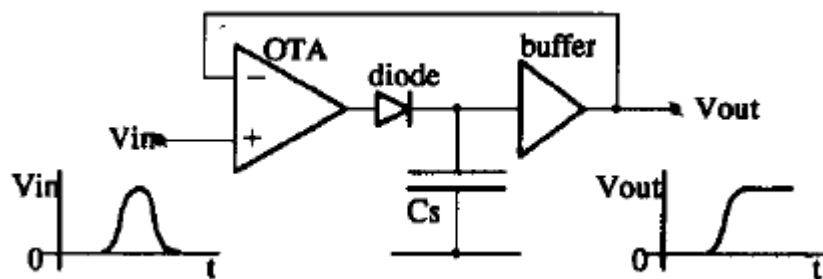
2.运放采用带CLASS—AB推挽级输出运放，提高驱动能力和动态范围。

*能提供10mA以上输出，驱动20pF负载压摆率达到50V/100ns。

*能提供最大3.5V的动态范围。

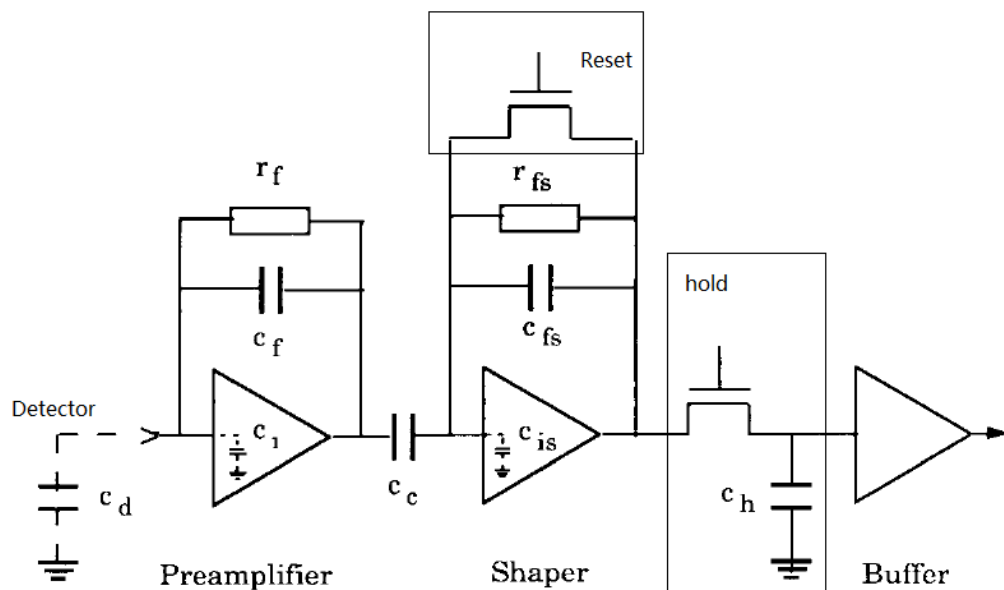


峰保



1.分立元件做法，用在芯片中由于电容元件取值限制，开关时由于电荷注入可能造成较大误差。

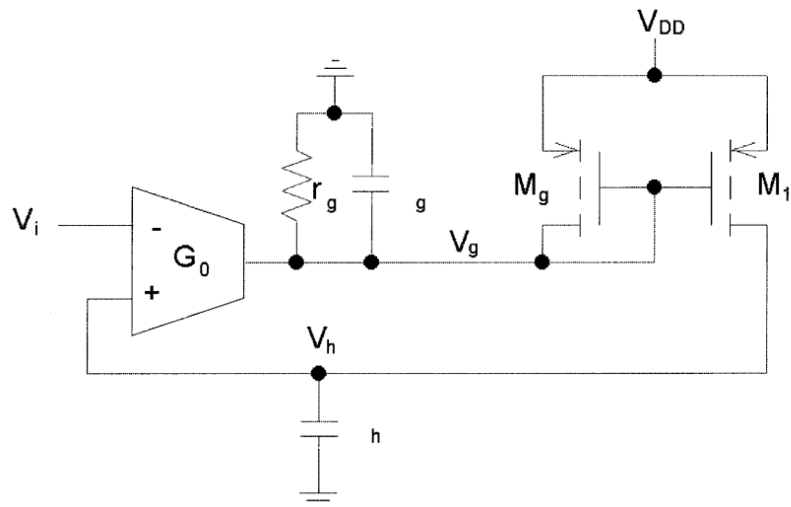
也可用，需要其它辅助电路降低电荷注入！



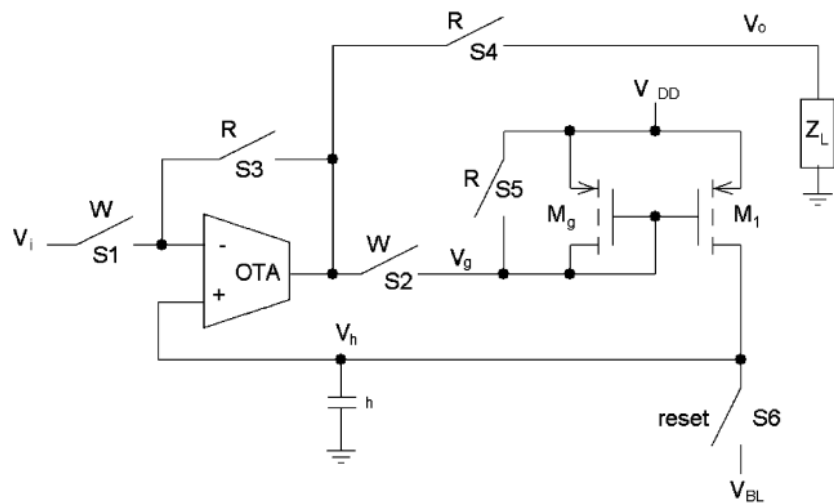
2.一些芯片峰保，靠触发后成形达峰时间的估算，在固定时间后关闭采样电容。

简单，常用于多通道芯片，但会造成一定误差，特别是成形时间较短时。

峰保



3. 电流镜类型峰保，电荷注入小，稳定性好。
本芯片使用



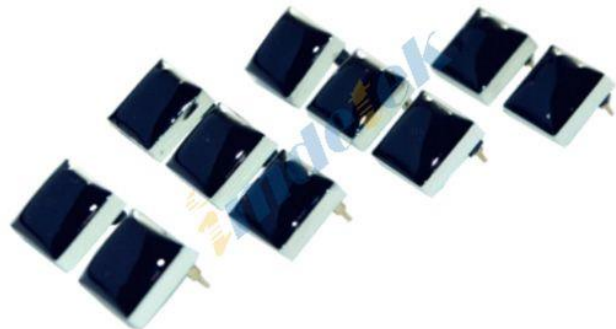
4. 最精确的两相结构，自动抵消误差，控制较复杂。

CPRE_1CH 的应用

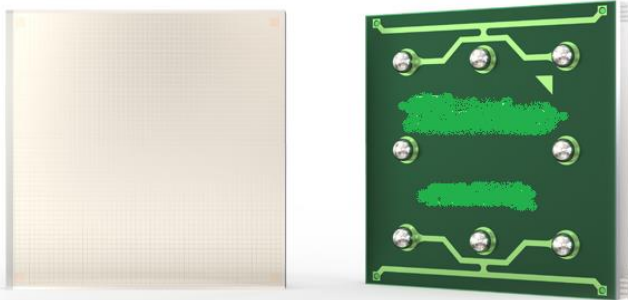
探测器:



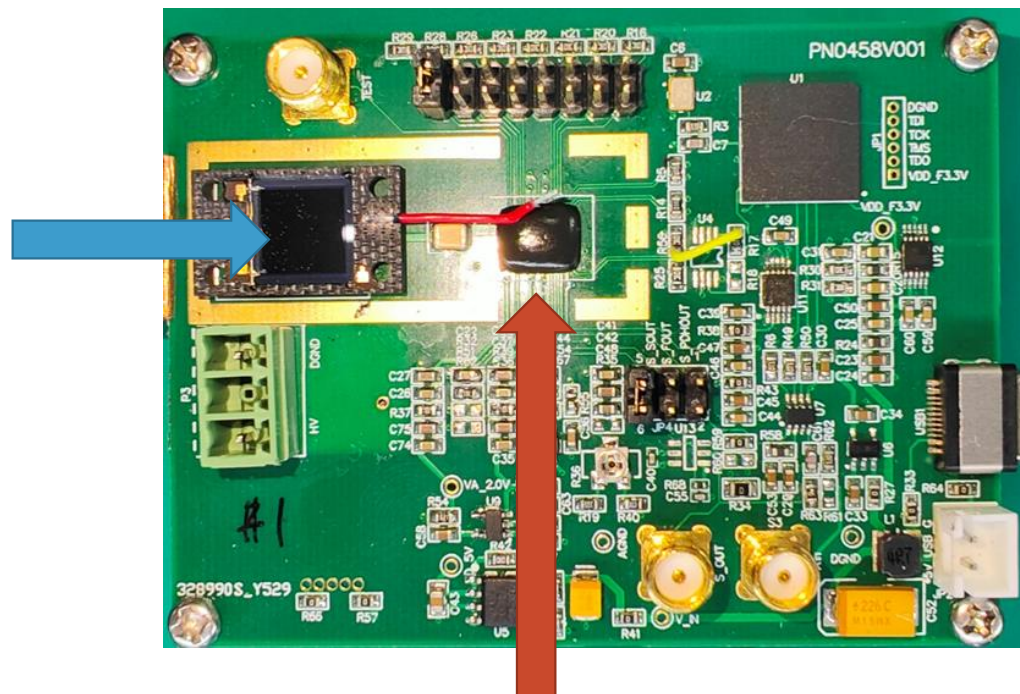
Si-PIN (PIPS)



CZT



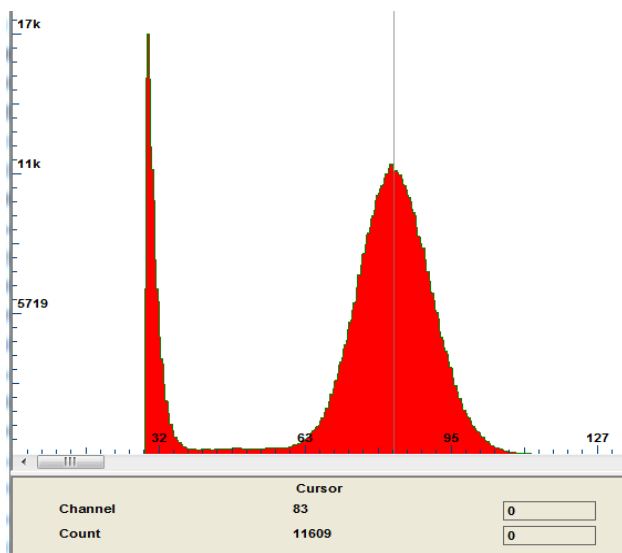
Si-PM/PMT



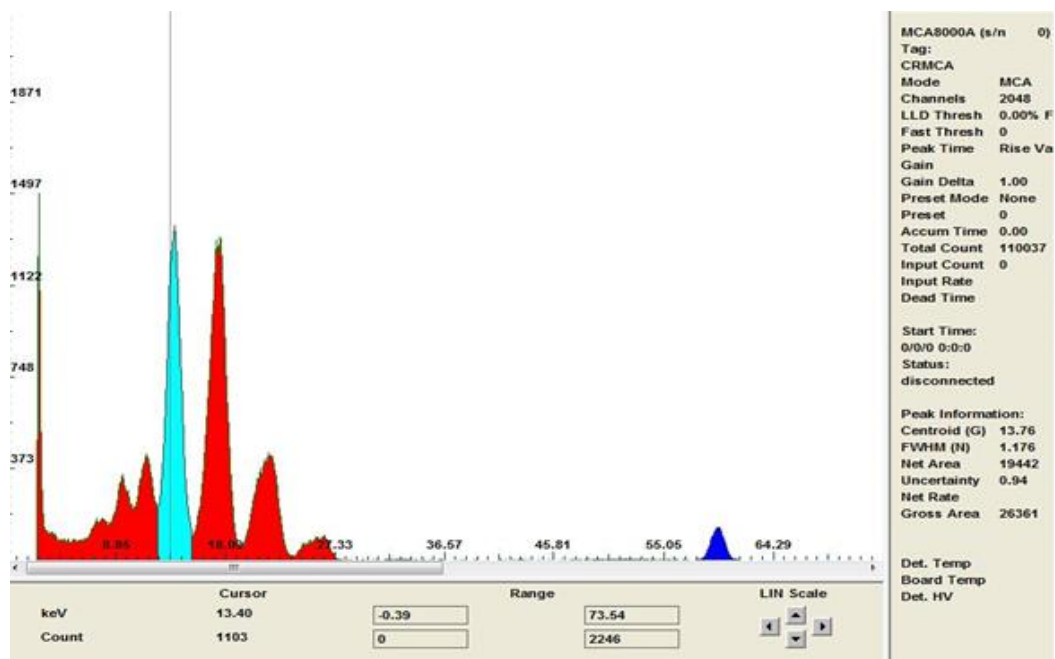
CPRE_1CH构建的小型探测系统

PCB尺寸: 9cm*6cm

7mm² 硅Si-PIN型探测器， 室温25℃

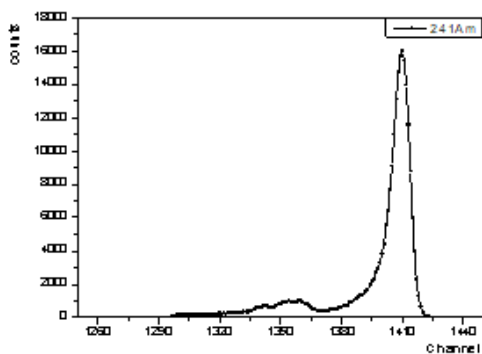
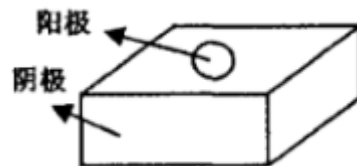


Fe 5.9keV峰 FWHM 1.42keV

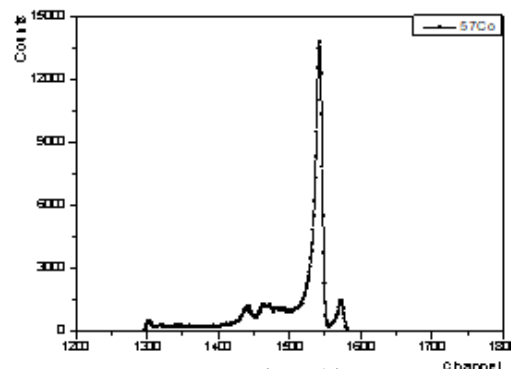


Am241 13.76keV峰处 FWHM: 1.176KeV

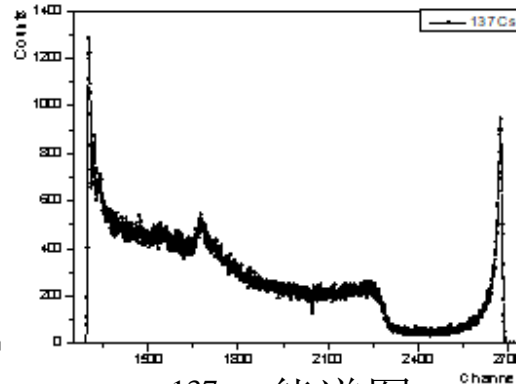
厂家1半球形CZT探测器



²⁴¹Am能谱图

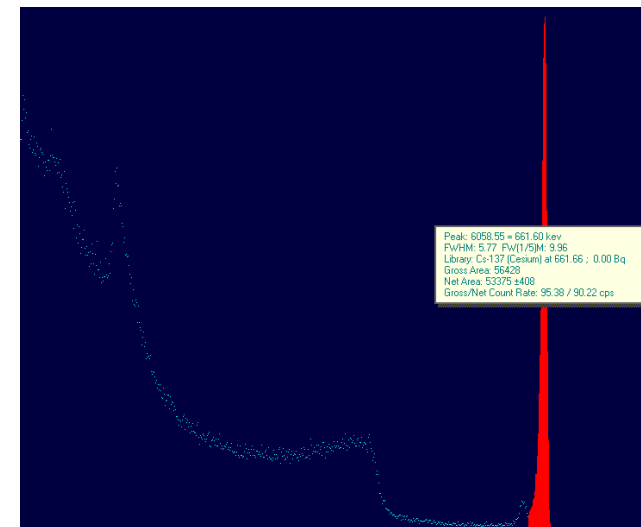


⁵⁷Co能谱图

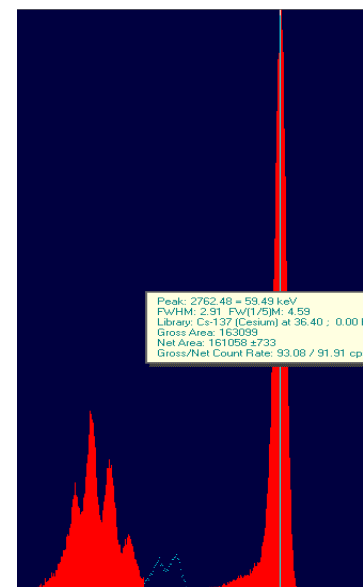
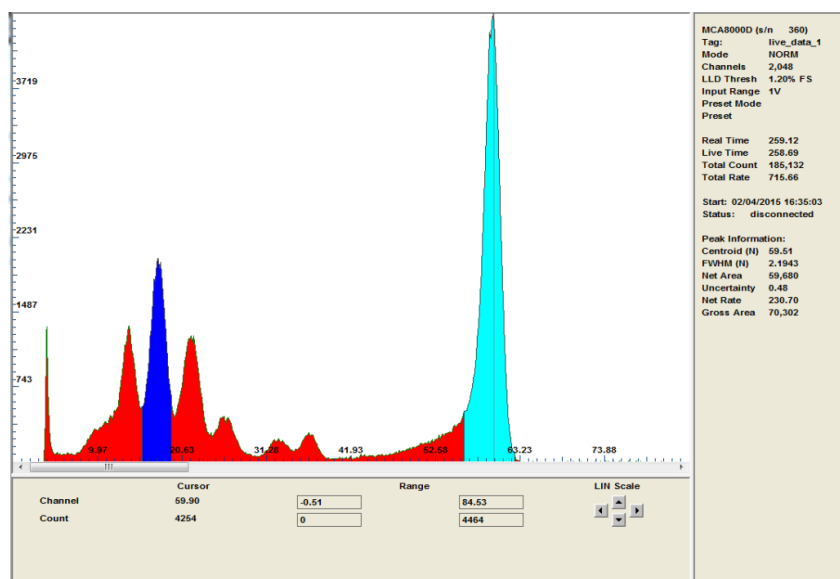


¹³⁷Cs能谱图

厂家2半球形CZT探测器



eV CZT平面探测器



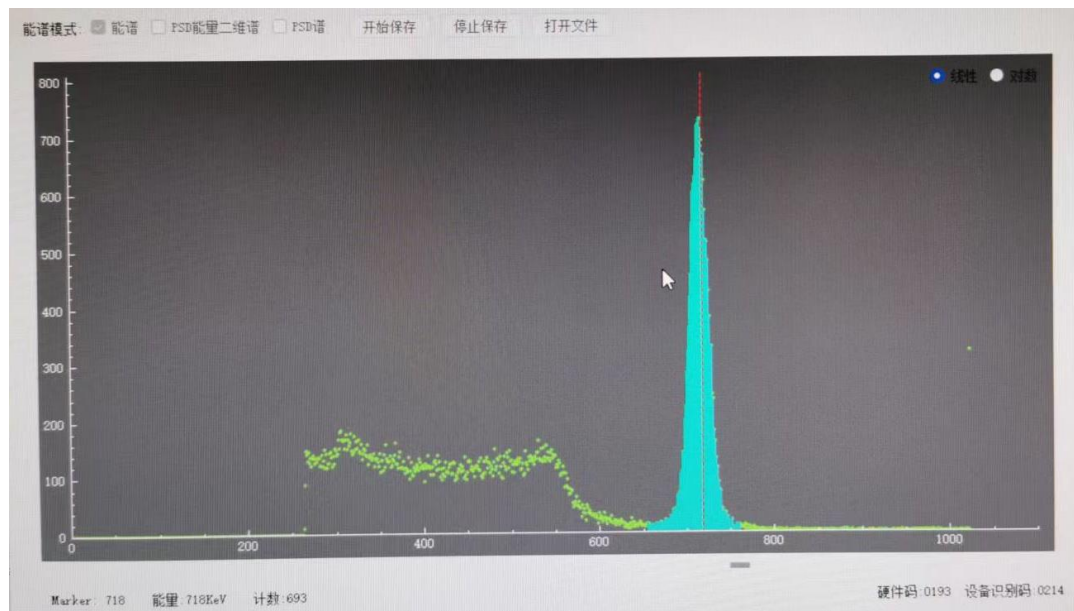
Cs137 FWHM:5.77keV @661.6keV, 0.87%

Am241 FWHM:2.91keV @59.5keV, 4.9%

Si-PM/PMT

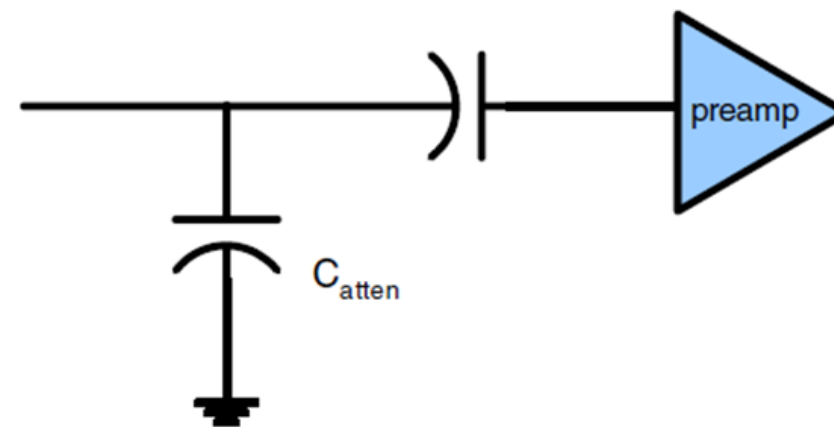
6*6mm² Si-PM

Cs137 662keV 2.5%

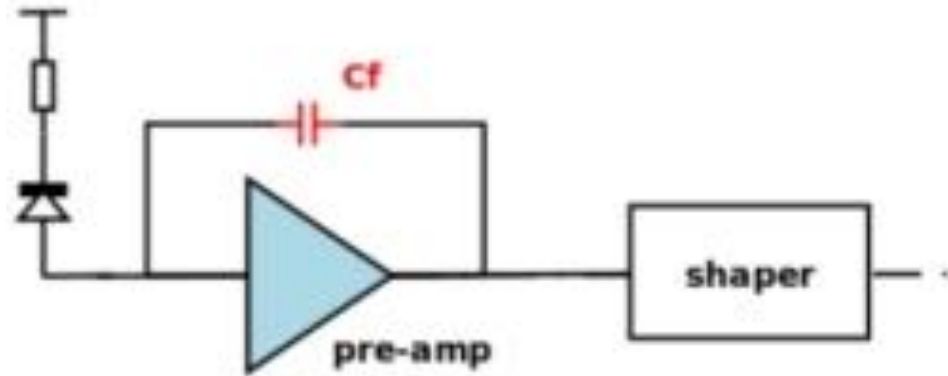


放大倍数如何匹配?

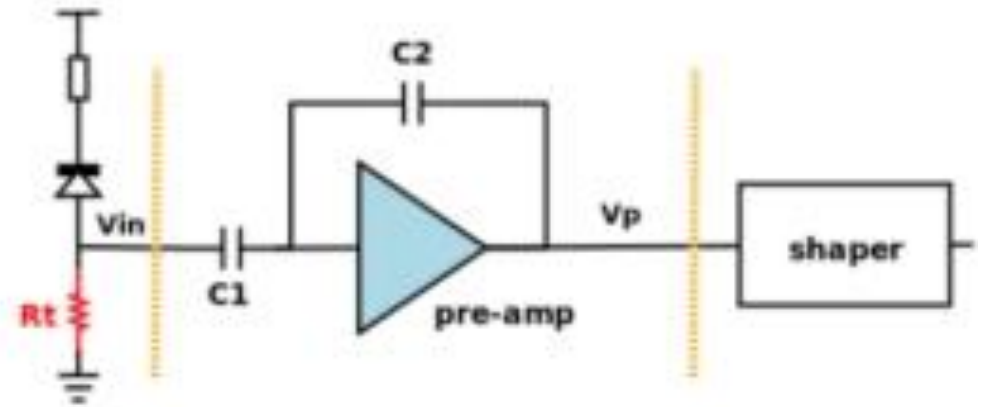
方法1 电容分配



用于减小放大倍数——电荷灵敏型前放与电流灵敏型前放模式



电荷型

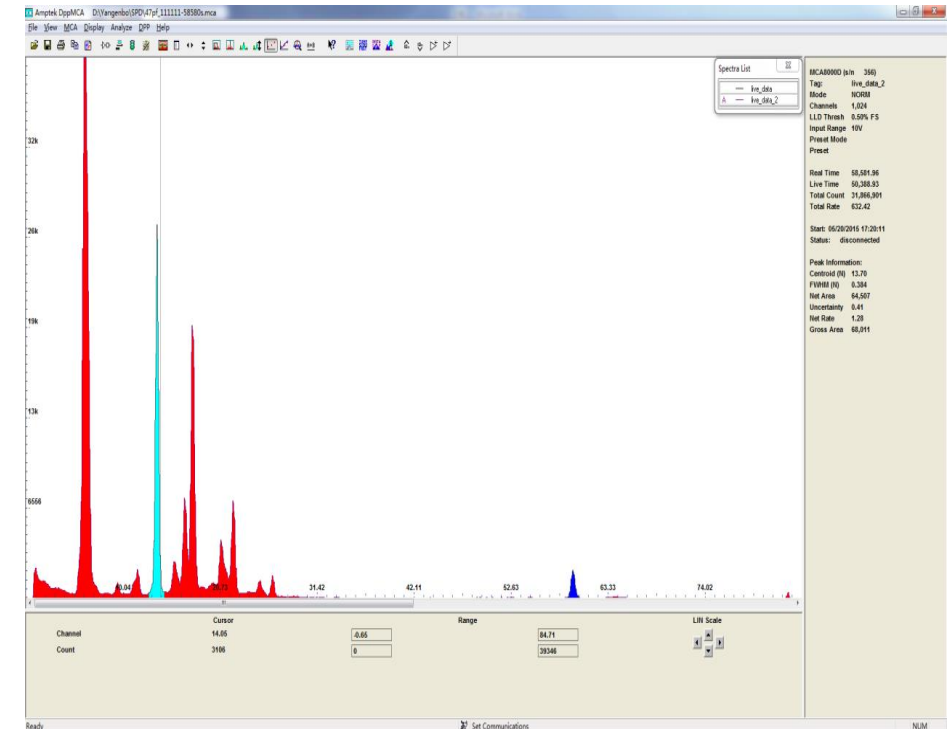


电流型

方法2 将电荷灵敏前放变为电流灵敏前放

其它使用：前放，成形，峰保分别使用，减小某部分设计难度和体积

关闭前放，SDD探测器+JFET前放+成形峰保 -17°C



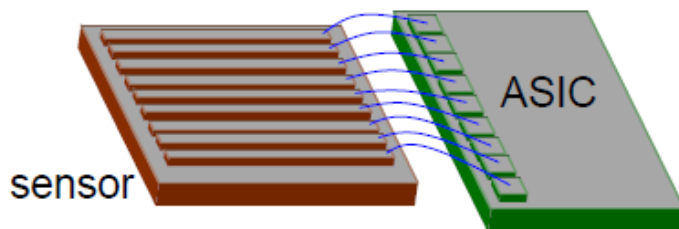
Am241 13.7keV 峰处 FWHM 384 eV
(45e 等效噪声电荷)

能谱型读出系统的设计要点

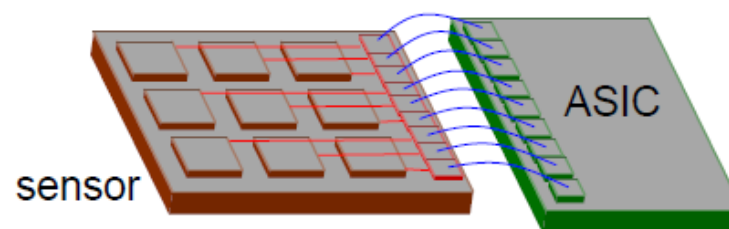
1. 地非常重要，如果经验不是很充分，整板全铺一个地，数字、模拟器件通过布局及屏蔽分开。
分割地可能造成地回路断开，引起较大串扰。
效果：经验丰富的分割地>整块地>分割地造成地回路断开
2. 主要电源通过2级LDO供电，提高电源抑制比。主要参考面，如输入晶体管的源级，可以变为地。降低此处电源影响，如：VA-2-0-1.5V供电，
同时，引起数字信号转换的不便，如系统设计较好或要求不高，也可用0-2-3.5V供电。
3. 动态范围的提升：一般来说, 1.8V 供电的芯片可以提升为2.0V, 3.3V 供电的芯片可以提升为3.6V, 5V供电的芯片可以提升为5.5V。双电容分配，将信号分配到地或其它通道。
4. 等待事例时让电路板处于时钟静默状态。各类数字信号在Si-PIN, CZT等高增益系统中经常会引起异常触发，影响能量下限。

能谱型读出系统的设计要点

5. 能直接打线连接探测器与芯片，不走PCB。寄生电容增加，噪声增加同时引入介质损耗（噪声）。若要引到板上，推荐Rogers板材。

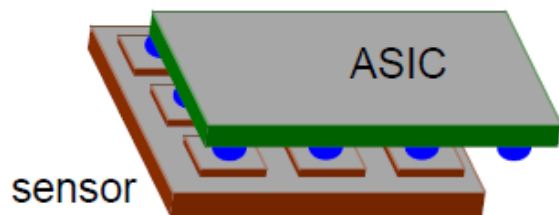


- + interconnect parasitic
- + bond length
- fringe capacitance
- charge sharing and trapping

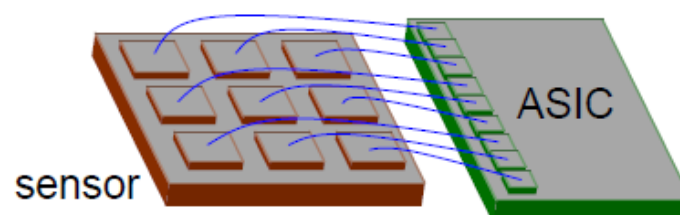


- + bond length
- interconnect parasitic
- dielectric losses

6mm×10μm, Si₃N₄ ($\epsilon_r=6.5, \tan(\delta)=0.001$), 3μm, $C_i \approx 1.2\text{pF}$
 $\delta\text{FWHM}_{\text{loss}} = 8.5/q \cdot \sqrt{2kT C_p \tan(\delta)} \approx 170\text{eV}$



- + interconnect parasitic
- constraint on ASIC area and layout
- fluorescence from Pb (Sn/Pb/Ag)
- illumination from segmented side



- + dielectric losses
- ± interconnect parasitic
- bond length

Anthony Kuczewski

The New Detector for
EXAFS at NSLS

谢谢!

请各位专家提出宝贵意见