



中国科学院高能物理研究所

CPRE

CPRE-SiPM-A ——匹配通用芯片的多通道SiPM增益与高压调整芯片设计

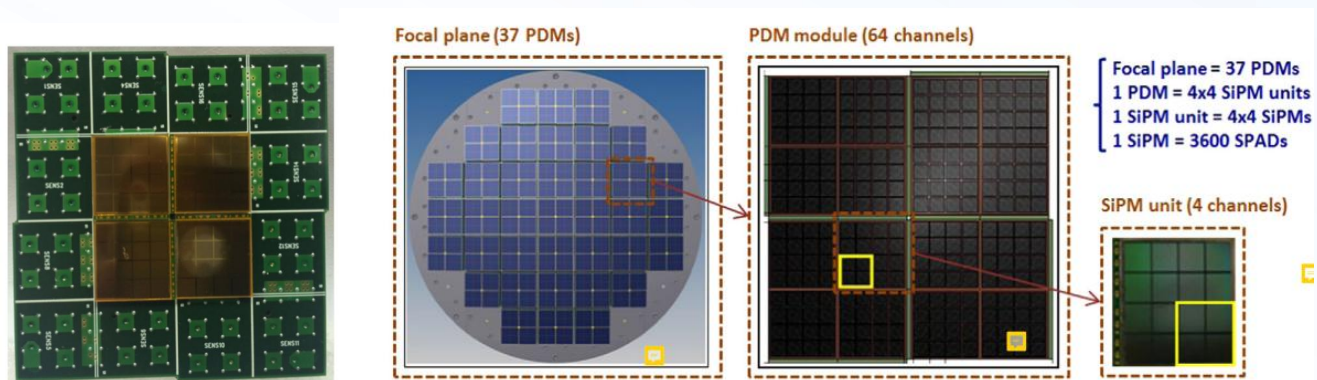
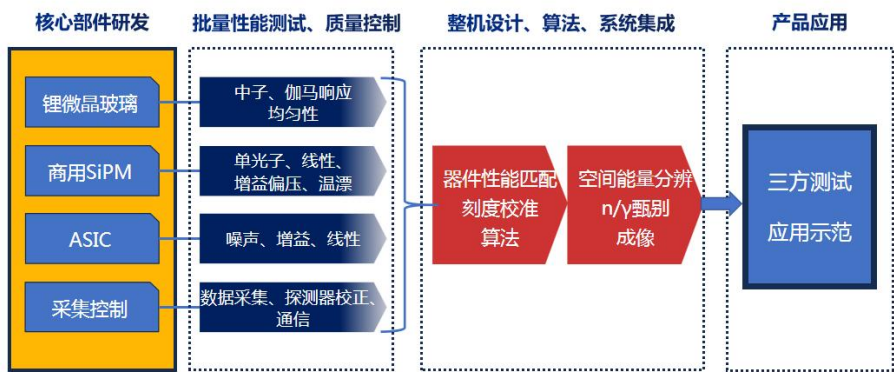
- 王娜, 王科, 廖浩龙, 钱森, 龚柯, 魏微, 王铮, 韩纪锋¹, 任晶², 胡鹏³等
- 全国核电子学与核探测技术学术年会暨第十二届全国先进气体探测器研讨会
- 核探测与核电子学国家重点实验室, 中国科学院高能物理研究所
- 1四川大学, 2哈尔滨工程大学, 3北京核仪器厂
- 国家重点研发计划资助, 项目编号2023YFF0721700
- 2024.07 青岛



二维平面中子探测器 -- SiPM探测器



- SiPM: 高灵敏度、高信噪比的光电探测器件 应用领域: 医疗成像、高能物理实验、辐射探测
- 二维平面中子探测器 “基础科研条件与重大科学仪器设备研发” 重点专项
- 高效热中子探测: 中子场的二维监测以及对样品的二维成像检测
- 掺Li闪烁体玻璃, 8*8个Si-PM阵列 (每探测器8*8通道), 具有中子和伽马信号分辨能力
- 实现基于锂微晶玻璃+SiPM+ASIC+智能算法的总体设计, 4096路全通道一对一读: 分区读出、放大成形、数字化、控制和结果显示, 通过自主开发智能化关键算法, 实现高精度成像



二维平面中子探测器总体设计框图

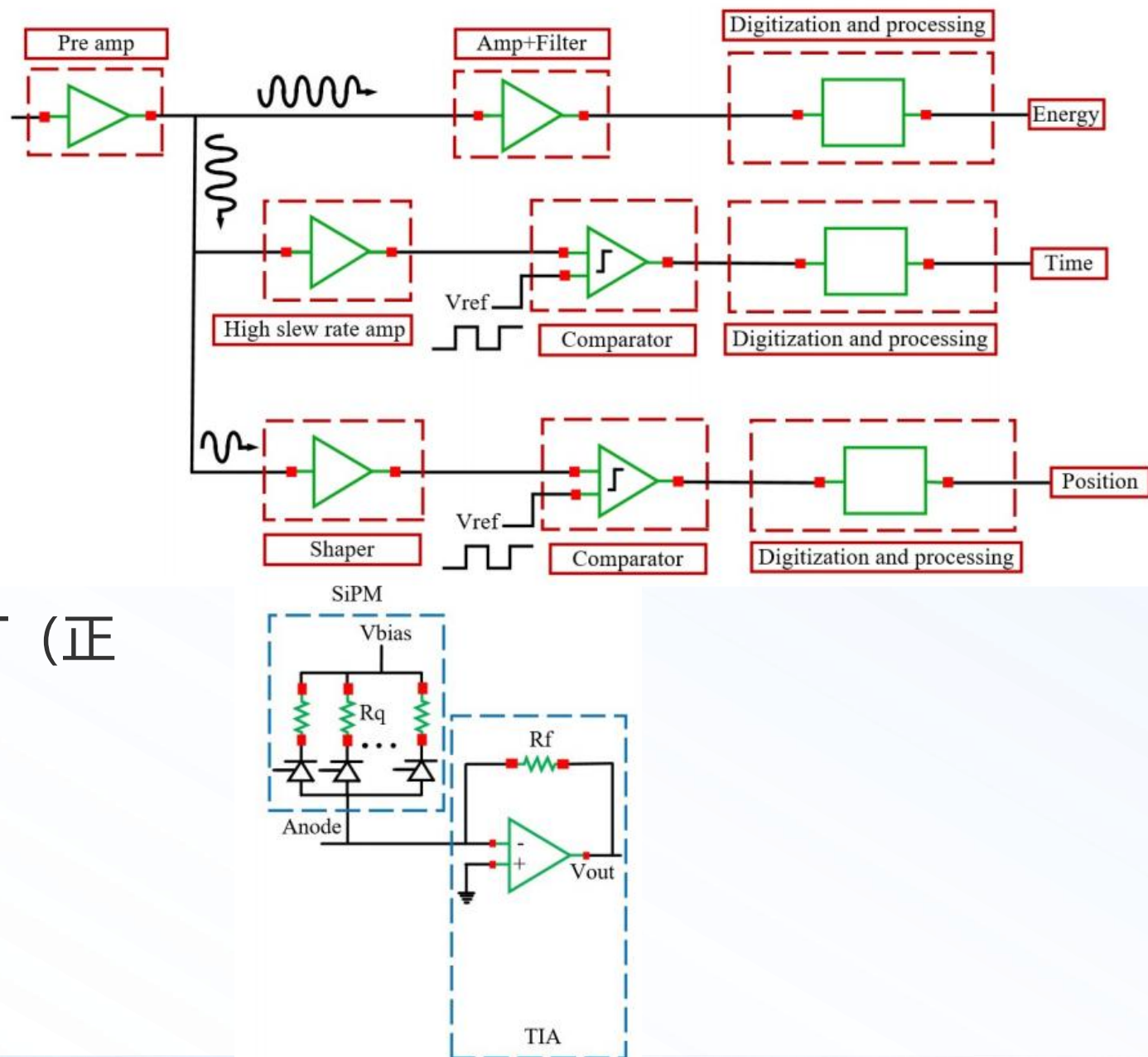
引自《Electro-optical characterization of MPPC detectors for the ASTRI Cherenkov telescope camera》意大利, Cherenkov Telescope Array

SiPM读出--前放选择

三种前放：电流、电荷、电压

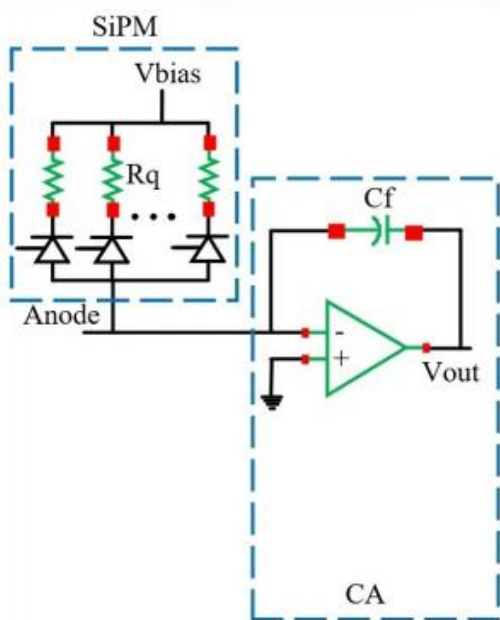
电流灵敏前置放大器，直接对 SiPM 输出的电流信号进行放大，不改变原始脉冲的形状，然后在后端积分

- 用于高时间精度的探测系统，如PET（正电子发射断层成像）
- 优点：不改变电流形状，带宽高
- 缺点：线性度、噪声、功耗

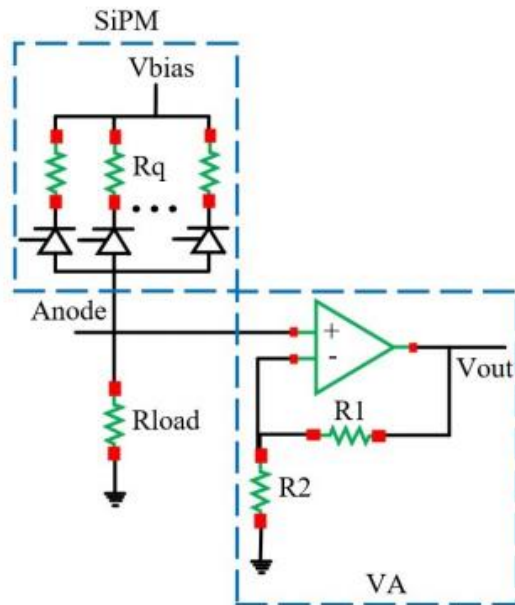


SiPM读出--前放选择

积分型前置放大器：对 SiPM 输出的电流脉冲信号进行积分，输出信号的幅度正比于输入电流信号对时间的积分，包括电荷灵敏前放和电压灵敏前放



电荷灵敏型前放



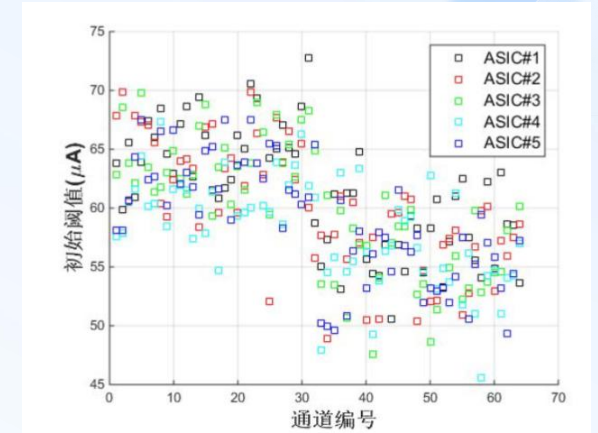
电压灵敏型前放

- 优点：测量能量使用，功耗、噪声好
- 缺点：SiPM的增益大，采用积分型前放，受限于CMOS工艺很难在内部集成大的反馈电容

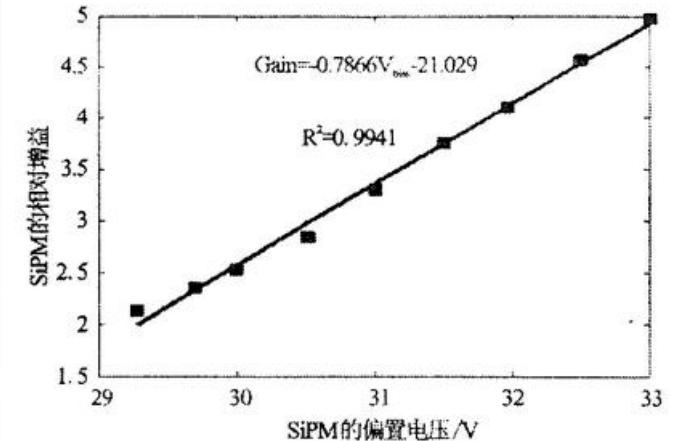
本项目主要是测粒子能量，通道数多，对定时精度要求不高，因此适用于电压灵敏型前放

SiPM探测器增益不一致性问题

- 来源：工艺误差、SiPM 击穿电压差异
- 每个 SiPM 器件的击穿电压 V_{BR} 有所差异，而当一个阵列的 SiPM 都连接到相同的偏压时， V_{BR} 的差异就会造成：供给探测器的偏压和击穿电压的差值不同，从而造成SiPM增益非常大的不一致
- 影响：探测器模块的整体性能--能量分辨、时间分辨、位置分辨
- 改进方法：在每个通道加入一个电流型 DAC 用于进行调节SiPM 偏置电压，校准增益



引用《用于 TOF-PET 的 SiPM 阵列探测器读出电路研究》

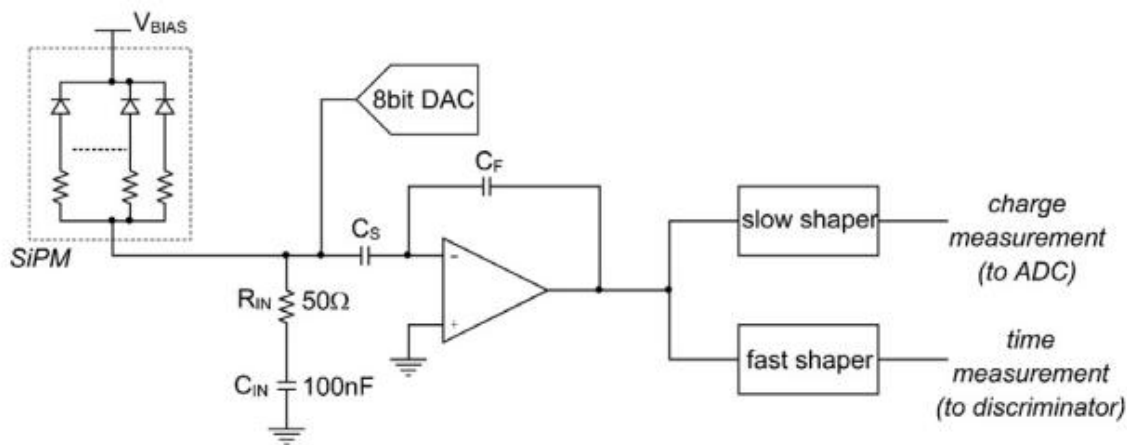


引用《硅光电倍增器件 (SiPM)的自动增益校正》

多通道SiPM读出芯片的输入电压调整方法

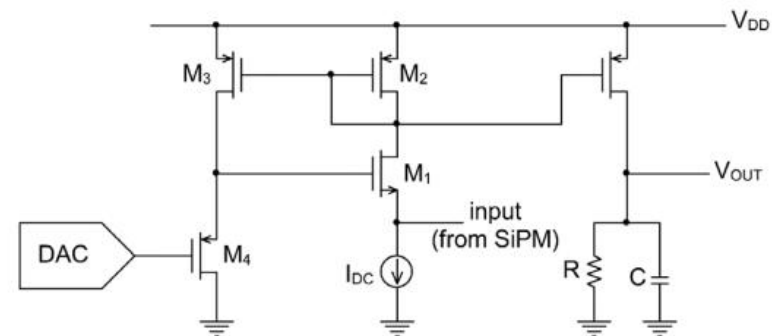
已有CPRE、VA等芯片前放+研发多通道8-bitDAC

- 多通道SiPM偏置电压调整--> 增益调整
- 每个通道带有可调DAC与耦合电容，分别进行探测器与电子学增益的调整



纯电流型前放芯片，如klaus 等

- 需要在输入端进行SiPM偏置电压调整，调节增益一致性



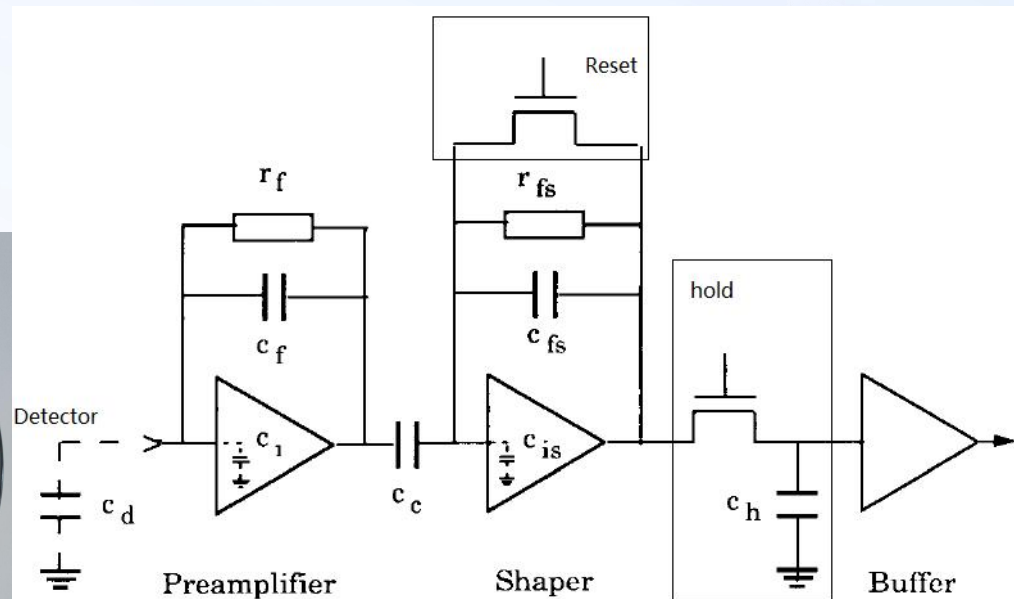
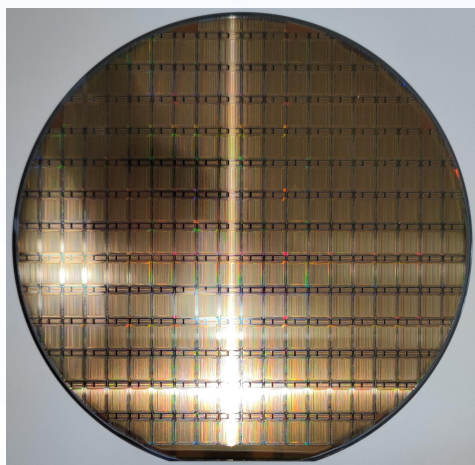
引自《KLauS - A Charge Readout and Fast Discrimination Readout ASIC for Silicon Photomultipliers》

CPRE, VA结构

- 共同点：电路结构包含前放+成形+峰保

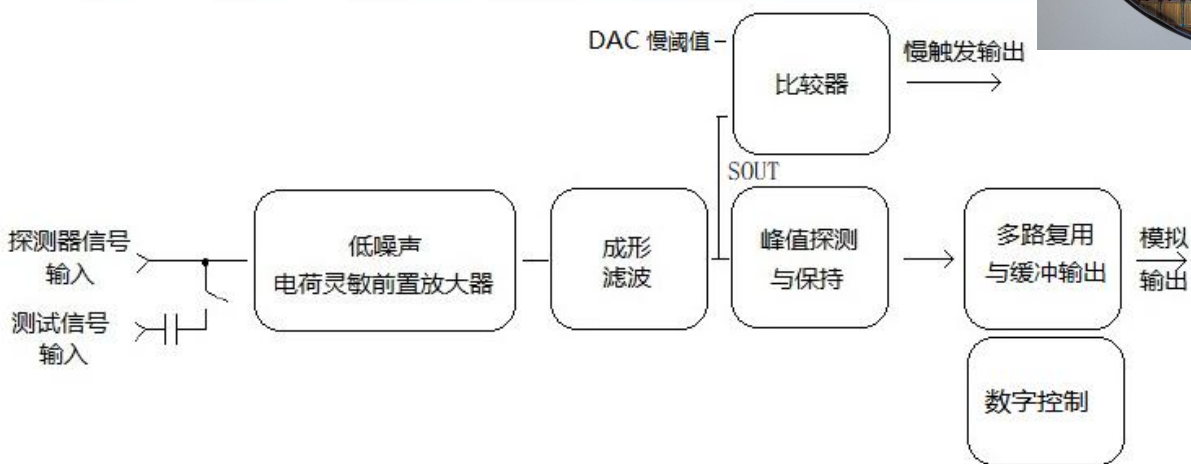
CPRE

32通道芯片已经量产，经过多次测试，
搭载于康普顿成像系统得出121通道
CZT探测器能谱图



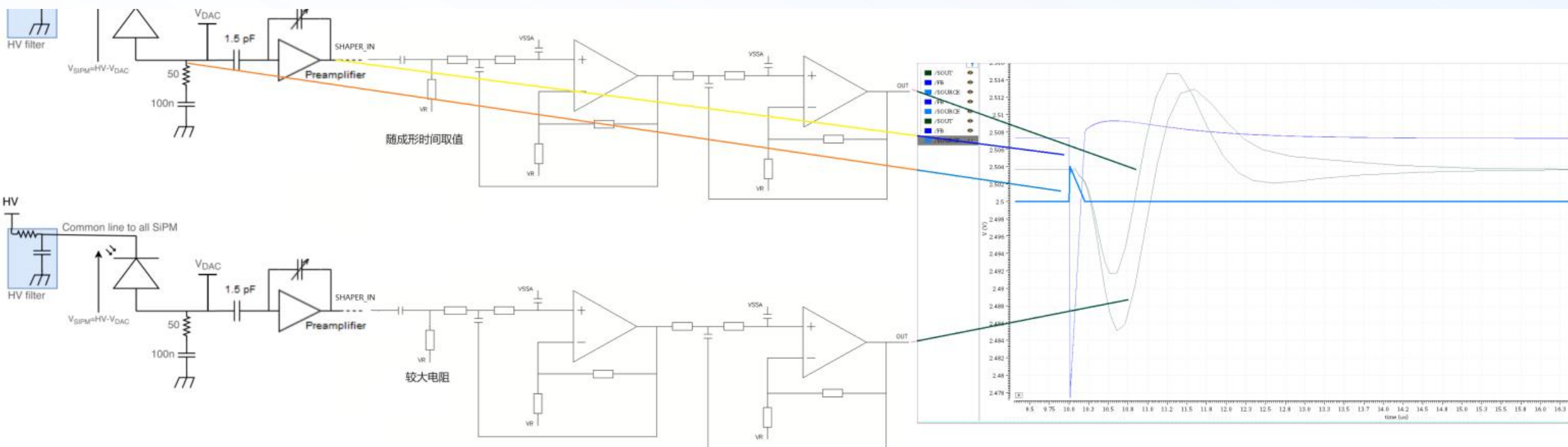
VA芯片主体结构

引自《VA型芯片结构分析及基于此结构的阻容反馈型超低噪声读出ASIC设计》



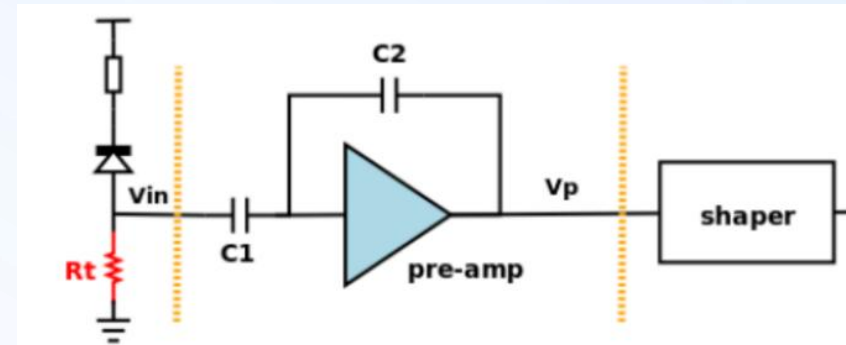
多通道SiPM+CPRE读出结构调整

- 由于SiPM本身信号较快的前沿，CPRE内部设置调节电阻--可关闭
- 用于增加前放的输出宽度和幅度，适应现有CPRE芯片的成形时间



CPRE+电压调整前端匹配参数优化

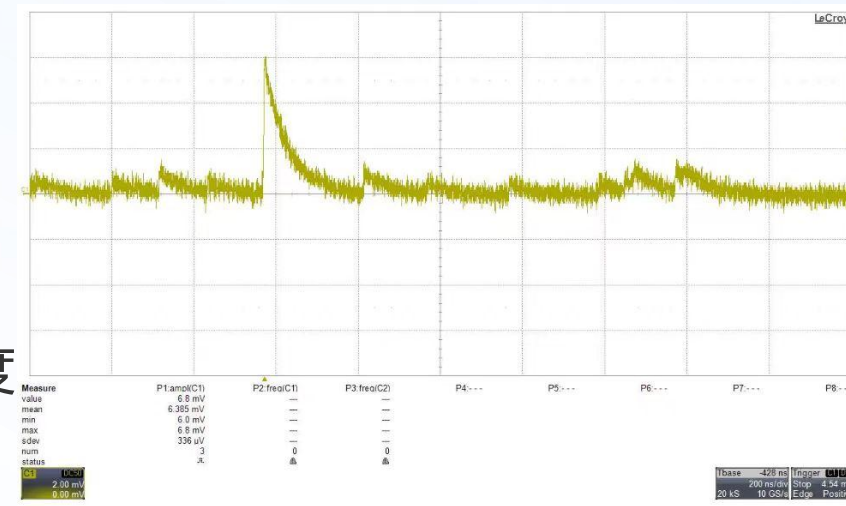
- 由于SiPM探测器的高增益，传统的电荷灵敏前放无法进行全部电荷的积分
- 往往采用右图所示的电压灵敏型前放电路
- R_t 除了形成电压，还可以进行阻抗匹配；同时快速放掉C1上的电压
- 这样，相当于进入前放的电荷信号减少，提升了电路的动态范围。



R_t 的选择:

1) 50欧姆前端电阻

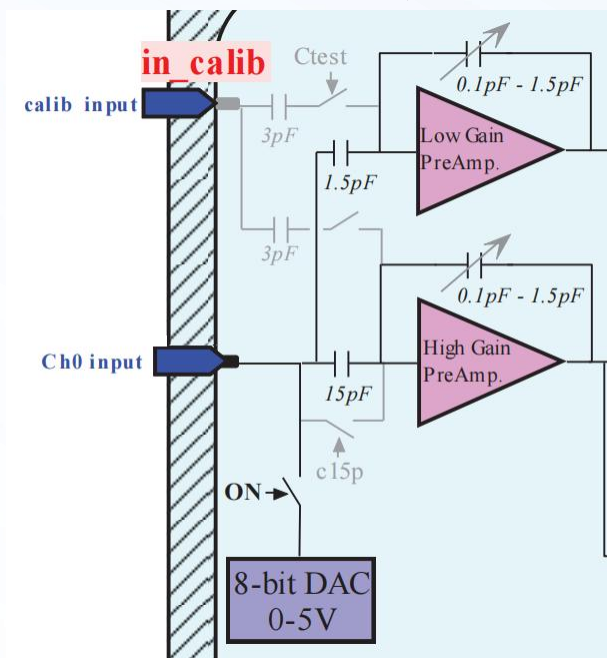
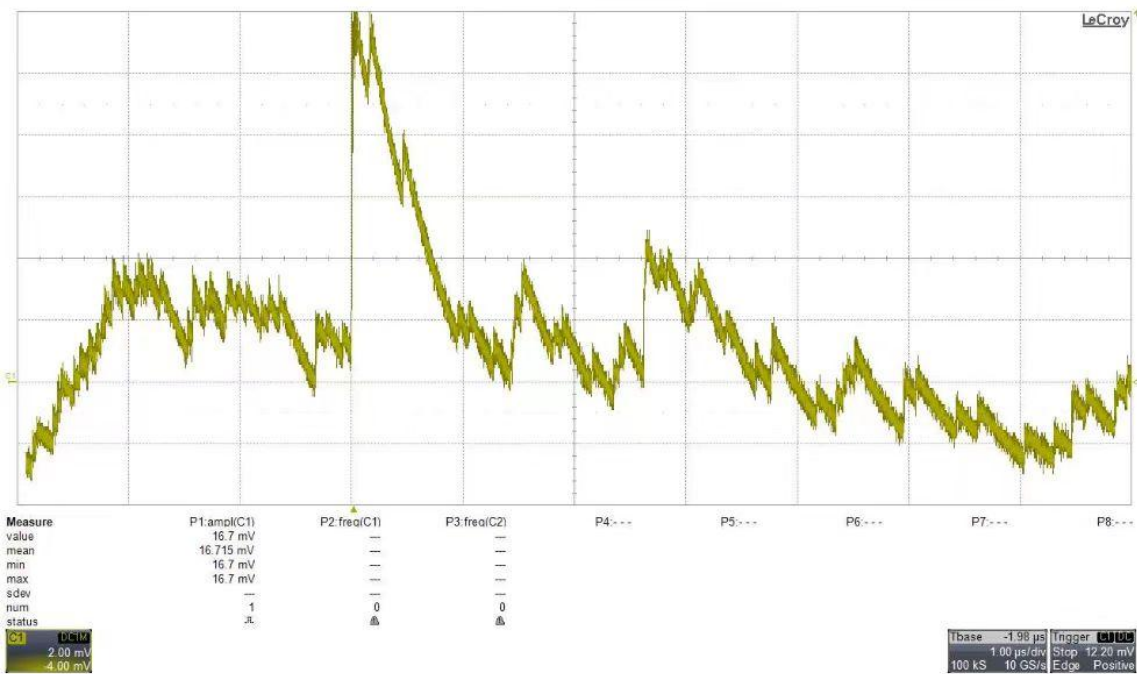
- 前放输出信号保留了探测信号的前沿信息，但是信号较快（200ns宽度）
- 直接积分，或者+较快成形
- 对已有芯片改动较大，耗费较多开发时间



CPRE+电压调整前端匹配参数优化

2) 1k欧姆前端电阻

- 前放信号加宽到1us，适用于CPRE、VA等大多数现有芯片的成形时间，节约开发时间
- 如果对探测器动态范围要求较大，将输入导入2个不同增益的放大级。



引自CITIROC,
SPIROC高低增益的
通道配置结构

8-bit Current Steering 电流舵DAC性能参数

- **Current Steering DAC作用:**

调整SiPM输出端偏置0-4.5V, 改善增益不一致性

调节电压, 又不能大量吸收信号电荷

DC耦合到前放输入端

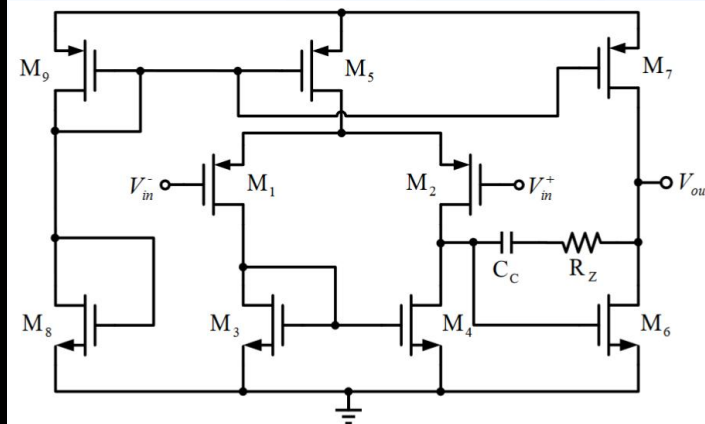
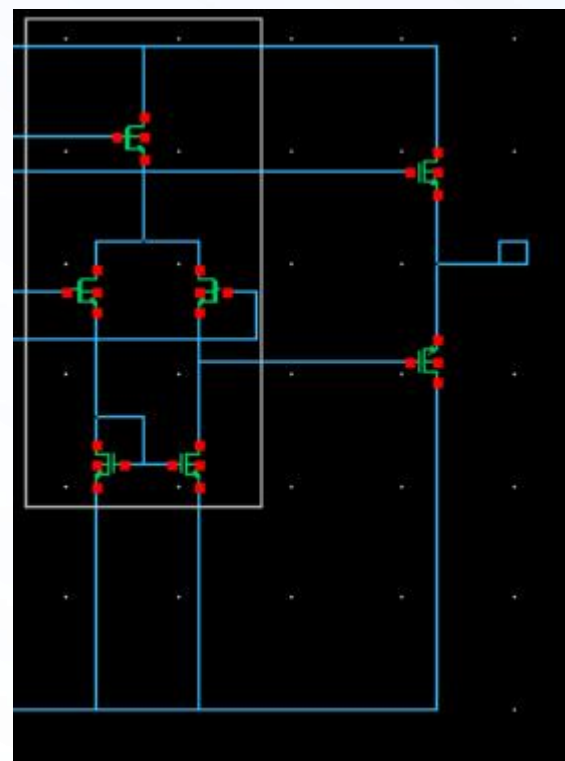
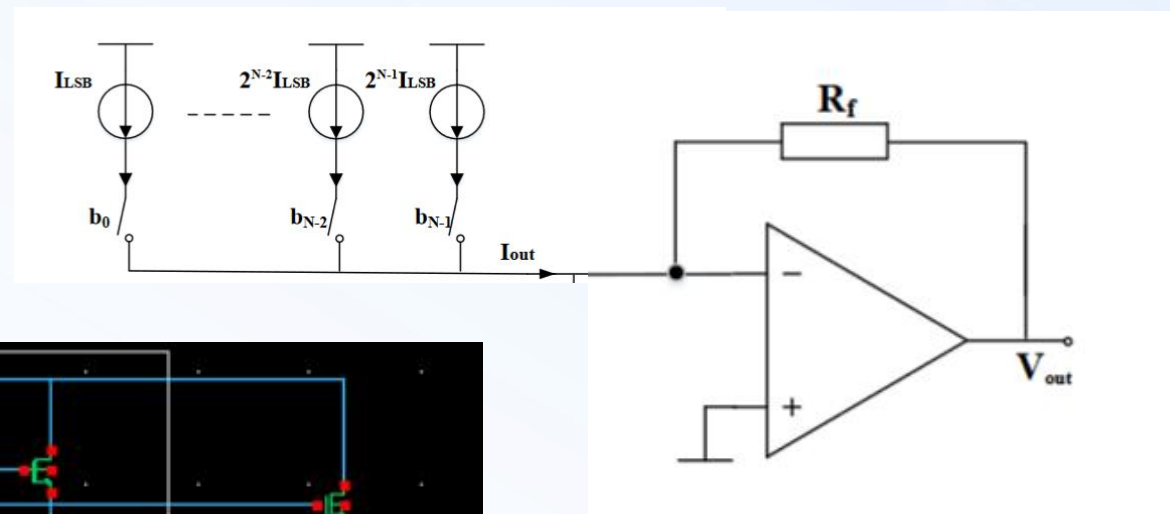
- **DAC原理:**

电流型DAC, 通过将各个电流直接相加来完成数字输入到模拟输出之间的转换

优势: 简单 缺点: 功耗增加

- **在输出端形成主极点**

探测器电容300pF + 输出端50Ω电阻 + 100nF电容, 与常见两级运放不同



密勒补偿

总结

- 本研究探讨如何在已有通用放大读出芯片（如CPRE、VA等，带有前放、成形，峰保等结构），但增益不匹配的基础上，进行SiPM的能量读出。通过此方案，将通用芯片的上限提高10-100倍
- 每个通道带有可调DAC与耦合电容，可以分别进行探测器与电子学增益的调整，偏置电压调节范围可达4.5V。
- 研究目前进展：已经完成抗辐射、64通道版本原理图设计，9月流片
- **期望改进探测器受大剂量辐射后电流变大从而DAC无法工作的问题（尚待解决）**



谢谢！ 敬请指正！