
像素式时间投影室束流测试讨论会

时间：2024年07月03日 10:00-12:00

参与人：邓智，常悦，余信，张建，杨衍骁，何峰，灿文，张锦闲，祁辉荣

纪要记录：祁辉荣

- 祁辉荣
 - 介绍了 CEPC TDR 对于时间投影室 TPC 的进行束流实验的必要性和主要目标，详细介绍了本周两个重要进展。
 - a、PCB电路板设计及加工的进展，已经用TG230的电路板加工生产电路板，加工好的PCB已到货，Module的初步安装已经完成并且邮寄一块安装好的到清华，准备完成一些初步的测试工作。
 - b、小型高压模块已开始采购，另外根据现在的读出PCB设计，常悦需要完成一些改进：高压连接点的位置调整、SMA连接点的位置调整、Top layer层的边框由8mm调整为5mm。
 - c、常悦与何峰老师联系，确认所有连接点的测试情况，下周汇报一下该方面的进展。
 - 反馈：DESY方面具有2个NIM-TTL的ORTEC测试模块，不过模块在测试间内；FAN IN/OUT的型号为ORTEC AN308/NL DUAL 8-INPUT MIXER。
- 邓智/灿文
 - 读出芯片数量46片，满足两个读出module模块的探测器的需求。
 - 灿文完成噪声测试，每个像素内部有校准电流源，通道一致性很好，噪声26mV，通道增益不一致性完成测试（有超10%的，主要来源于电流源，<11 LSB）；读出时钟测试用100MHz采样。
 - 不一致性可以通过后期修正，纯电子学基线baseline可测量，芯片内具有该功能。
- 何峰
 - 芯片还需要测量驱动，很多已经开始处理。
 - SMA 连接点需要稍微调整一下位置，已告知常悦。
 - 电镀塞孔处理所有的过孔。
 - 这周可以完成设计。
- 建蒙（邮件发送进展）
 - 正在参考之前TEpix的测试固件来开发新的读出固件。
- 讨论及下周计划
 - 时间节点：争取能够在7月进行读出系统的联调，需要按照这个节点，分解电路设计及调试的时间。
 - 依据七月底的进展情况，大家一致同意，时间紧，任务重。
 - 余信联系灿文，熟悉数据结构，根据数据结构需要开始编写初步的数据分析。
 - 下次的例会时间为7月10日 10:00-12:00。