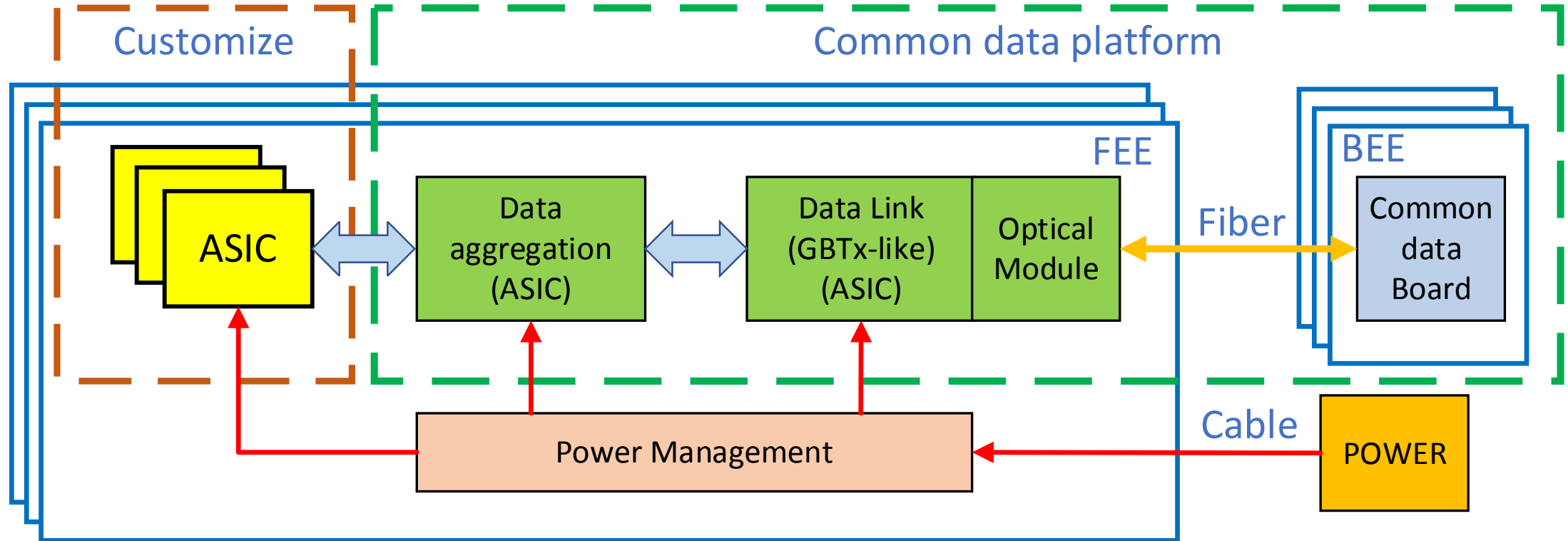


ECAL电子学设计方案

常劲帆@电子学组

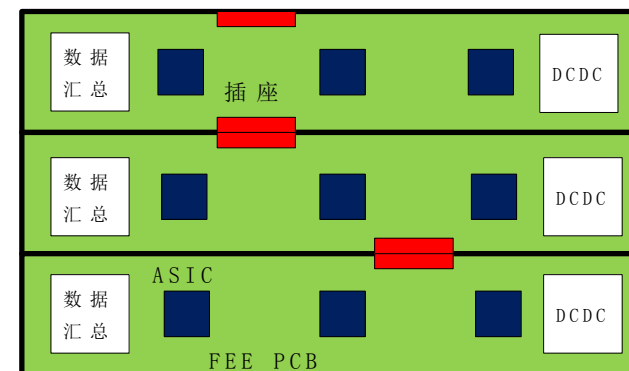
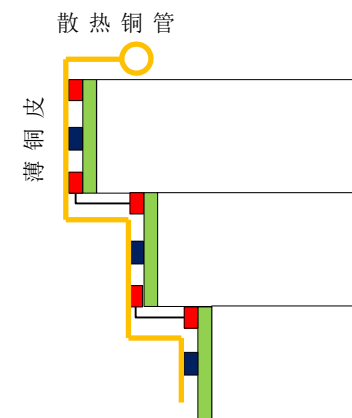
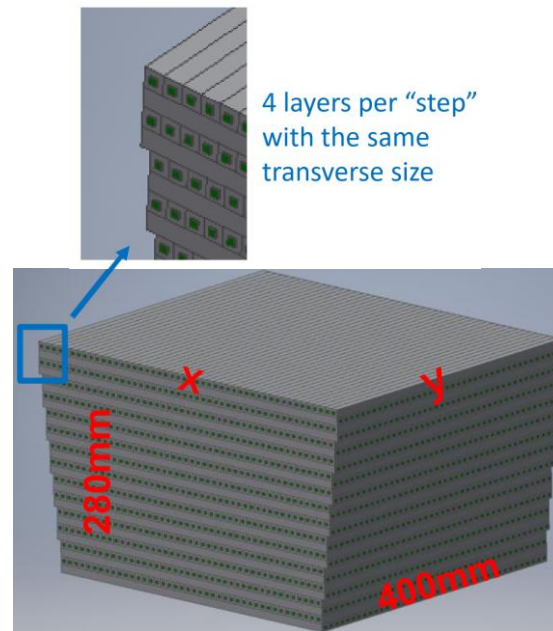
Electronics diagram for ECAL & HCAL



- Energy & Time Measurement: ASIC for ECAL & HCAL
- Data transmission: common data platform (see electronics report)
- Trigger mode: FEE triggerless readout

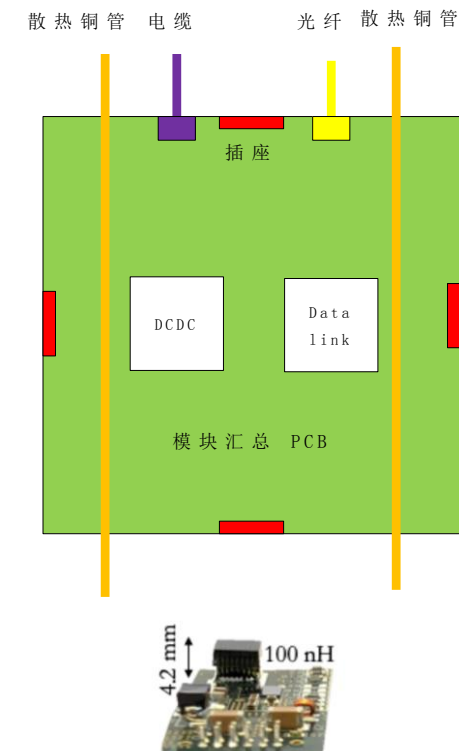
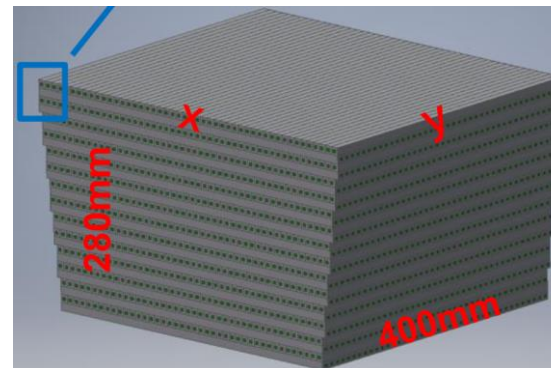
模块读出方案

- 自研ASIC 实现Q T测量
- ASIC通道数：16（根据探测器设计）
- 每层晶体一块FEE（排布方式待定）
- SiPM偏压，芯片用低压
- 每块FEE间通过电缆连接
 - 电源，数据
- 电子学高度：3mm（PCB：1mm，芯片：2mm）
- 散热方式：（需做散热分析设计）



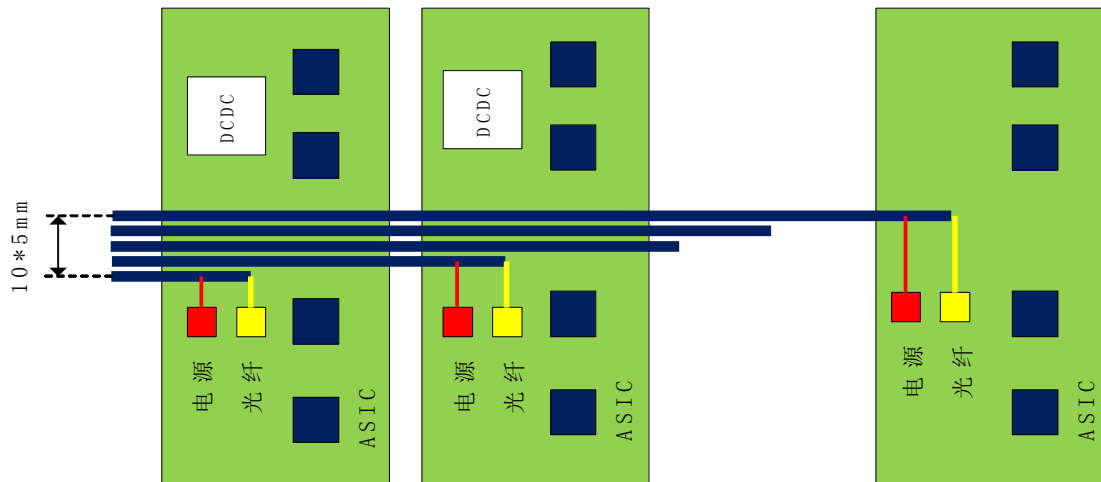
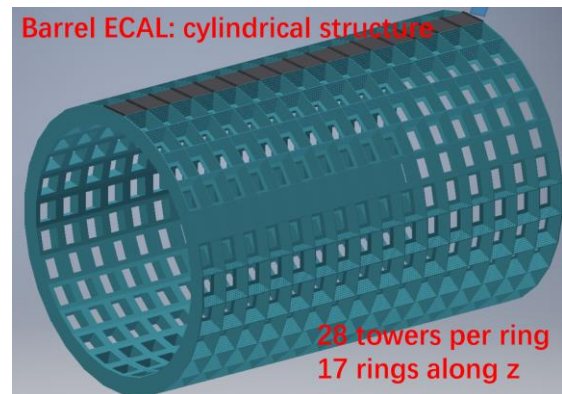
模块汇总板方案

- 每个模块顶端放置模块汇总板
 - 电源分发 DCDC 60V—低压
 - 数据汇总传输 光纤 10Gbps
- 电子学高度: 10mm
- 电缆通道

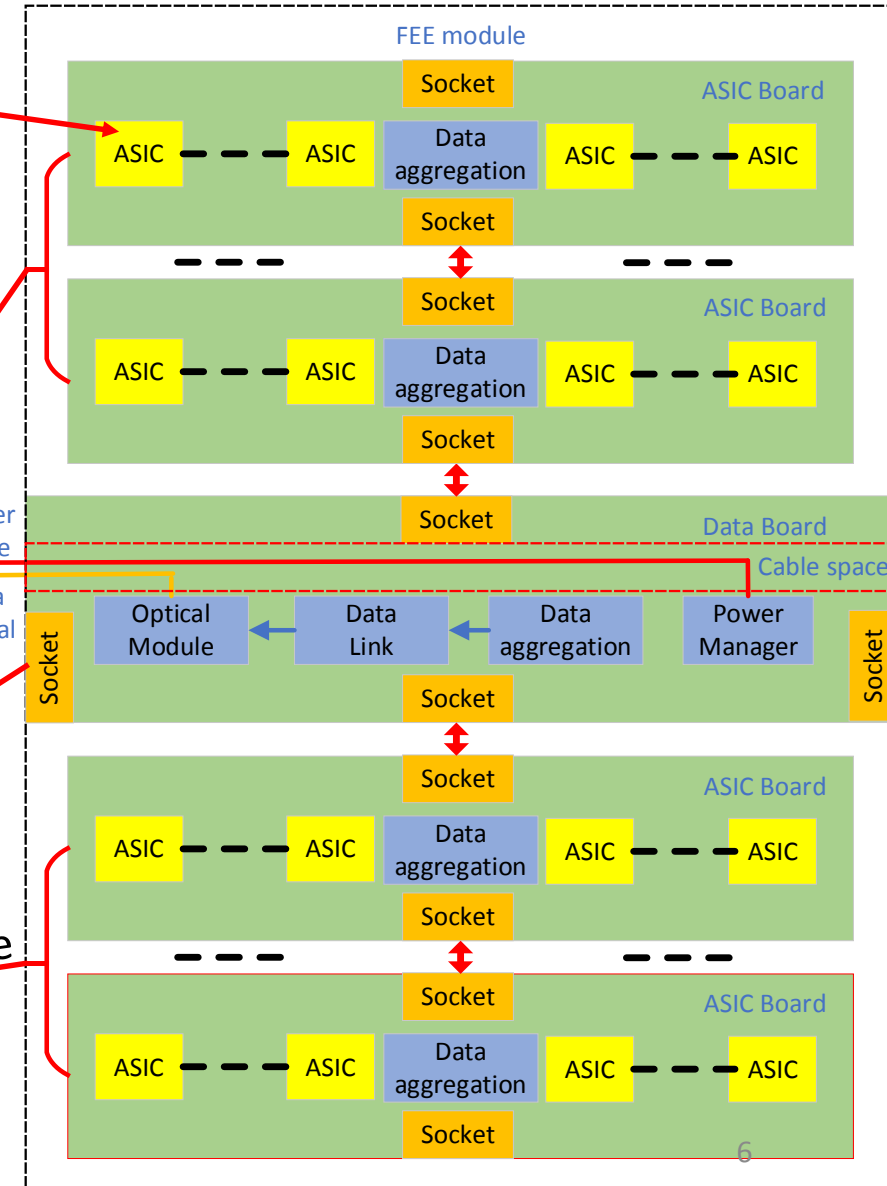
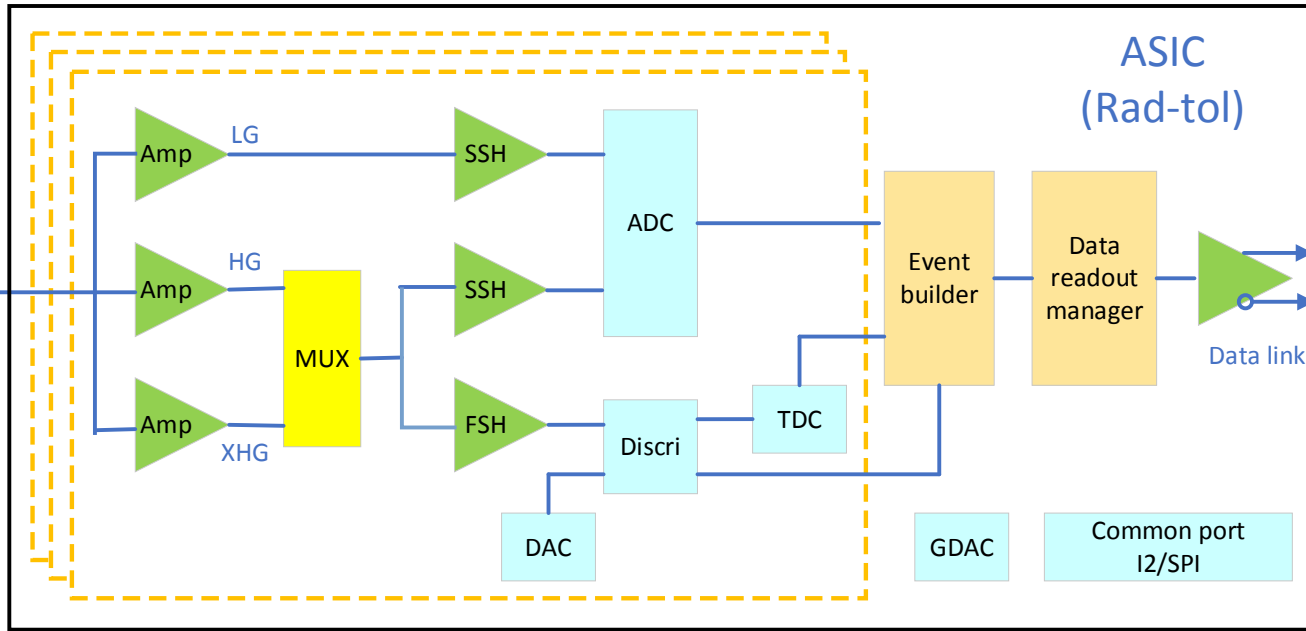


电缆排布方案

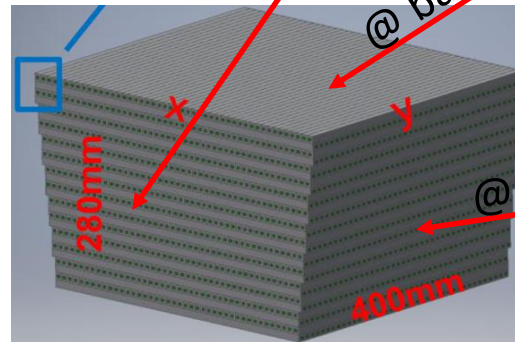
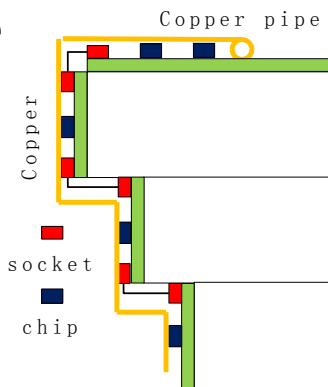
- 光电符合缆
 - 电缆：单60V，板上DCDC变换
 - 光缆：单芯或双芯（冗余）
- 电缆直径: 5mm (?)
- 电缆沿束流管朝两端走线
- 单层或双层走线



Readout electronics for ECAL

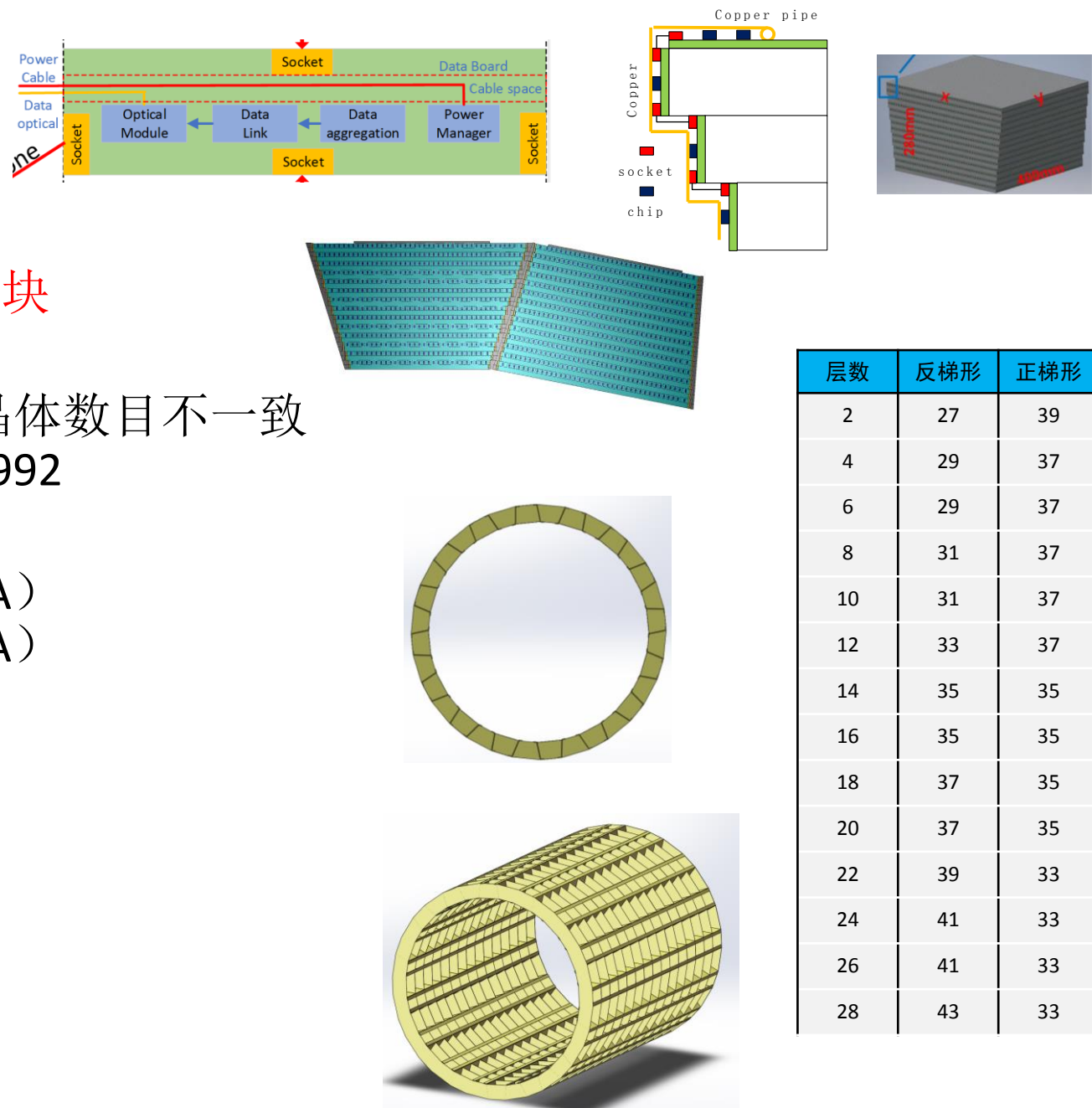


- For different options, FEE module can be one PCB or multiple PCBs
- Different PCB dimension for different options
- 15mW/ch (estimate)



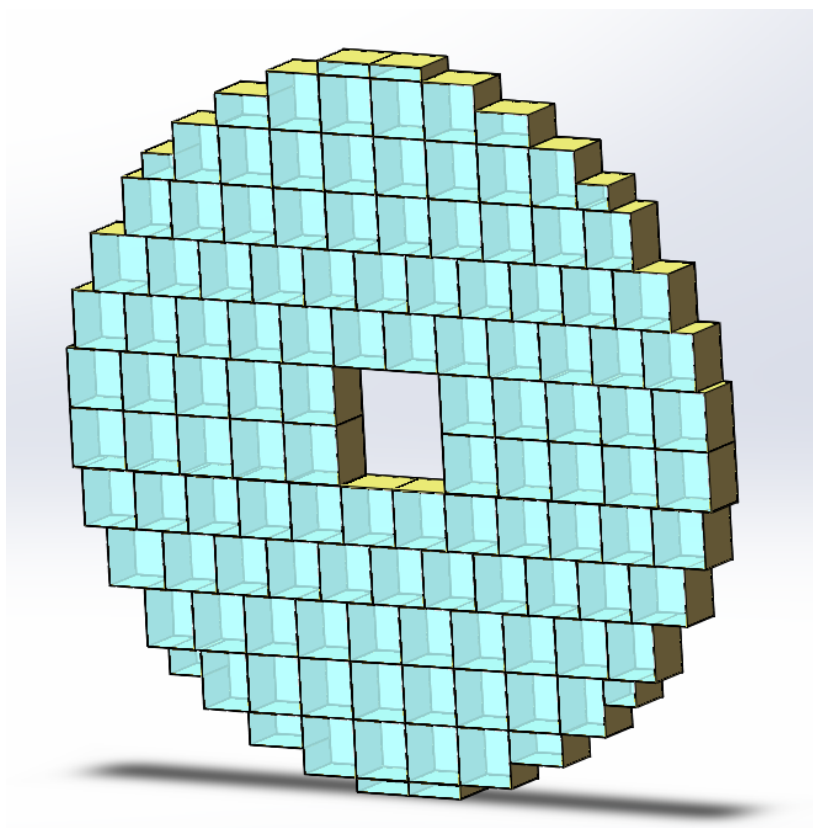
ECAL电缆估算

- ECAL桶部，正反梯形排布
 - 模块数量：Phi: 32, Z: 15, 共480个模块
- 每个模块：
 - 1层到28层，奇数层每层36根，偶数层晶体数目不一致
 - 正梯形晶体数量1000，反梯形晶体数量992
- 电缆估算：1根/模块
 - AWG15（线径1.45mm，电流：6.5A/7.4A）
 - AWG18（线径1.08mm，电流：3.2A/3.7A）
 - 模块功耗估计：1000*2*20mW = 40W
- 光纤估算：1(2)根/模块
 - 模块数据量估算：待定
- 桶部电缆总计
 - 类型：高压，低压（正负？），光纤
 - 电缆双向走向，每端240根（平均方案）
 - 电缆双向走向，一端224根，一端256根
- 未确定电缆：刻度方案

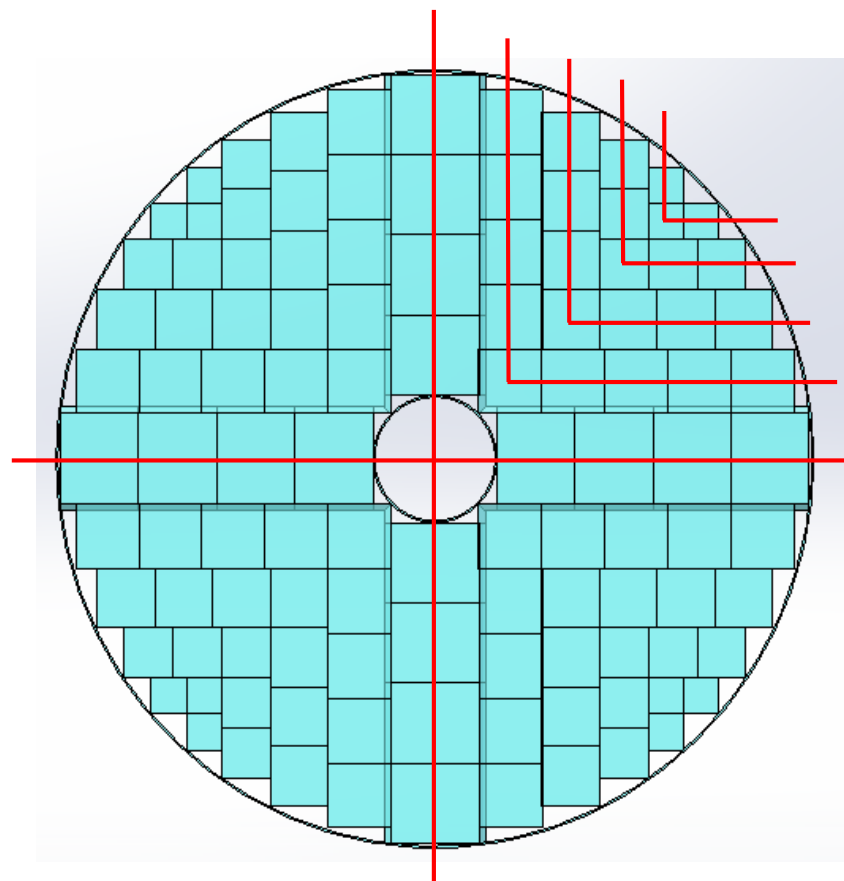


ECAL电缆估算

- ECAL端盖排布方式：待确认



原方案



优化方案