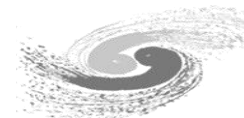


2024年8-12月考核报告

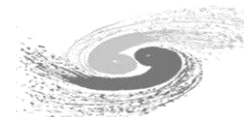
报告人：刘栋

导师：刘振安

汇报时间：2024.12.27



- CEPC触发模拟
 - 量能器
 - μ track
- BESIII时钟扇出板升级
 - 硬件设计
 - 硬件调试
- 后续工作计划



触发模拟

- 量能器触发模拟（协助完成）

➤ 部分过程仅依靠量能器阈值被触发的效率不高
筛选条件

```
if (
(emleadenergy > 0.5 && emsubleadenergy > 0.01) ||
(emendcapleadenergy > 1.0 && emendcapsubleadenergy > 1.0) ||
(hadleadenergy > 0.1 && hadsubleadenergy > 0.1) ||
(hadendcapleadenergy > 0.5 && hadendcapsubleadenergy > 0.5)
```

本底触发率为0.15%

➤ 基于更大的数据量，进一步验证
两个衰变道分别产生80000个event (纯物理事例，无本底)

衰变道	nnzz	nnww	nn $\mu\mu$	nn $\gamma\gamma$	nnbb	nn γz	nntaotao	4 μ
效率	0.9612	0.997	0.693	0.9978	1.0	0.985	0.9904	0.8812

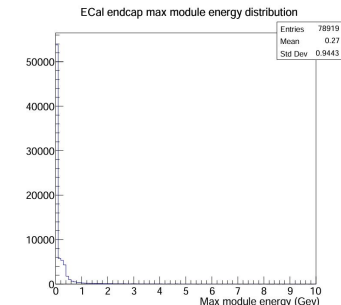
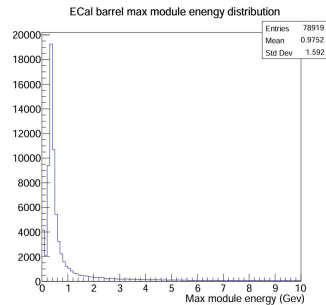


图1. nn $\mu\mu$ 过程 ECal module最大沉积能量分布

衰变道	nn $\mu\mu$	4 μ
有效事例个数	78919	78856
通过事例个数	52746	68101
效率	0.6684	0.8636

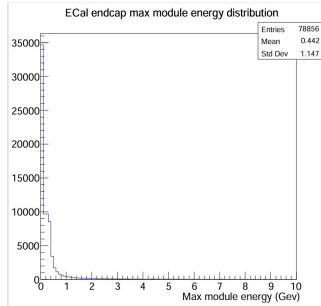
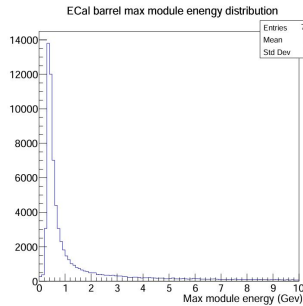
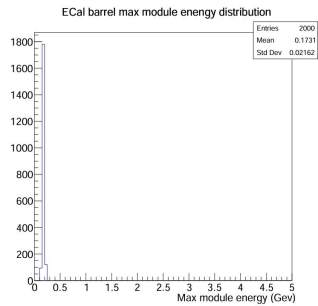
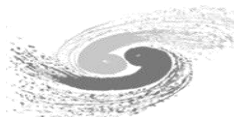


图2.束流本底ECAL桶部 module最大沉积能量分布

图3. 4 μ 过程ECAL module最大沉积能量分布

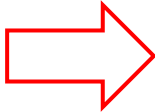
触发效率低 $\implies$ 使用其他筛选条件

触发模拟



μ track 触发模拟

nn μ μ , 4 μ (末态粒子均包含 μ , 考虑使用径迹信息)

分析径迹特征  新的筛选条件

- 击中层数N
- 击中点之间的空间关系

$$\Delta R = \sqrt{(\Delta\eta)^2 + (\Delta\phi)^2}$$

ΔR<=0.05对应的效率

衰变道	nnμμ	4μ
N>=3	0.9979	1
N>=4	0.9869	0.9999
N>=5	0.8888	0.9971
N=6	0.4599	0.8444

N>=3对应的效率

衰变道	nnμμ	4μ
ΔR<=0.04	0.9979	1
ΔR<=0.02	0.9977	1
ΔR<=0.01	0.9969	1
ΔR<=0.005	0.9920	0.9999

对于束流本底, 选用 ΔR<=0. 04, N>=4 触发效率为0. 013

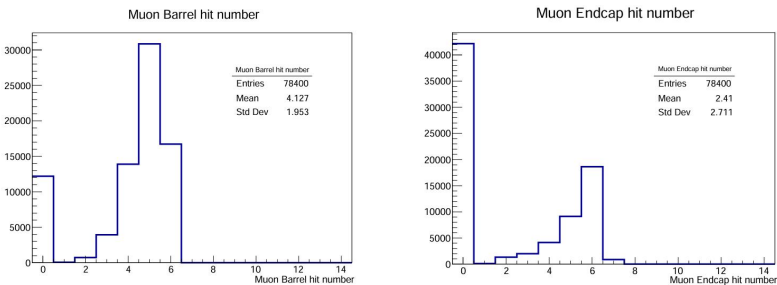


图4.nnμμ过程muon击中分布图

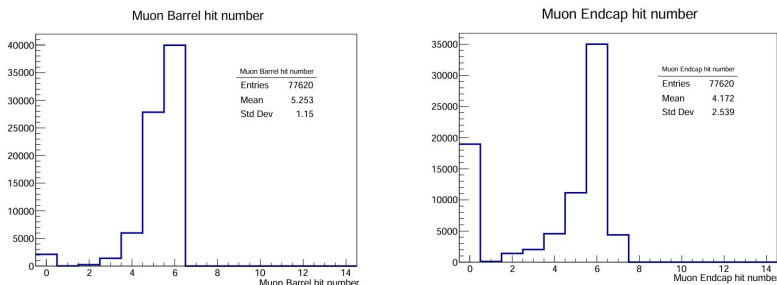


图5.4μ过程muon击中分布图

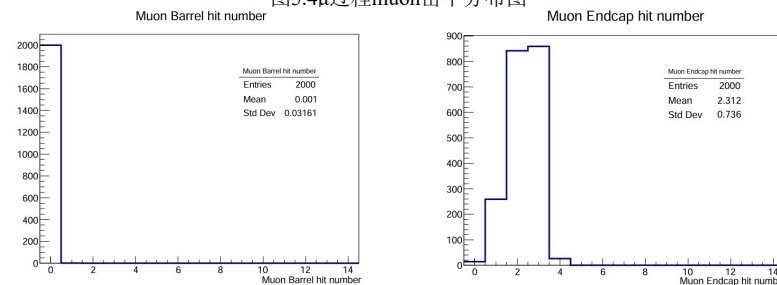
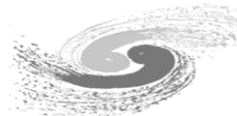


图6. 束流本底MUON击中分布图

总结: 使用N和ΔR作为筛选条件, 能较大限度地保留物理事例, 且本底通过触发条件的比例较低。

时钟扇出板升级



时钟扇出板功能及升级需求

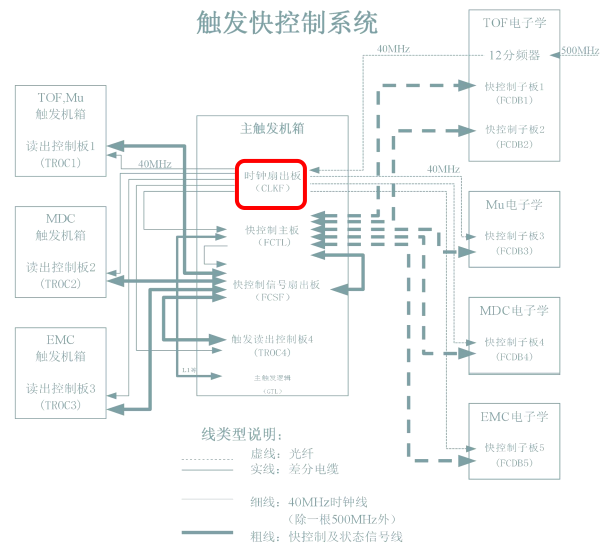


图7. 触发快控制系统框图

- 功能：扇出41.65MHz系统时钟至触发子系统和电子学子系统
- 升级需求
 - 增加光模块的扇出路数
 - 器件选型升级

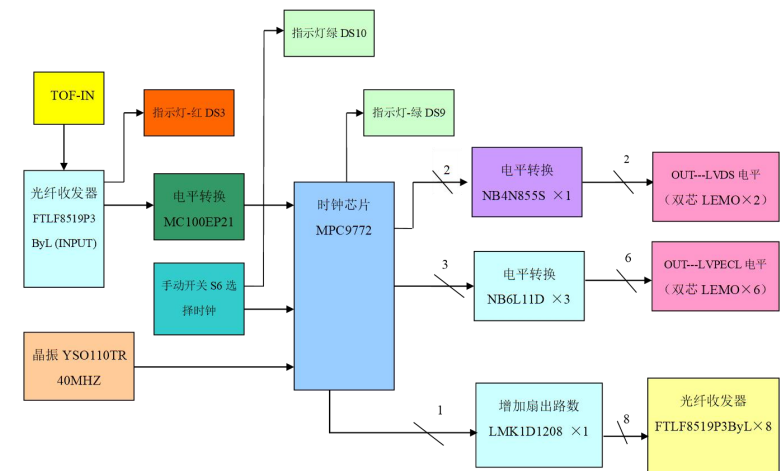
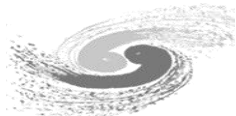


图8. 时钟扇出板框图

- 时钟芯片MPC9772可提供12路输出
 - 指示1，LVDS2路, LVPECL3路, 剩余6路, 需求8路
- ↓
- 增加扇出芯片
- 与CLKF相比，更换了电源，光纤收发器，晶振

时钟扇出板升级



- CLKF-2.0硬件测试
 - 上电前测试器件对地阻抗
 - 电源测试：TPS84621电源模块5V->3.3V输出电压无法达到3.3V
 - 功能测试
 - 扇出器件LMK1D1208的8路输出中有四路不符合预期
 - 外部时钟通过光纤输入，MPC9772的12路输出测试均未发现异常。

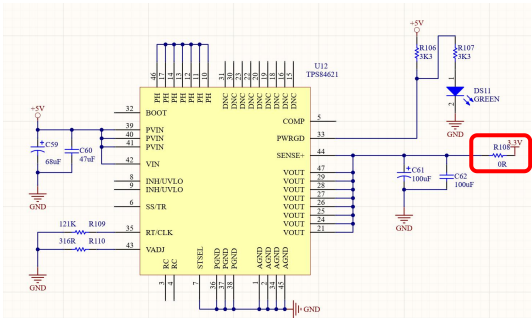


图9. TPS84621配置原理图

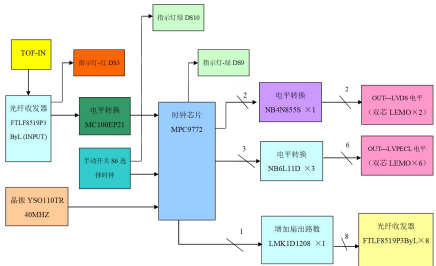


图10.时钟扇出板框图

设计LMK1D1208测试板继续测试，未找到输出异常的原因。

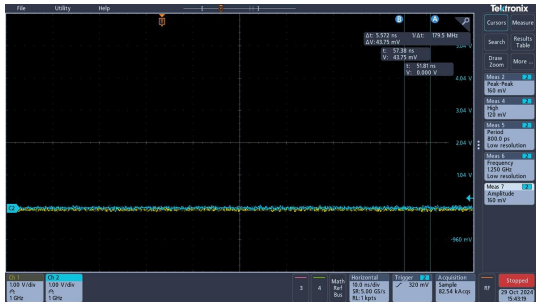


图11. LMK1D1208 0, 2, 5, 7路输出波形

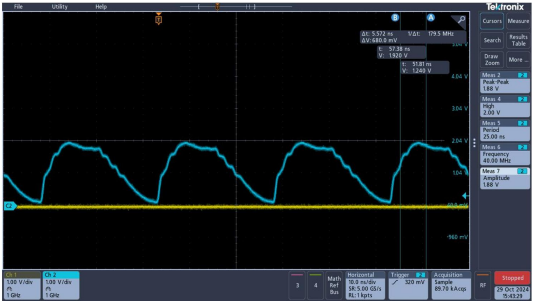


图12. LMK1D1208 1, 3, 4, 6路p端输出波形

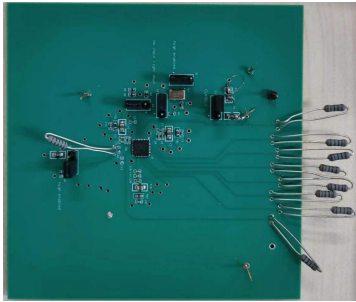
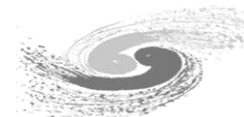


图13. LMK1D1208测试板PCB

时钟扇出板升级



● CLKF-2.1

更正第一版出现的问题

- 更换扇出器件，1个1扇8-→4个1扇2
- 更正了部分器件的封装

测试结果

- 元器件对地阻抗正常，供电正常
- 16路输出频率正常，电平符合预期

CLKF-2.1功能测试符合预期，还需进行性能测试

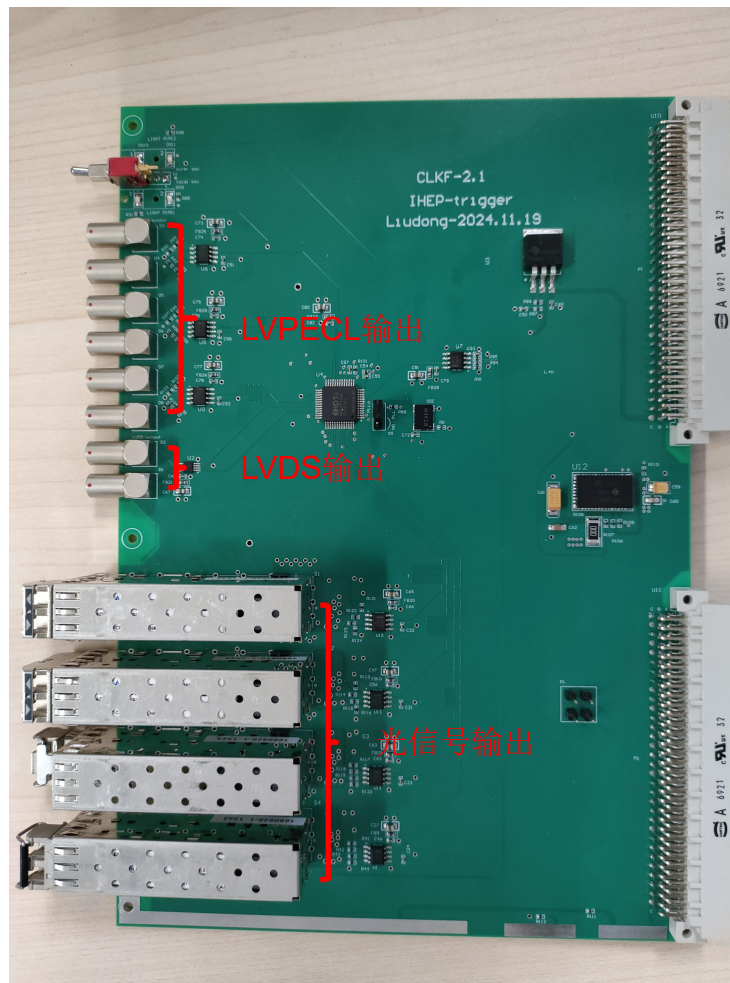


图14. 时钟扇出板V2.1PCB

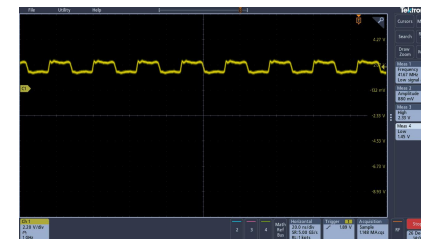


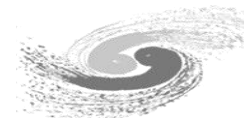
图15. LVPECL输出正端波形图



图16. LVDS输出P端波形图



图17. 光纤收发器接收端LVPECL波形图



- 优化筛选条件中的阈值参数，在事例中加入本底，根据模拟数据测试现有算法的性能
- 进行时钟扇出板的性能测试
- 调研基于ATCA的serenity板卡，完成CEPC触发通用板器件的初步选型。