



中国科学院高能物理研究所
Institute of High Energy Physics
Chinese Academy of Sciences



赣南师范大学
Gannan Normal University

十二月季度考核

汇报人：朱秋生

导师：严雄波、王兴权

指导老师：李筱婷、叶竞波

时间：12月27日

Electronics

目录

CONTENTS

- MOSFET测试方案
- Chip_ALL测试PCB的设计
- 辐照测试
- FPMROC测试
- 下一步工作计划

1.1 MOSFET说明

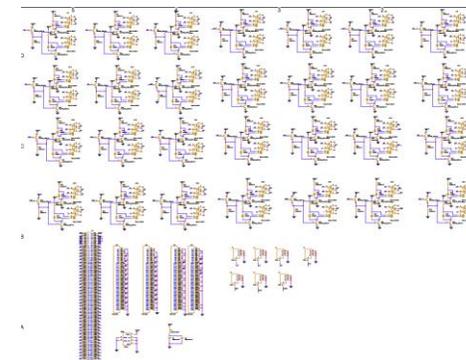
- 验证我们使用的工艺下各种尺寸的mosfet的性能;
- 1号片子有12个MOS管, 里面包含4个PMOS、4个NMOS和4个DNMOS;
- 2号片子有28个MOS管, 里面包含10个rfPMOS、10个rfNMOS、4个IvtPMOS和4个IvtNMOS。

1.2 测试目标

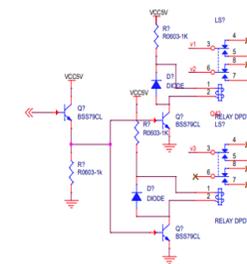
- 测量mosfet的漏电流以及I-V特性曲线;
- TID辐照测试;

1.3 PCB的设计

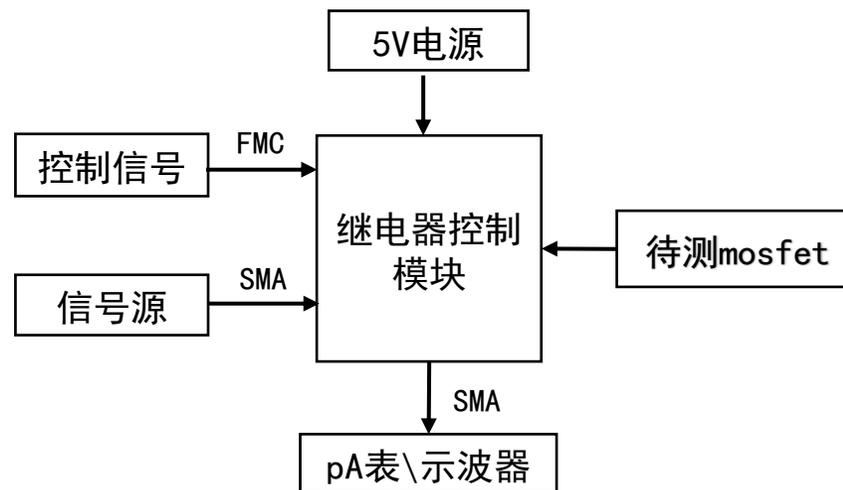
- 实现测试通道的自动切换;
- 实现两个片子的mosfet测试。
- 需要屏蔽空气中的电磁波;
- 后续完成bonding板的设计。



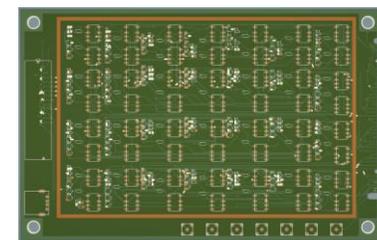
原理图



继电器控制示意图



电路框图



PCB3D图

2.1 Chip_ALL说明

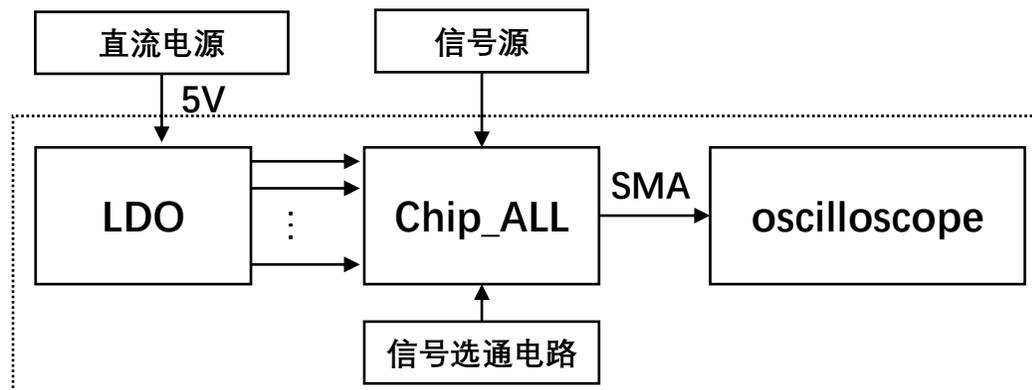
- FPMROC备用模块的测试;
- 包括5GPLL、10GSER，一个DLL、可工作在2.56/1.28/0.64GHz，一个时间测量的验证电路。

2.2 PCB的设计需求

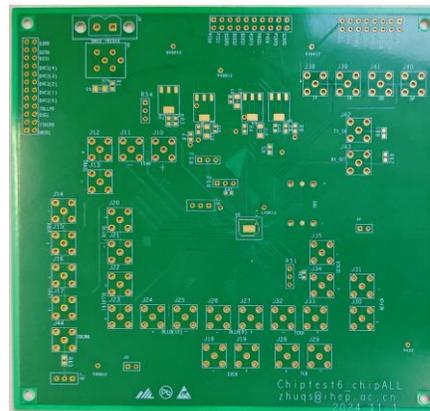
- 包含了一个10Gbps速率的serializer;
- 包含了4组需要等长的DLL差分信号;
- 包含两组需要等长40MHz的差分时钟信号;
- 包含了7组不同的电源;
- 需要考虑信号完整性。

2.3 测试结果

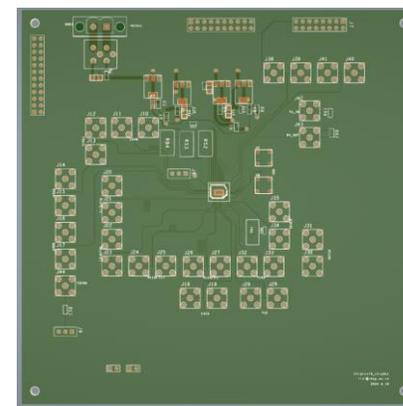
- 芯片测试结果良好，基本符合设计预期。



设计框图



实物图



PCB3D图

3.1 对两款芯片进行了X光机TID辐照测试

- 5 GHz的PLL, 4 Gbps的SER。

3.2 测试条件

- 40kV, 20mA, 0.15mm-Al滤片;
- 剂量率约 1 Mrad/h (Si) (根据不同位置和电流略有浮动);
- 累积量超过40Mrad (Si)。

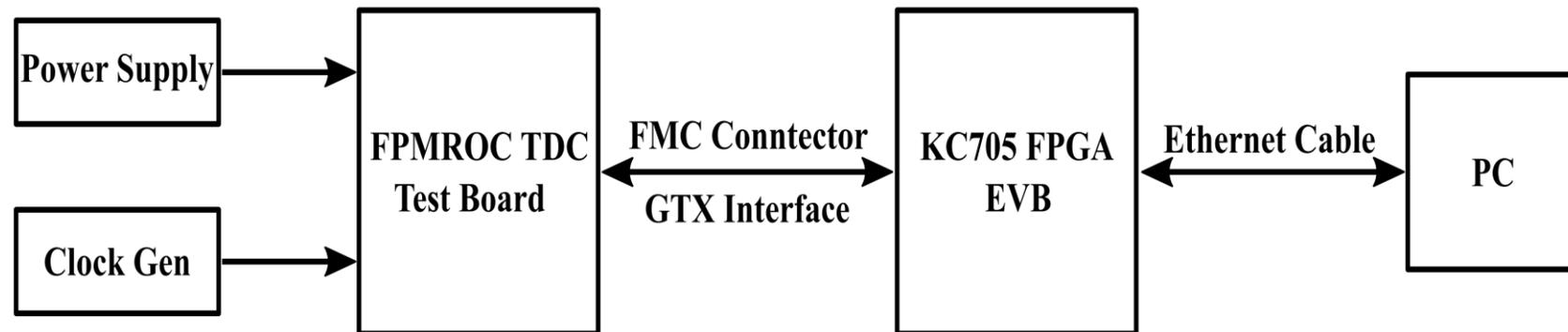
3.3测试结果

- PLL: 累积量达到46 Mrad, 观测到明显异常, 性能轻微恶化;
- SER: 前期积累过程眼图显著恶化, 退火后能恢复, 后期照射逐渐稳定、且恢复至照射前性能, 总共累积43 Mrad。



4.1 测试系统

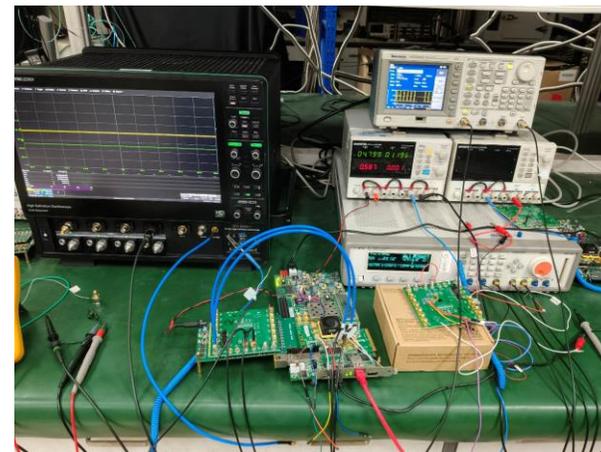
- 通过SPI配置各个模块;
- 通过KC705的GTX完成取数;
- 通过python将数据解码。



测试系统框图

4.2 测试结果

- 模拟前端、PLL、Event Builder和 serializer功能验证正常;
- 8个通道都能有数据输出;
- 改变输入的pulse信号, 输出的数据也会改变;



下一步工作计划

- 继续完成FPMROC的后续测试工作;
- 完成MOSFET的测试工作;
- 利用FPMROC做FPMT的读出系统;



请各位老师指正