

# TaiChuPix3 丢块情况初步分析

---

## 丢列发生的时间

- 1.增加Sr源至TC的距离 (6.5cm->19.5cm) , 会增加丢块发生的时间。
- 2.降低TC的时钟频率 (40Mhz->5Mhz) , 会增加丢块发生的时间。
  - 快读 (FPGA) 慢写 (TC)

## 重置丢列

- 1.发生丢列情况后移开Sr源一段时间 (5min) , 再次放源。丢块情况保持之前状态, 依然发生。
- 2.发生丢列情况后切换TC工作模式 (切换至数据压缩、Trigger、OCT) 再切换回来。丢块情况保持之前状态, 依然发生。
- 3.发生丢列情况后复位TC, 重新配置。丢块情况恢复初始状态, 逐渐丢块。

## 初步推测

**数据率**是目前影响丢块的重要问题。数据率和发生丢块的概率成正相关。数据率越高, 发生丢块的概率越高, 短时间即会发生丢块。

在Taichupix-3的原有设计中, triggerless模式的读出速率设计为4.48Gbps, trigger模式的读出速率设计为160Mbps。现有硬件接口的读出速率为160Mbps。**可能的原因**是在高数据率情况下, 接口造成数据吞吐瓶颈, TC片内的分层FIFO积累大量数据, 部分FIFO不能及时读出数据, 造成成块数据丢失。

后续将对取得数据进一步定量分析, 并尝试注入类似信号仿真, 以定位问题发生的原因。

