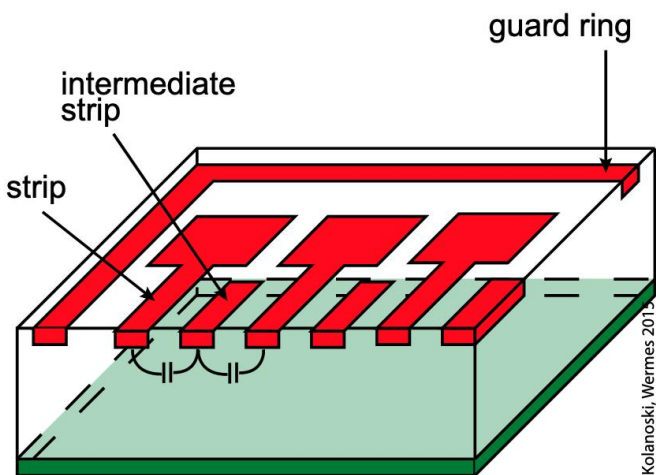


基于CMOS工艺的硅微条粒子 探测器

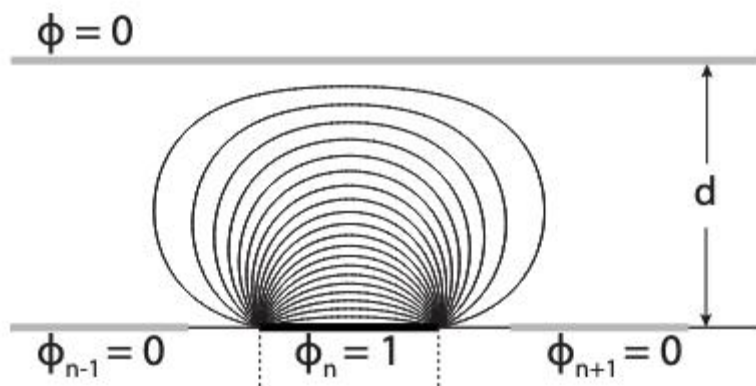
符晨曦

2025.2.21

硅微条探测器：原理



硅微条探测器示意图 [1].

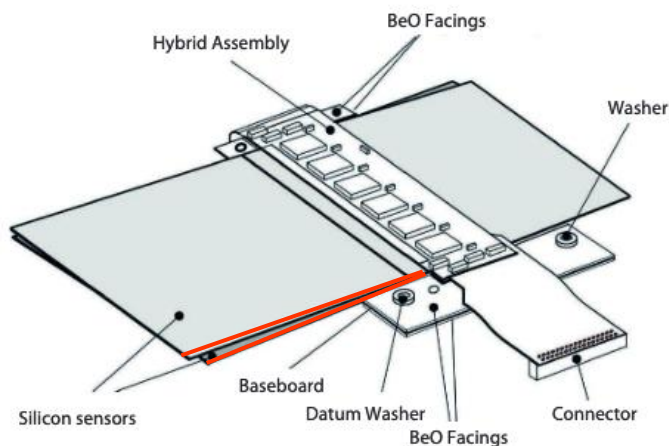


单个微条上的加权势 [1]。由Shockley-Ramo定理，一对载流子对信号的贡献正比于路程上的加权势变化。假设不发生俘获，漂移到读出电极的载流子与其反粒子对信号的总贡献为 e ，漂移到其他电极则为0。

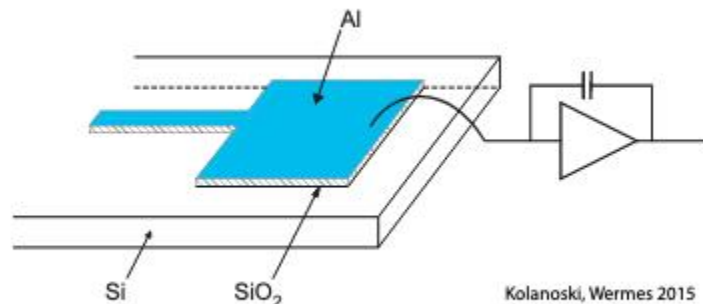


正在使用中的ATLAS SCT 模块 (左, [2]) 和在HL-LHC升级中预计使用的ATLAS ITk barrel stave (上, [3])。两面的硅微条探测器的电极条之间夹一个小角度(SCT 40mrad, ITk 52mrad)，以在提供一定量平行于模块方向的空间分辨的同时防止出现ghost hit (即两个事例同时分别击中上下两层四个电极条，导致无法判断粒子击中的是电极条形成的平行四边形中的哪一对顶点)

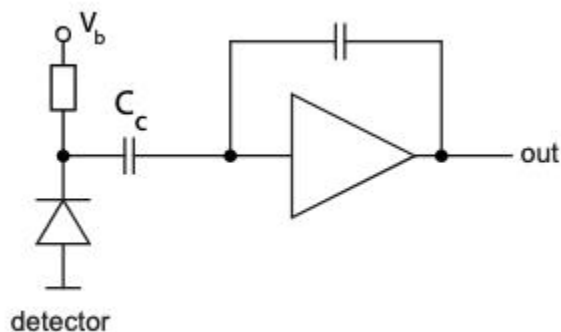
- 将p-i-n粒子探测器一面的高掺区分割成若干个条
 - 电场线向高掺区(电极条)汇集，使得附近电离的载流子流向电极条
 - 直流信号的唯一贡献
- 根据电极条的位置可以反推粒子击中的位置
- 与pixel探测器相比：
 - 单个sensor只有一维的空间分辨，但可以通过两层sensor堆叠弥补
 - 读出道数显著更少 ($2N/N^2$)



信号读出方式: DC/AC



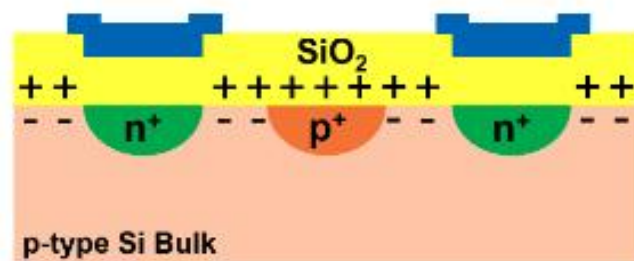
(a) Structure (bias resistor not shown).



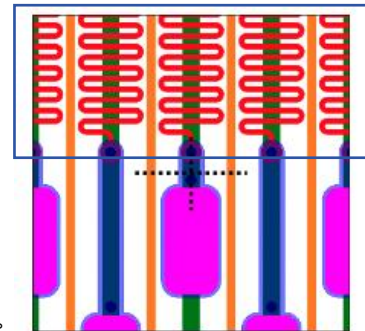
(b) Equivalent circuit.

- 生成的信号若经直流电极读出:
 - 可以最忠实地反映信号生成过程
 - 但是读出的电流基线被漏电流控制
 - 而同一款器件/同一个器件上的不同道, 漏电流相差几个数量级都很正常
 - 不利于放大电路的设计
- 隔绝漏电流的方法: AC耦合
 - 此时AC/DC耦合强度和偏压电阻值至关重要

[1]

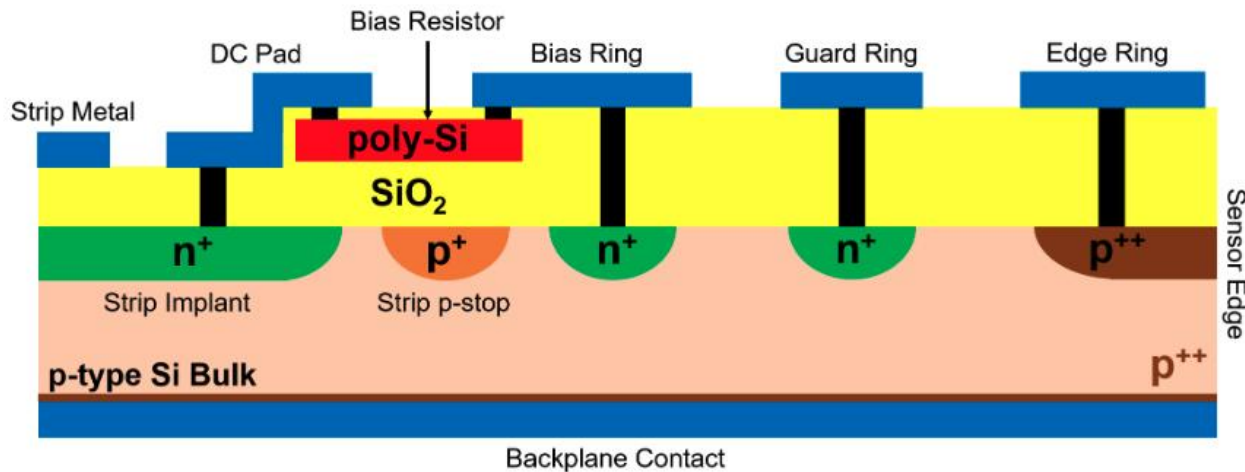


AC耦合截面图。n与金属电极(蓝色)形成MOS电容器 [4]。



蓝框内红色的为多晶硅材料的叉指电阻。一般使用的电阻为MOhm量级 [4]。

硅微条探测器的边缘结构（以n-in-p为例）

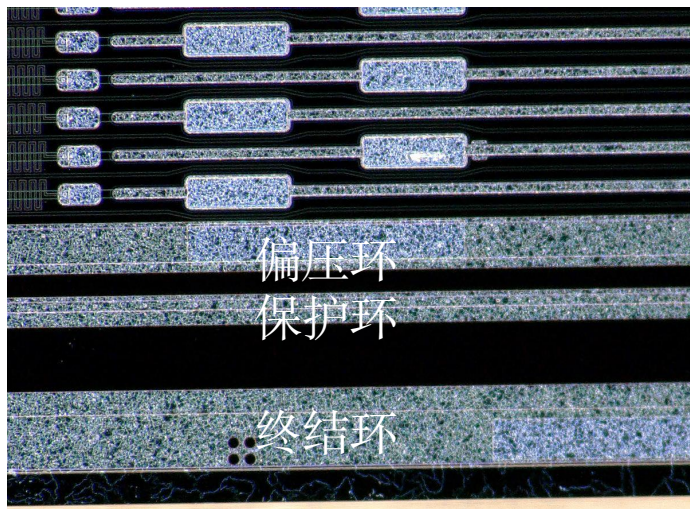


- 为了所有strip的电势统一，需要把所有电极（经过偏压电阻）连到偏压电极上，偏压电极与一n⁺环连接，该环使得strip上的电势更均匀

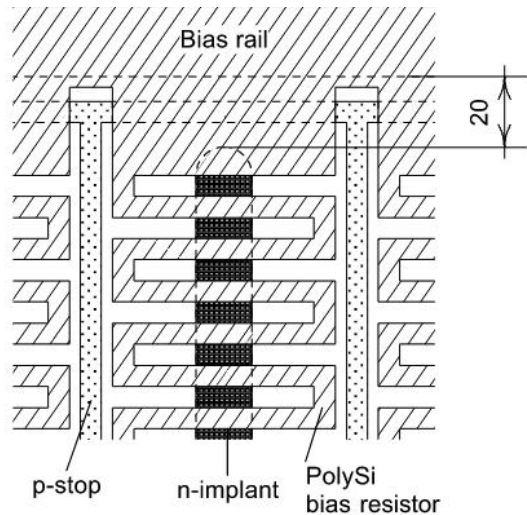
- 为防止beamlost等大电荷注入使得偏压环与strip之间短路，将p-stop延伸过来挡在二者之间引流，即Punch Through Protection (PTP) [5].

- 此时器件的顶面边缘和底面边缘之间有较大电势差

- 如果不做任何处理，会在侧面产生大量漏电流
- 终结环与背部同偏压，将纵向的电势差转化为横向
- 为防止偏压环与终结环之间击穿，在二者之间添加若干保护环



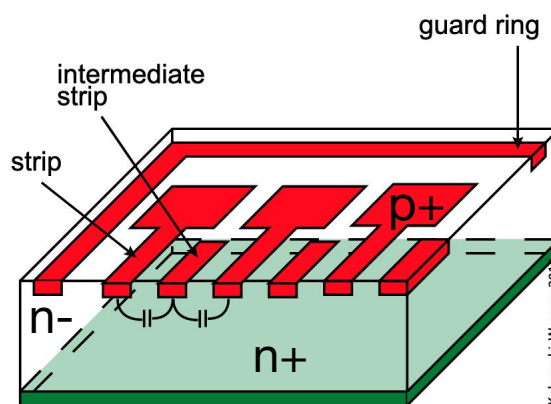
ATLAS 18 LS 器件照片。



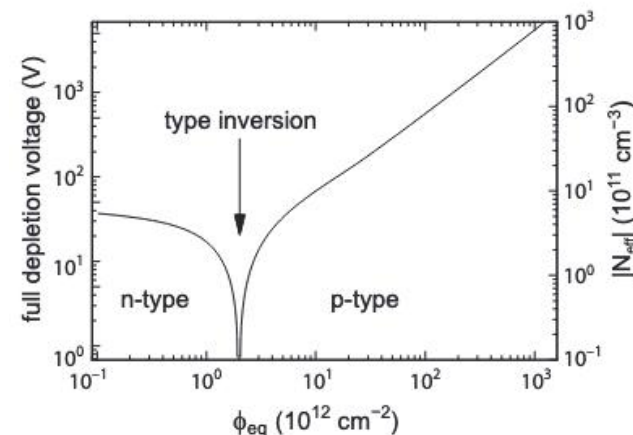
PTP俯视图 [5].

sensor主体部分的问题与解决方案

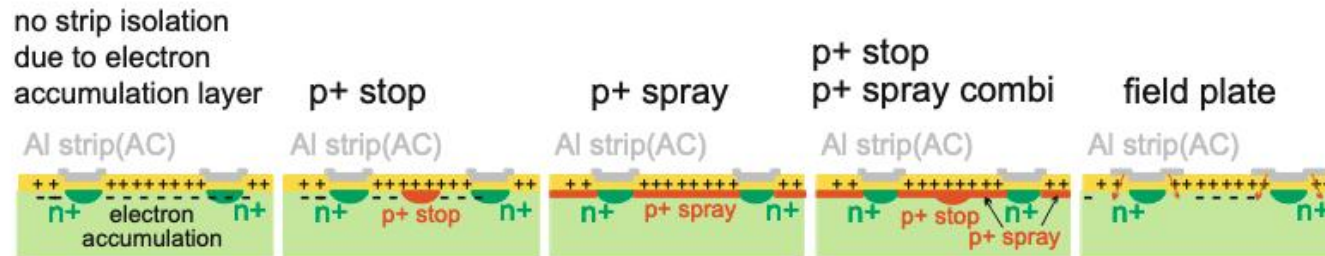
- 最初使用n型晶圆做p⁺-n⁻-n⁺
 - 相对p型更容易做高阻 [6]
- 发现存在type inversion: n型晶圆在辐照后会变为p型
 - 将器件结构改为n⁺-n⁻-p⁺ (n in n), 辐照过后等效为n⁺-p⁻-p⁺
 - 结果: 电子聚集在电极间的硅氧界面, 使相邻电极导通 [7]
 - 电极间需要加隔断
- 改为使用p型晶圆
 - 使器件可以在非全耗尽时工作
 - ATLAS07, 12, 17, 18...



最初的硅微条探测器设计 [1].



n型硅等效掺杂与辐照量的关系 [1].



几种道间隔离方式示意 [8].

CMOS硅微条探测器

- p型晶圆恰好是CMOS行业中常用的晶圆
 - 那么，可不可以用CMOS的产线生产sensor，以大规模低成本生产？
- Freiburg U. Passive CMOS strip [9]
 - 采用两种探测器设计，一种尽量继承ATLAS sensor (左)，一种探索更均匀的电场 (右)
 - 利用CMOS 1 Poly 4 Metal工艺流程，AC-DC耦合分别用MOM和MIM结构实现
 - p stop附近易击穿，增加一个field plate [10]
 - 利用stitching技术扩展sensor面积
- ARCADIA [11]
 - FDMAPS的测试结构
 - 已经冲击了10 um pitch

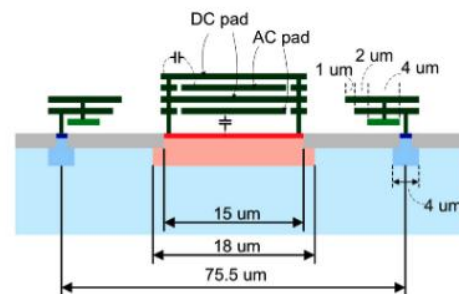


Fig. 1. Regular implant strip design.

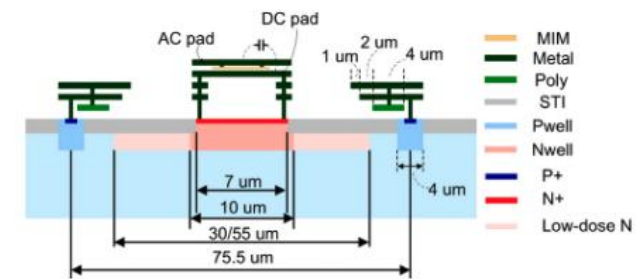
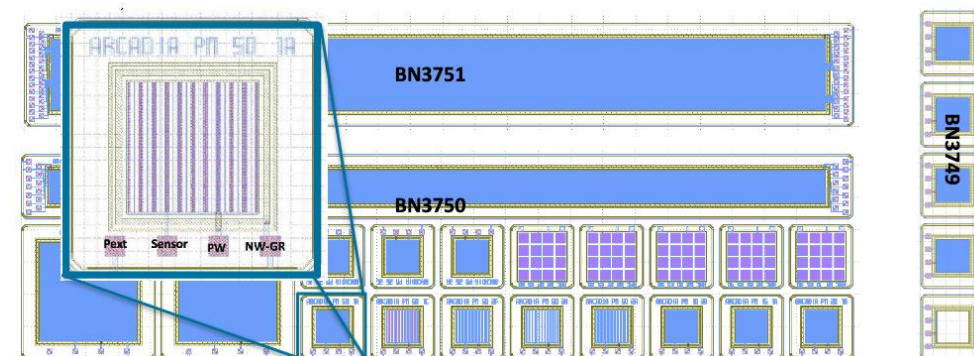


Fig. 2. Low dose implant strip design with either 30 or 55 μm n-well width..

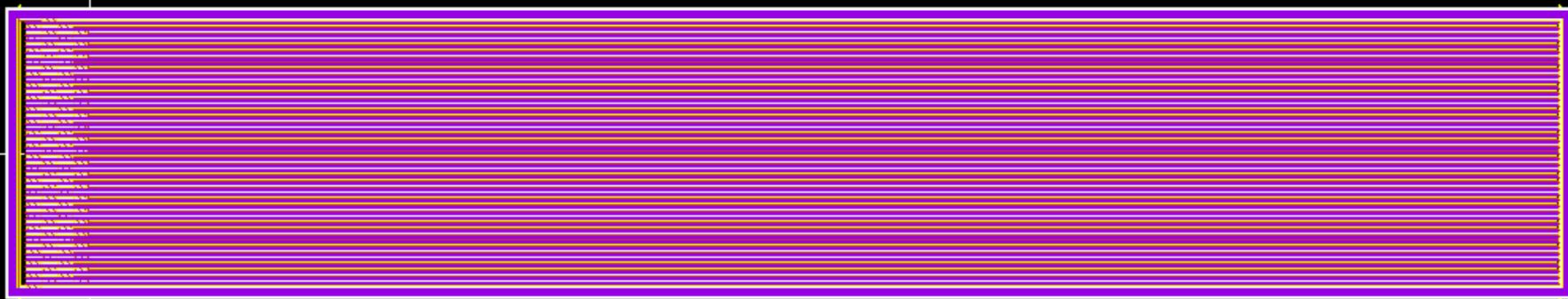


Fig. 3. 4 cm long strip sensor. The blue dashed lines show the stitching positions, the investigated stitches are labelled 0-3.

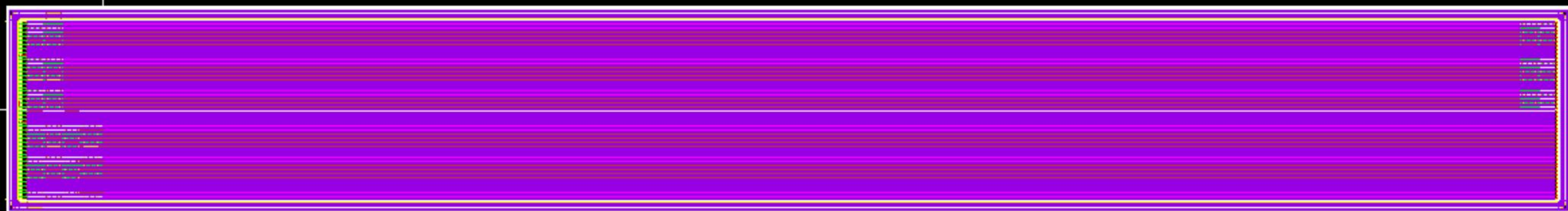


ARCADIA的CMOS strip测试结构 [11]

IHEP CMOS strip sensor整体设计



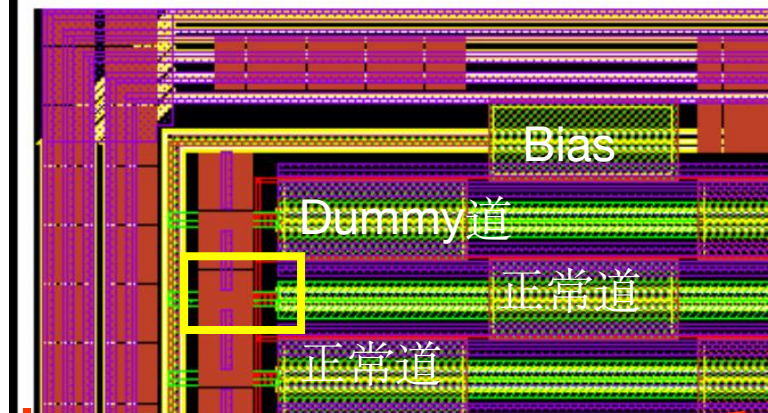
75um pitch的器件，共40道（不含上下两个Dummy道），全长2cm，宽0.368cm。



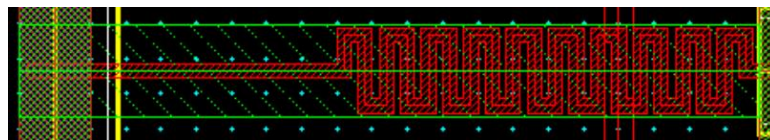
50um pitch的器件，分为两部分，上下两部分各20道和2个Dummy道。全长2cm，宽0.264cm。

器件与版图基本信息

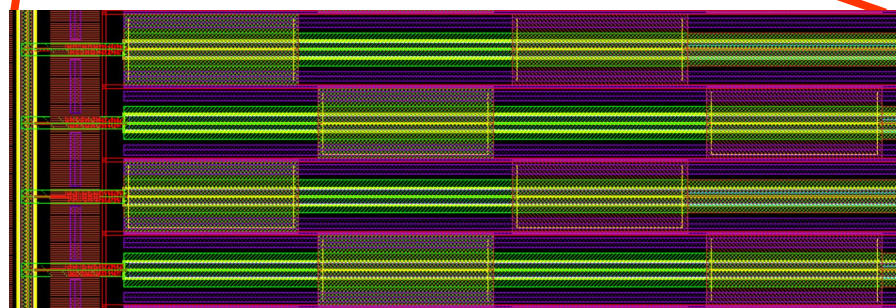
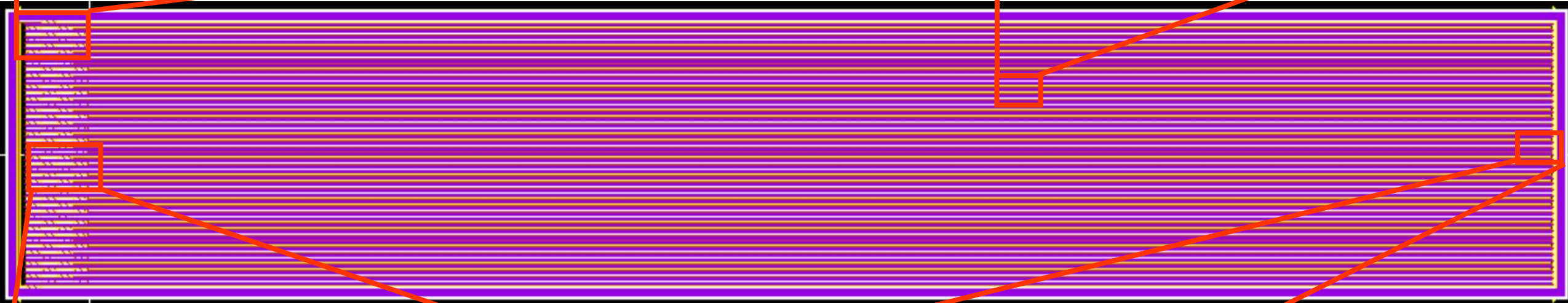
- 使用晶圆：2K 高阻晶圆
 - 等效为约 $7e12 \text{ cm}^{-3}$ 的体区掺杂
- 参考的工艺文件：无锡上华 0.18 um 节点 **BCD**工艺
 - 工艺仿真参考：
 - 前端参数参考Leena Diehl的工作 [9] (LFoundry .15um) 设置 等定好工艺后再调节
 - 后端参数包含在BCD工艺文档中
 - 加工流程1P4M 顶层不加厚
 - 需要确定厂商、交流我方需求后再决定最终的加工流程
- 仿真流程：Cadence绘制版图->验证符合设计规则->版图导入Sentaurus TCAD自动生成结构



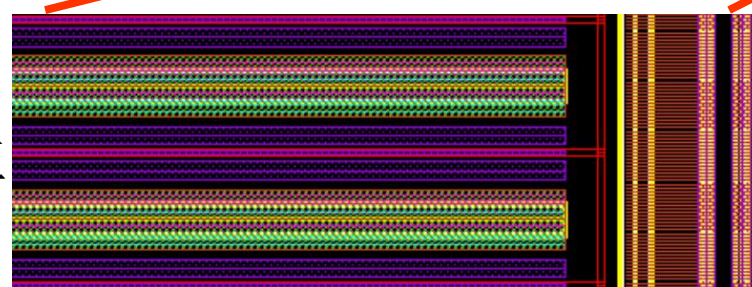
偏压pad在器件左上和左下。
器件外圈有五层保护环防止侧面出现漏电流，最外侧终结环定义芯片边界。
黄框内为偏压电阻。



只保留掺杂结构的版图，每个较粗的n阱(连接读出电极)邻接两个较细的p-stop。



打线pad排布。
相邻道的pad互相错开。



strip的末端，每个道的p-stop在此处联通。

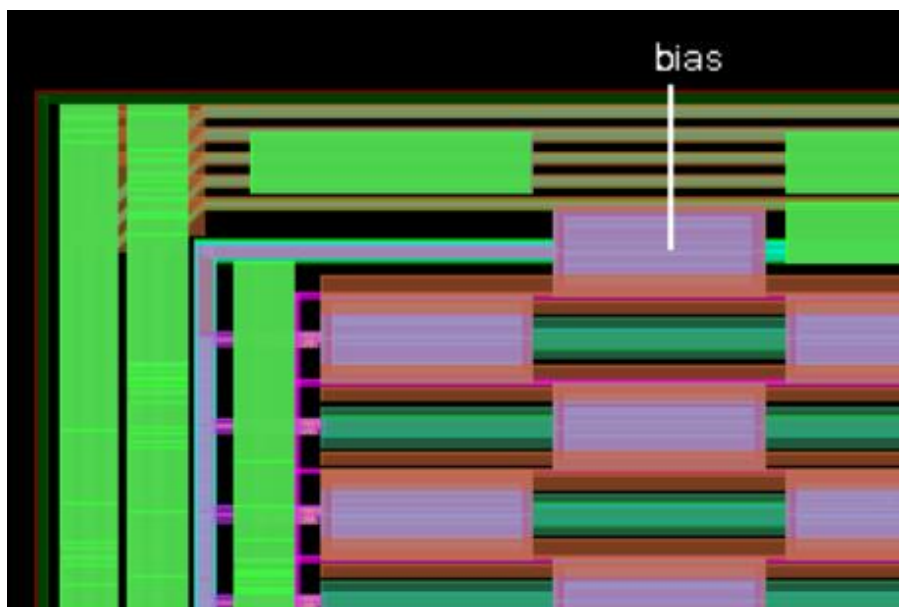
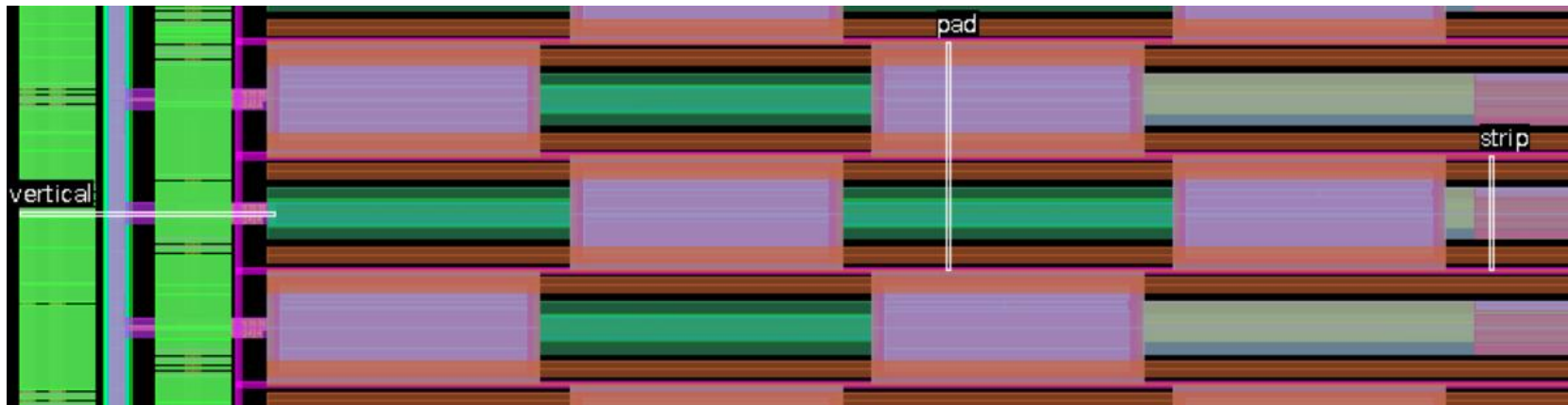
由于pad有最小尺寸的限制，需要探索缩小pitch后器件如何打线以做测试。

上半部分将一半的读出pad移到了strip的另一侧。

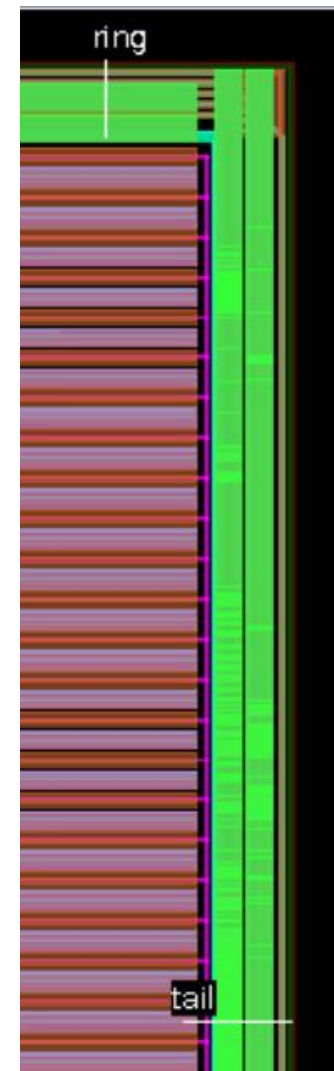
下半部分的设计与75.5 pitch的基本一致。除了pad无法缩小之外，条间距和条宽等比例缩小。

为防止上下两部分互相影响，器件中间空出一个pitch的空白区域。

目前运行中的电学仿真实验



- strip 研究单元设计
- pad 研究读出pad与邻道的串扰
- vertical 研究PTP
- bias 研究偏压pad对周围的影响
- ring 研究保护环的保护作用
- tail 研究strip终结处的电场等



总结与展望

- 以无锡上华.18 um BCD工艺节点为参考的CMOS strip sensor已基本设计完毕
 - 若可以找到用BCD工艺加工高阻片的厂家，则可以在敲定各部分细节后迅速流片；
 - 若需要用自定工艺先做探索，则需要修订结构、减少版图层数
- 下一步计划：
 - 用团队自研开源软件RASER做器件分辨能力的快速仿真
 - 收到Die后与太原理工团队设计的前端电子学、中山大学团队设计的读出系统合并做测试

参考文献

- [1] Kolanoski, H., Wermes, N., 2020. Particle detectors: fundamentals and applications, First edition.
- [2] ATLAS Collaboration. The ATLAS Experiment at the CERN Large Hadron Collider. JINST 3 (2008), p. S08003.
- [3] Capocasa, F., 2021. Electrical characterisation of stave prototypes for the ATLAS ITk Strip Detector Upgrade. 148th LHCC Meeting.
- [4] Fernández-Tejero, J., 2020. Design and Optimization of Advanced Silicon Strip Detectors for High Energy Physics Experiments.
- [5] Unno, Y., et al 2021. ATLAS17LS – A large-format prototype silicon strip sensor for long-strip barrel section of ATLAS ITk strip detector. Nucl. Inst. Meth. A 989, 164928.
- [6] Unno, Y., et al, 2005. Novel p-stop structure in n-side of silicon microstrip detector. Nucl. Inst. Meth. A 541, 40–46.
- [7] Unno, Y. et al, 1997. Beam test of a large area n-on-n silicon strip detector with fast binary readout electronics. IEEE Transactions on Nuclear Science 44, 736–742.
- [8] Hartmann, F., 2017. Evolution of Silicon Sensor Technology in Particle Physics.
- [9] Diehl, L., et al, 2022. Characterization of passive CMOS strip sensors. Nucl. Inst. Meth. A 1033, 166671.
- [10] Baselga, M., et al, 2022. Passive CMOS Strip Detectors for High Energy Particle Detection. Presented at the 2022 IEEE Nuclear Science Symposium and Medical Imaging Conference (NSS/MIC), pp. 1–3.
- [11] Rolo, M., 2024. FDMAPS development with LFoundry 110nm CIS. Presented at the meeting of MAPS detectors technologies for the FCC-ee vertex detector.