

CMOS Strip Chip – Sensor Status

Xin Shi

On behalf of CMOS Strip Chip Team

2025.07.04

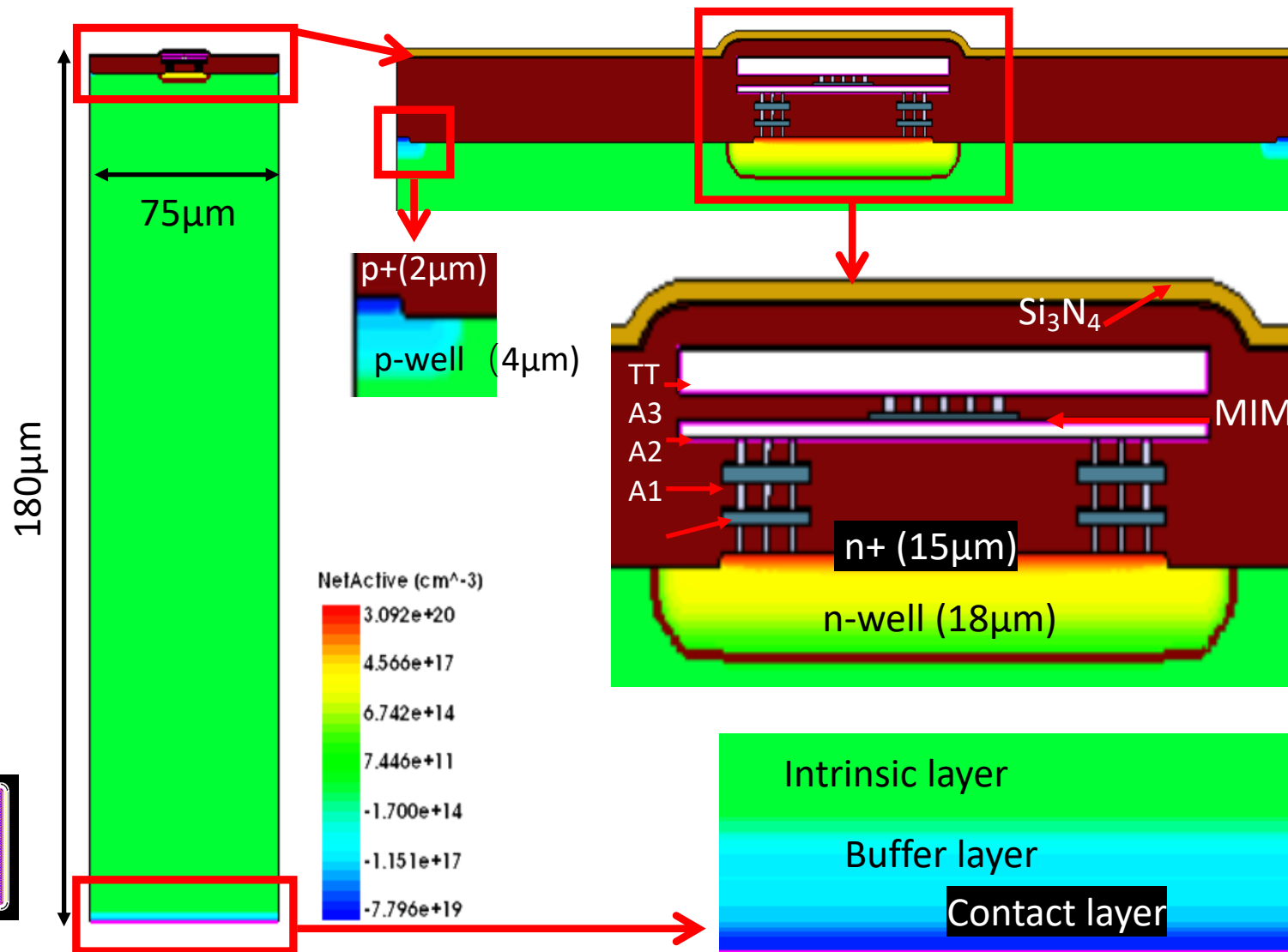
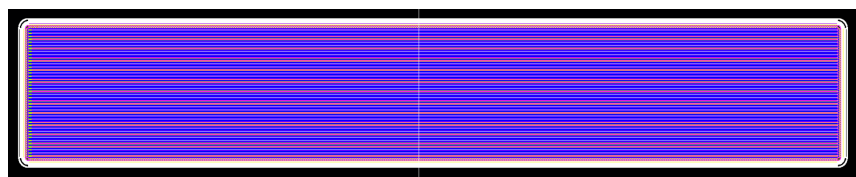
器件基本信息

- 晶圆

- $2\text{k}\Omega$ p 型
- 减薄到 $180\mu\text{m}$
- 背面注入 p+ 并退火
- 背面溅射金属

- 器件参数

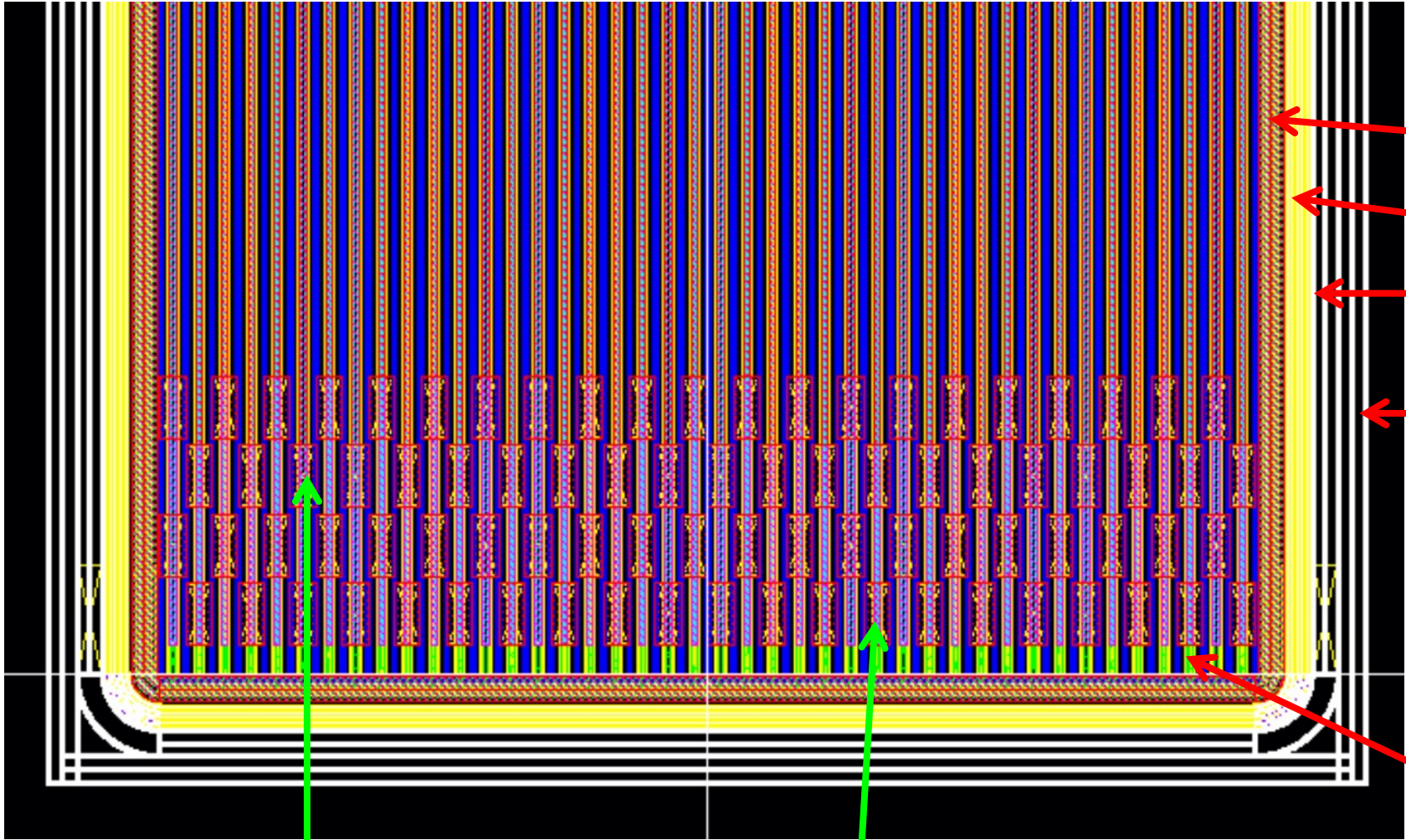
- Pitch $75.5\mu\text{m}$
- 电极宽 $18\mu\text{m}$
- AC-DC 耦合强度设计 $\sim 80\text{ pF}$
- 偏压电阻设计值 $\sim 1.6\text{ M}\Omega$



器件结构总览

电极条 (橙色)

p-stop (蓝色)



偏压环 (较宽, 橙色)

保护环 (黄色)

终结环 (白色有圆角)

划片道 (白色无圆角)

偏压电阻 (绿色)

AC pad (红色方框, 靠上两排)

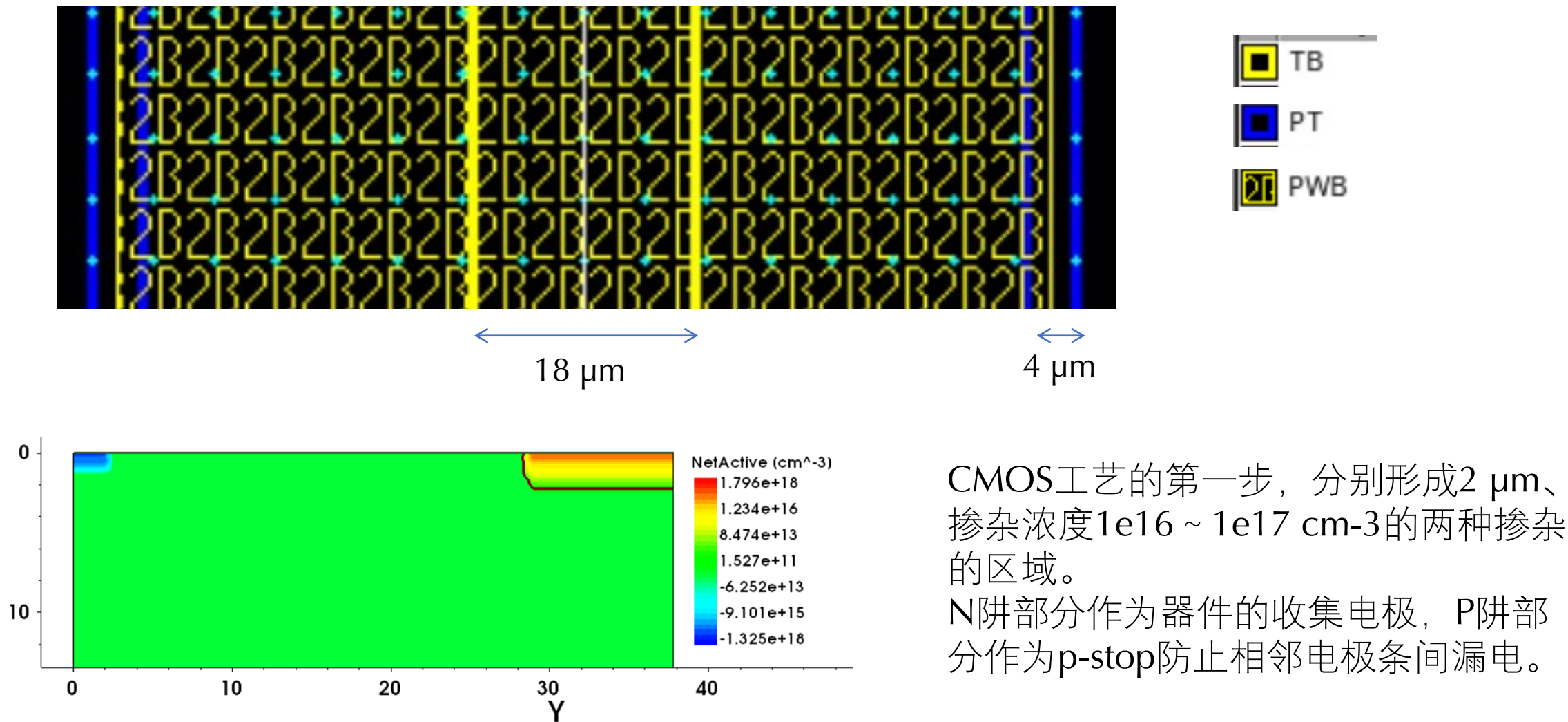
DC pad (红色方框, 靠下两排)

图例说明

- TB: N阱
- TO: 有源区Active, 只有有源区可以连金属
- SP: p+
- SN: n+
- GT: 多晶硅 (gate)
- CP: 最上层开窗 (裸出AT用来打线)
- PT: P阱
- SI: Salicide自对准硅化物的阻挡层。Salicide 会默认出现在所有有源区和多晶硅上, 电阻很低
- HR: 高电阻区域的标记层, 不对应真实结构
- PWB: P阱阻挡层
- W1-W3: 第一到第三层钨通孔
- A1-A3: 第一到第三层金属
- WT、AT/MTT: 最顶层的通孔和金属
- MCT: 在A3正上方、和A3之间有一层很薄的金属介质、用来和A3之间形成大电容的层
- SCRIBE: 划片道
- SEALRING: 密封环, 通常在器件的最外侧用来防止芯片漏电

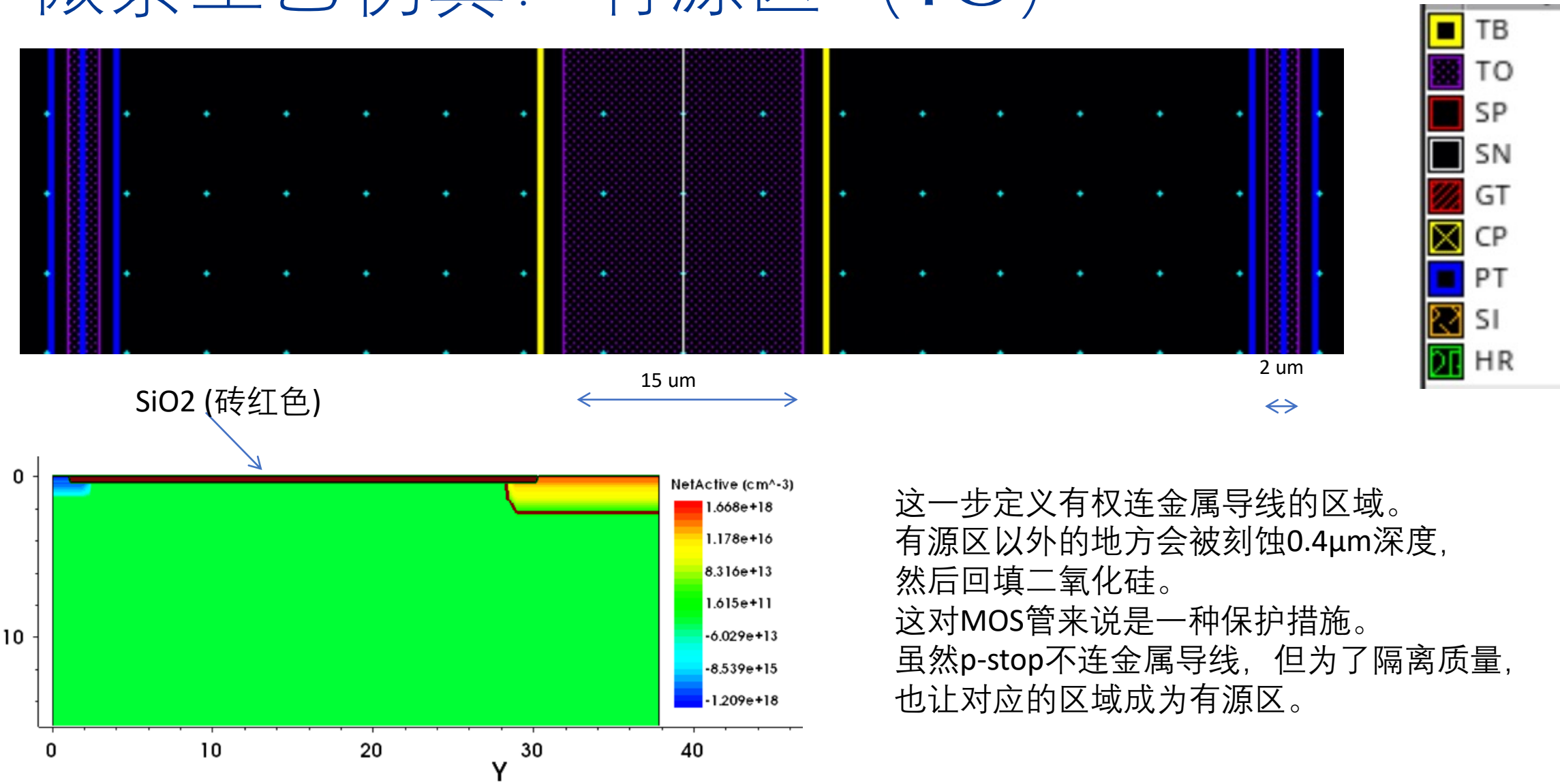
	TB
	TO
	SP
	SN
	GT
	CP
	PT
	SI
	HR
	PWB
	W1
	A1
	W2
	A2
	W3
	A3
	WT
	MCT
	MTT
	SCRIBE
	SEALRING

微条工艺仿真：阱注入 (TB&PT&PWB)



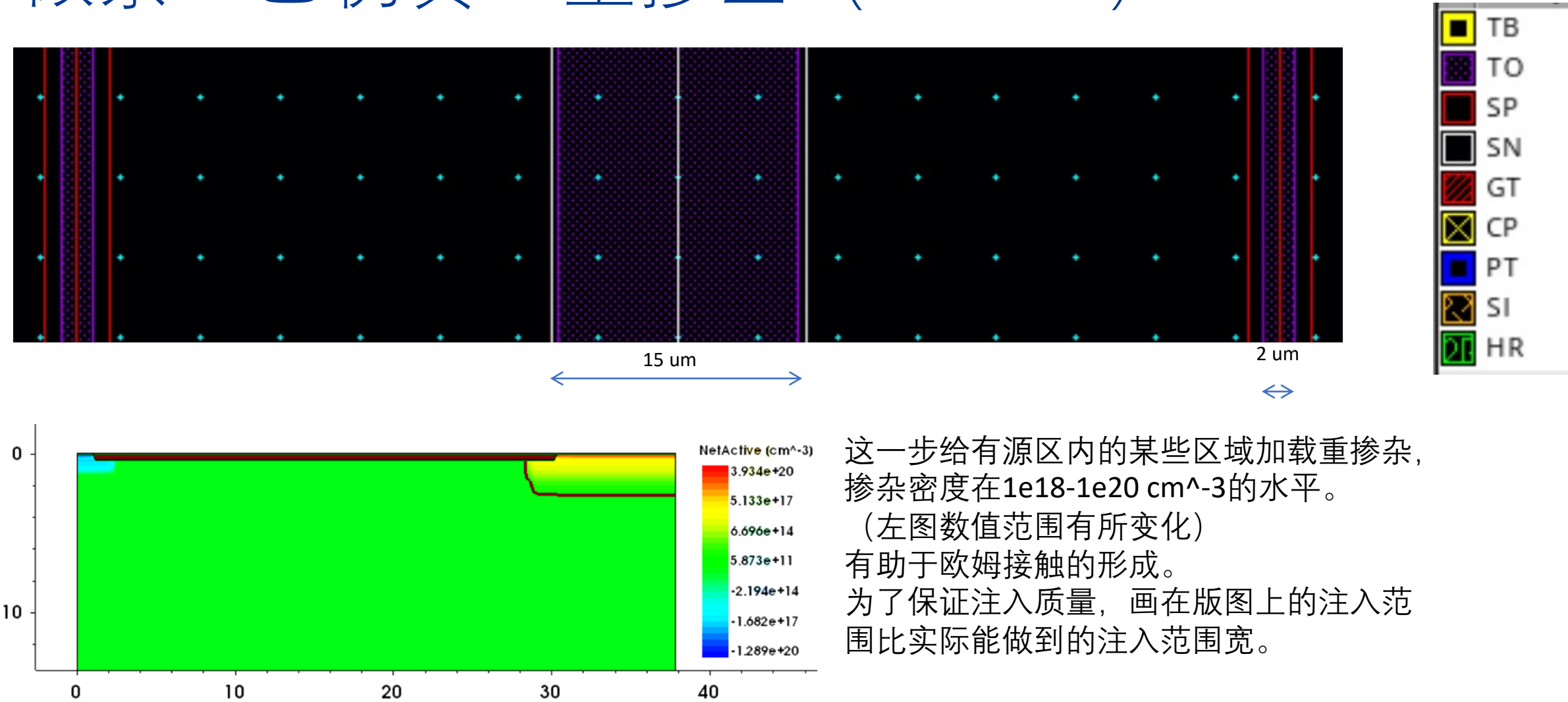
CMOS工艺的第一步，分别形成2 μm 、掺杂浓度 $1\text{e}16 \sim 1\text{e}17 \text{ cm}^{-3}$ 的两种掺杂的区域。
N阱部分作为器件的收集电极，P阱部分作为p-stop防止相邻电极条间漏电。

微条工艺仿真：有源区 (TO)



这一步定义有权连金属导线的区域。
有源区以外的地方会被刻蚀0.4 μm 深度，
然后回填二氧化硅。
这对MOS管来说是一种保护措施。
虽然p-stop不连金属导线，但为了隔离质量，
也让对应的区域成为有源区。

微条工艺仿真：重掺区 (SN&SP)



这一步给有源区内的某些区域加载重掺杂，掺杂密度在 $1\text{e}18\text{-}1\text{e}20\text{ cm}^{-3}$ 的水平。
(左图数值范围有所变化)
有助于欧姆接触的形成。
为了保证注入质量，画在版图上的注入范围比实际能做到的注入范围宽。

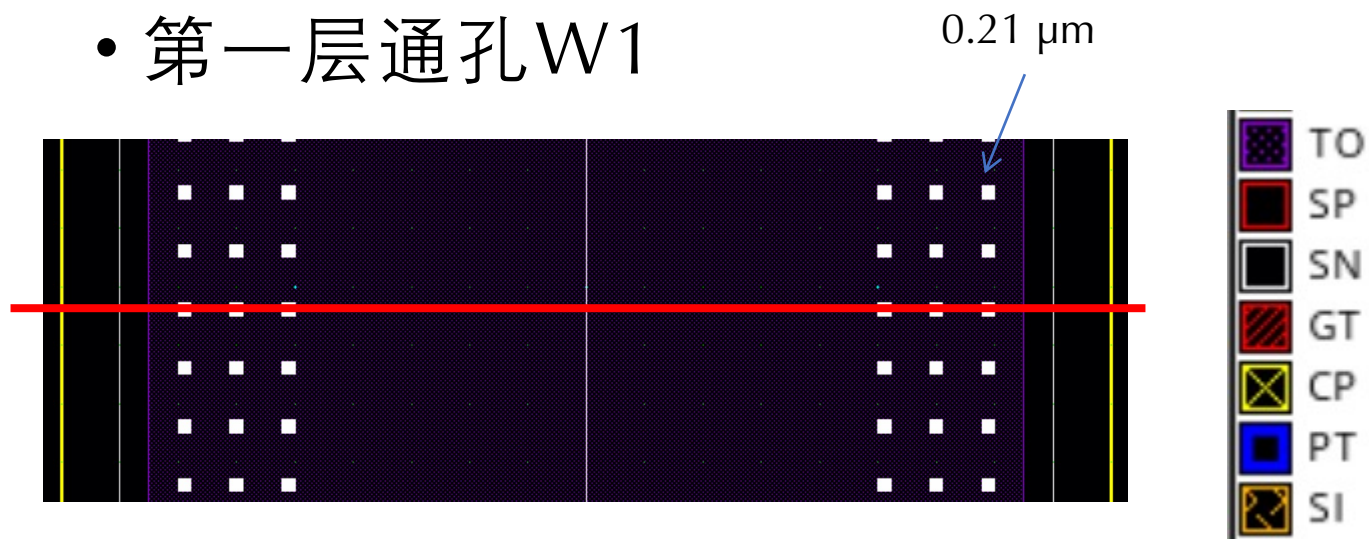
电极条工艺仿真

- Salicide 形成
- 不加SI的TO/GT会默认添加改善金属半导体接触质量



粉色为硅，棕色为二氧化硅，浅棕色为硅化物

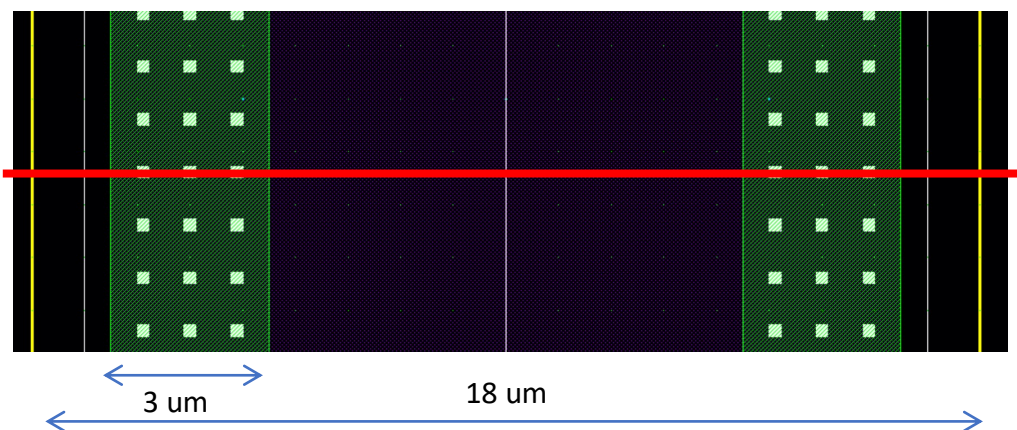
- 第一层通孔W1



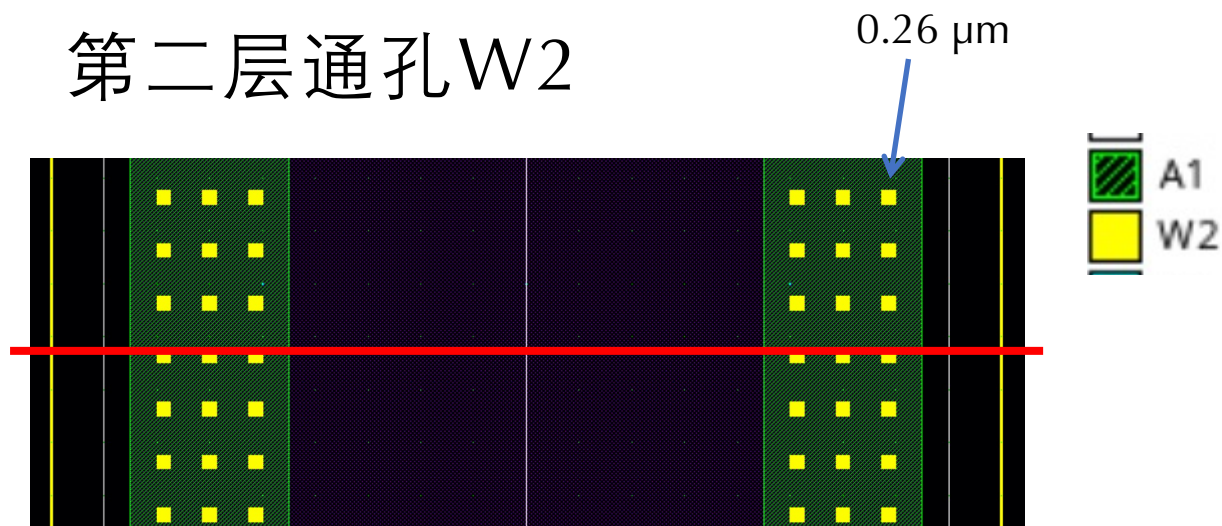
浅灰色为钨

电极条工艺仿真

第一层金属A1



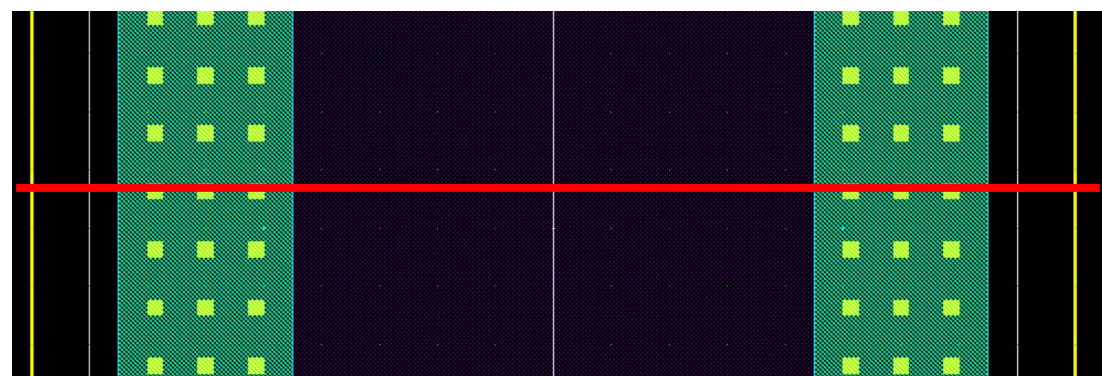
第二层通孔W2



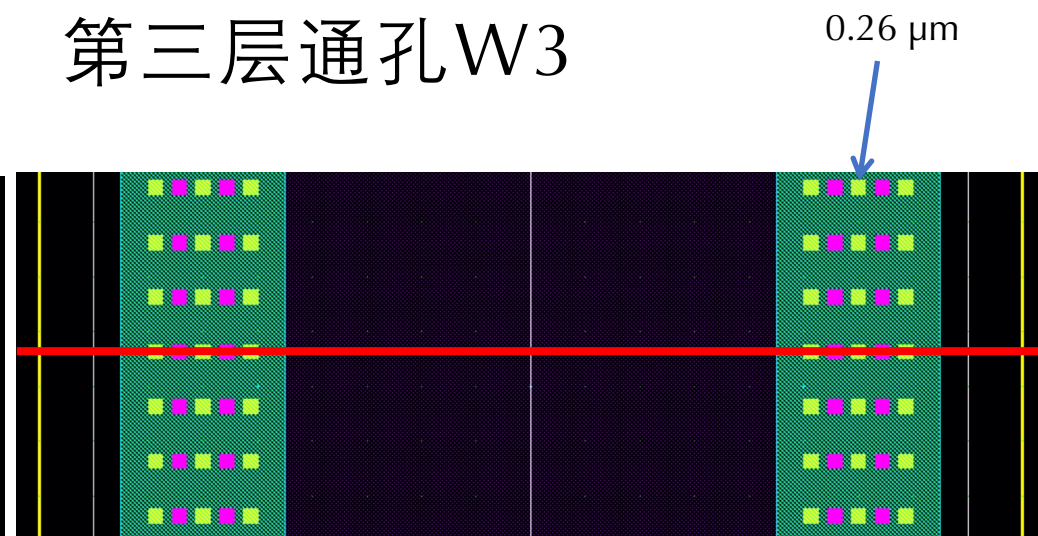
深灰色为铝

电极条工艺仿真

第二层金属A2



第三层通孔W3



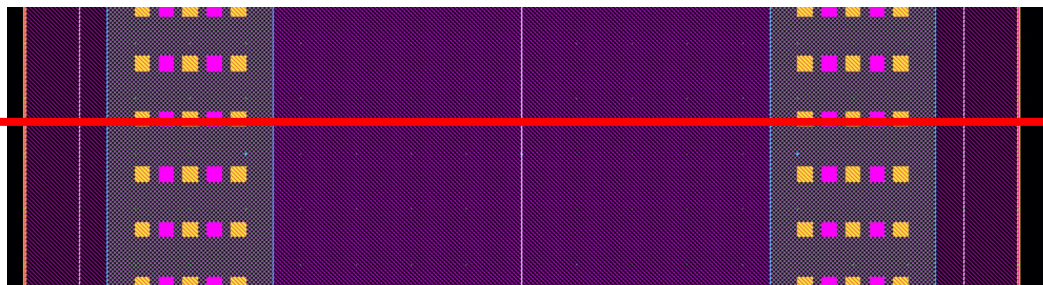
3 μm

18 μm

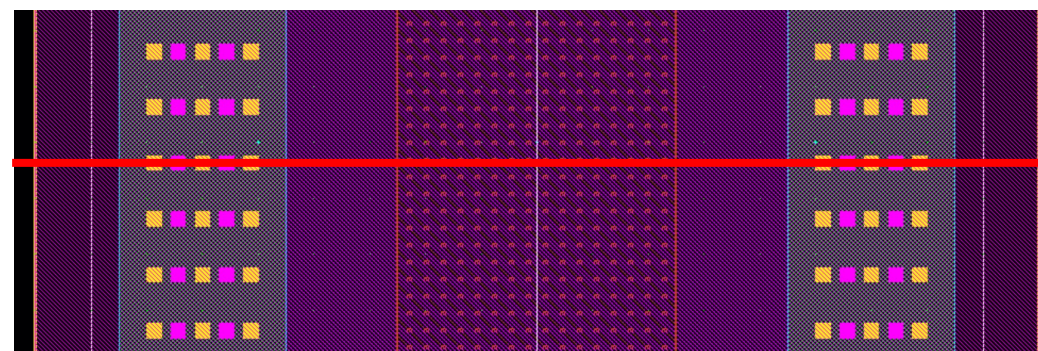


电极条工艺仿真

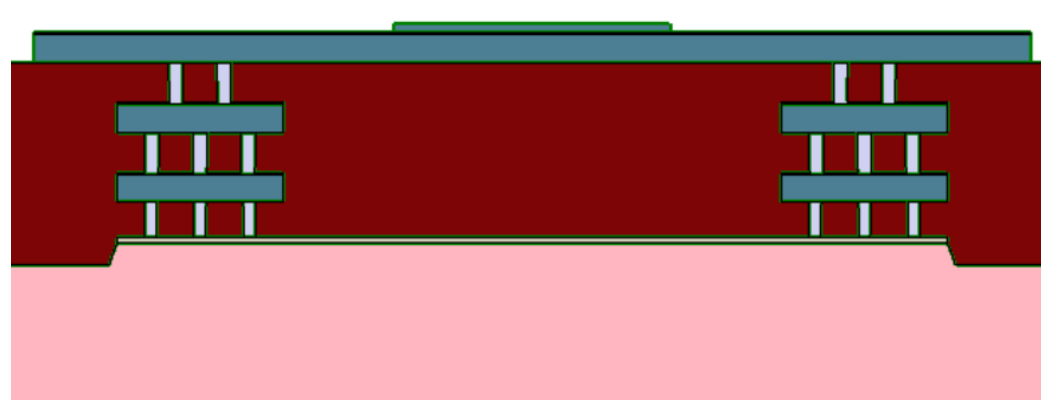
第三层金属A3



电容上极板MCT



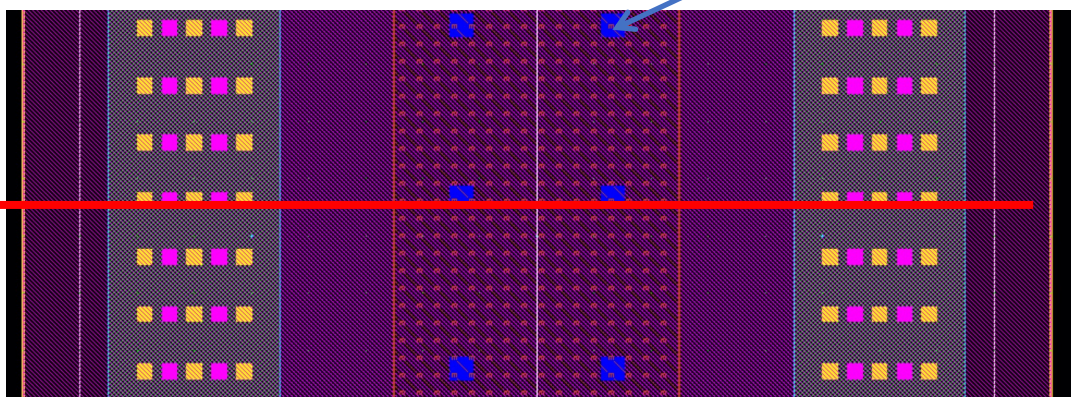
5 μm



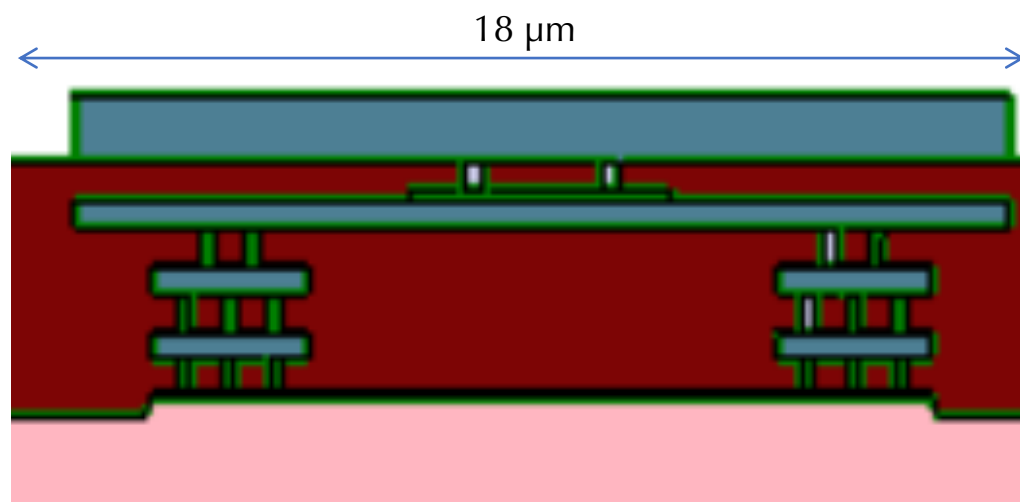
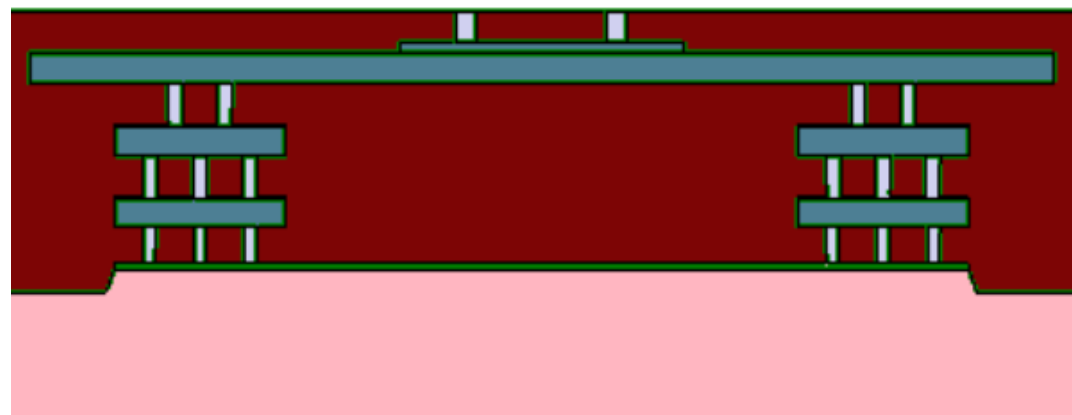
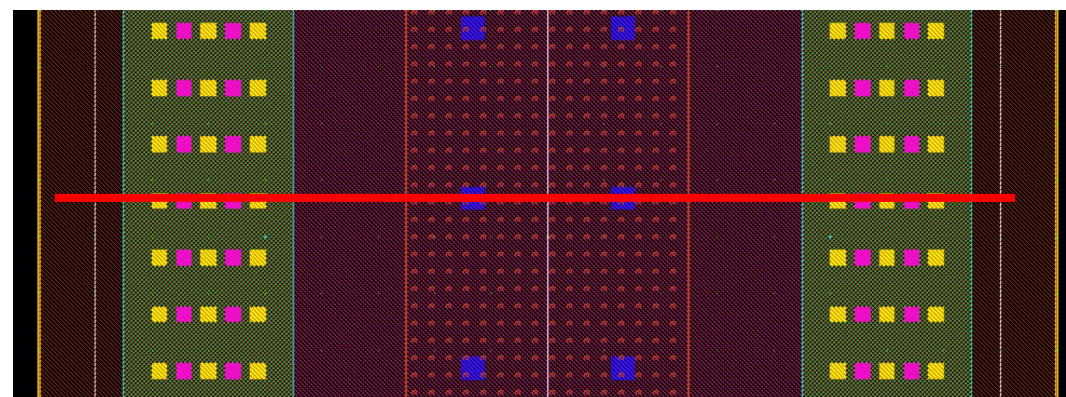
电极条工艺仿真

第四层通孔WT

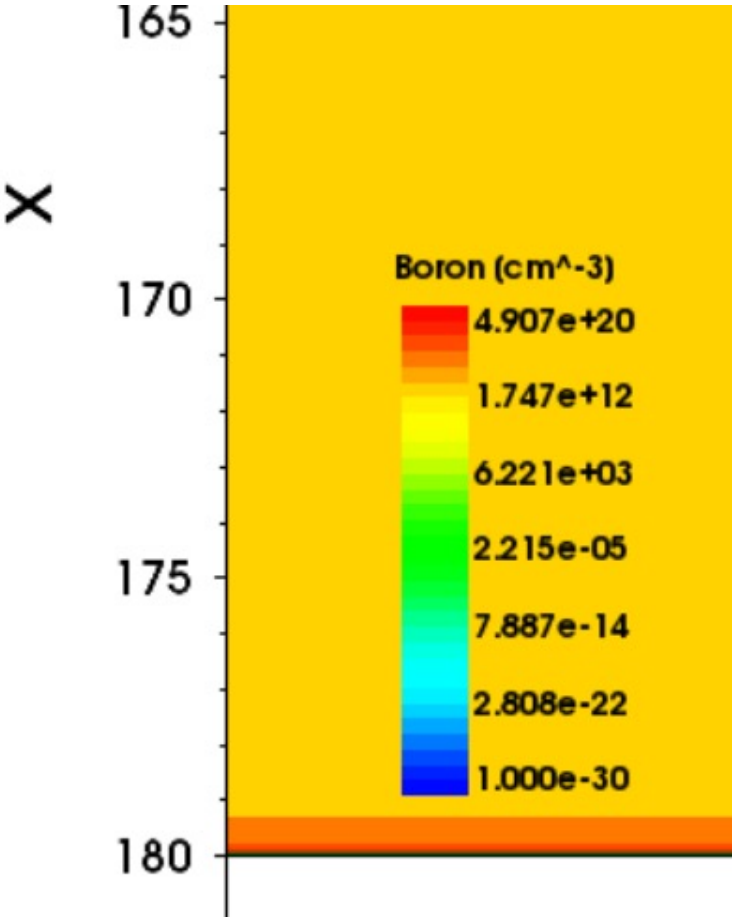
0.36 μm



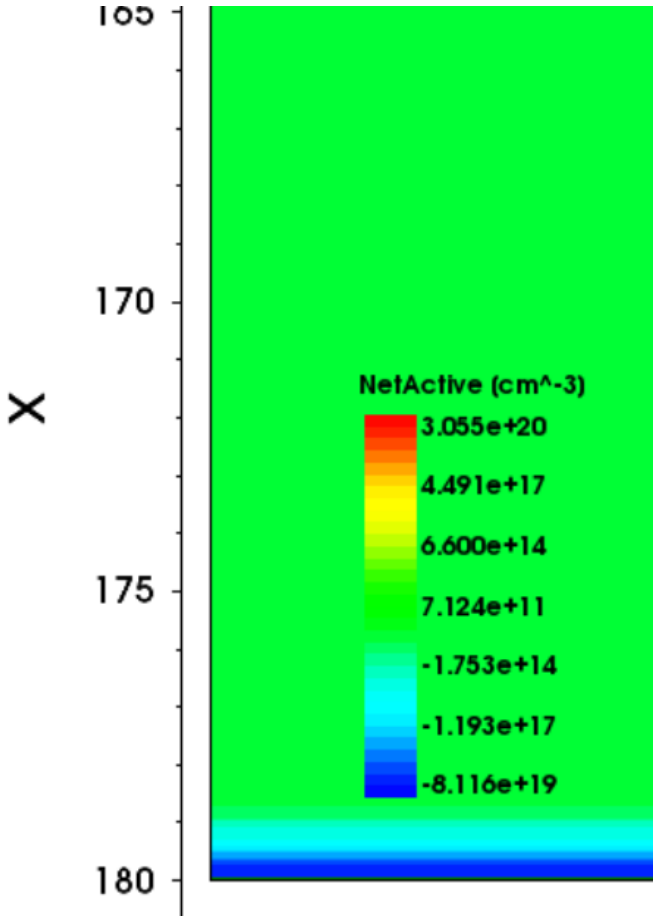
最上层金属MTT



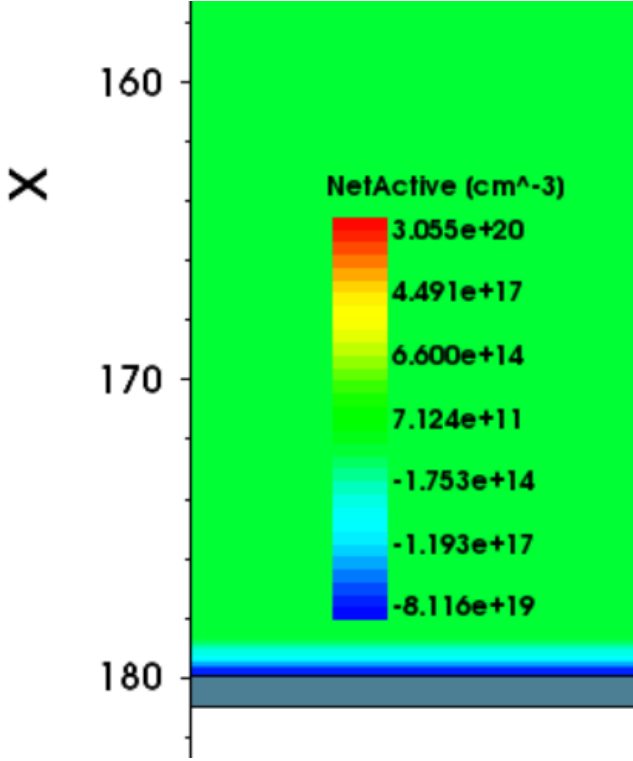
背部注入仿真



背部注入中-高剂量的两批硼离子

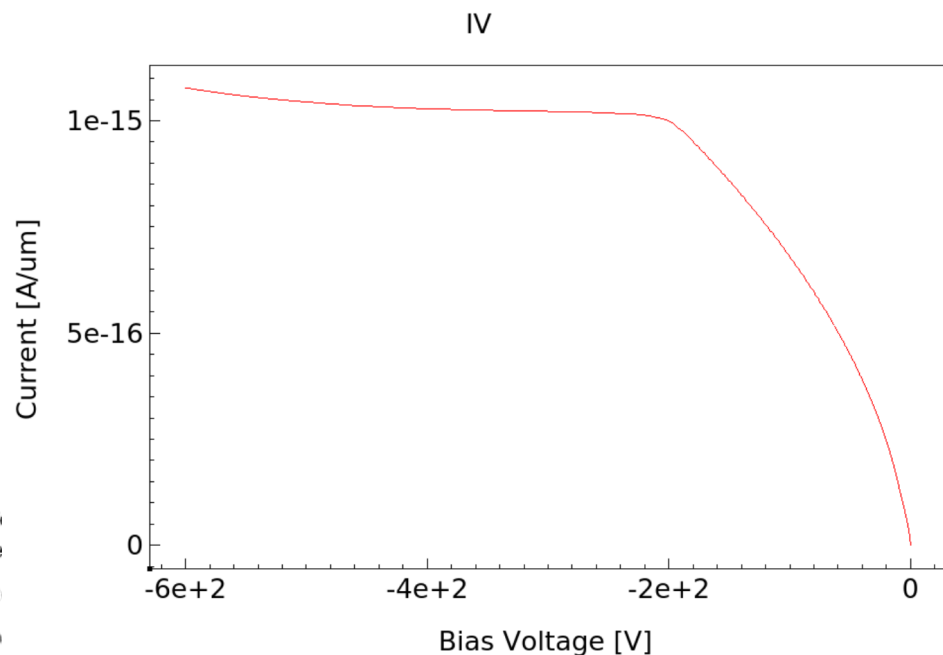
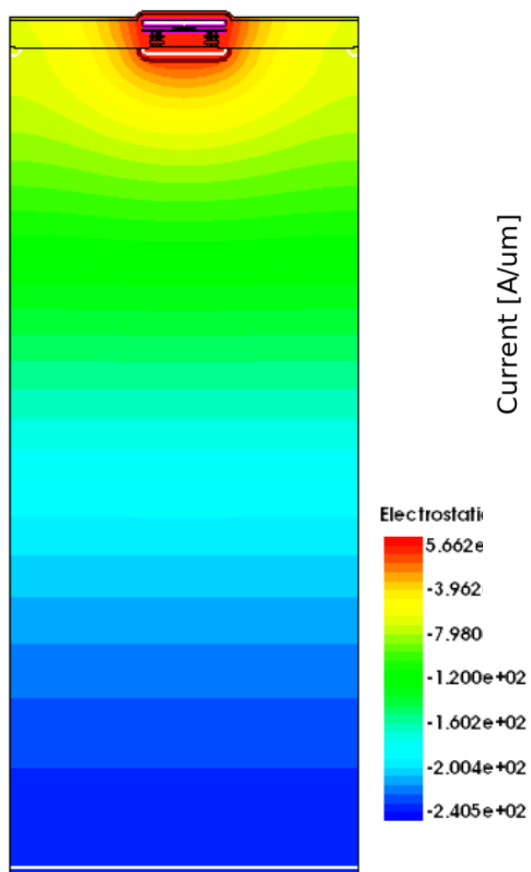


退火激活杂质后的有效掺杂

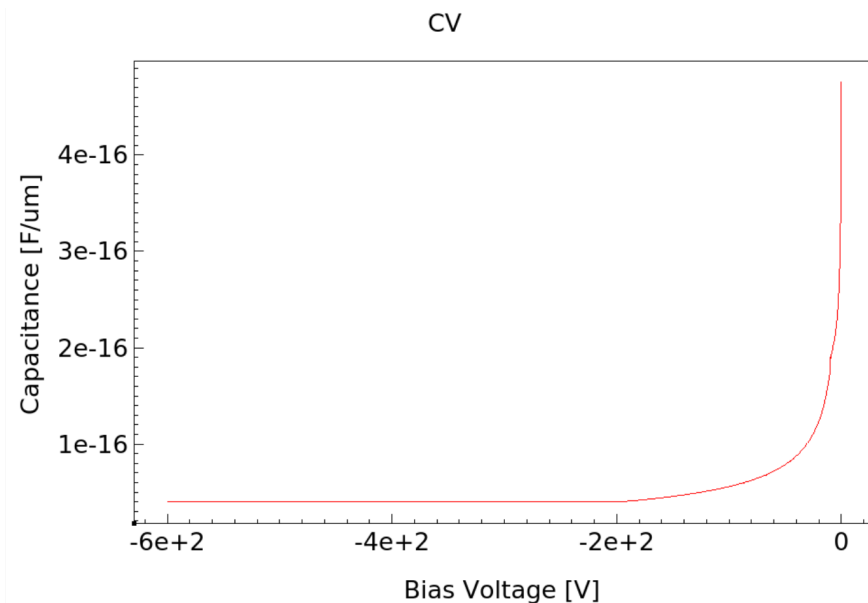


金属生长后

电极条电学仿真：单个道



器件的IV曲线
每道漏电流约为 20pA,
单位面积漏电流 1.32 nA/cm^2



器件的CV曲线
耗尽时DC电极与背板间
电容约为0.8pF

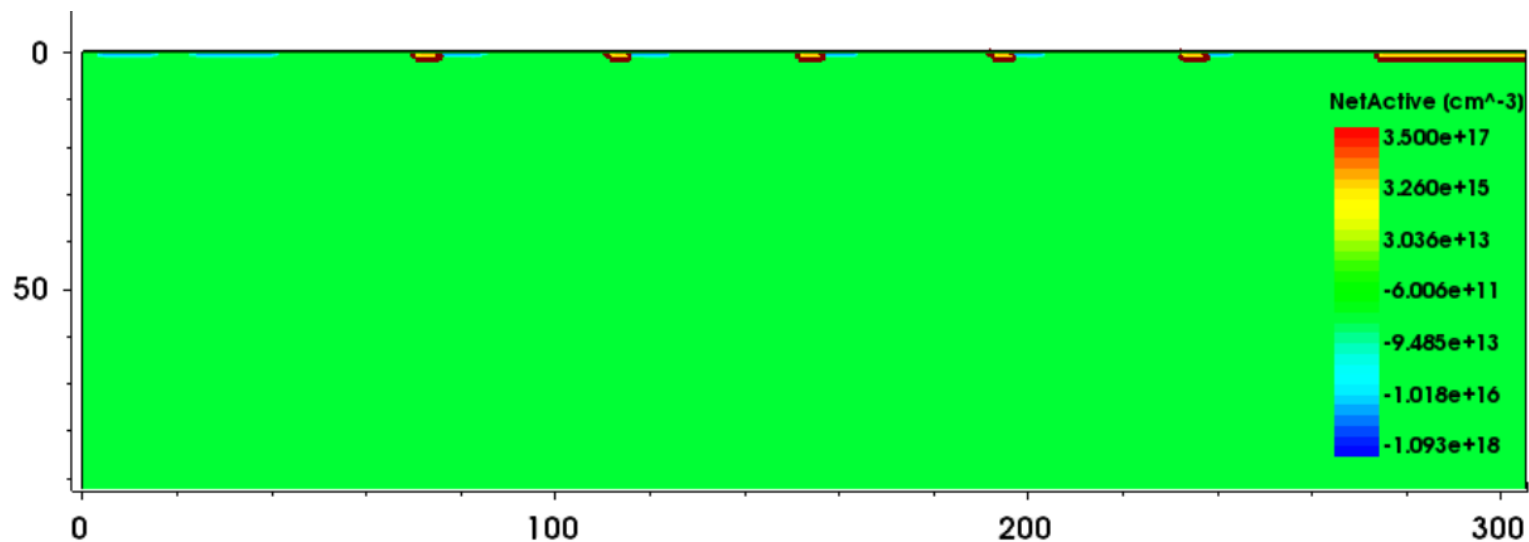
底部加偏压-240V时器件电场分布
此时器件已经耗尽

外环工艺仿真：阱注入 (TB&PT&PWB)

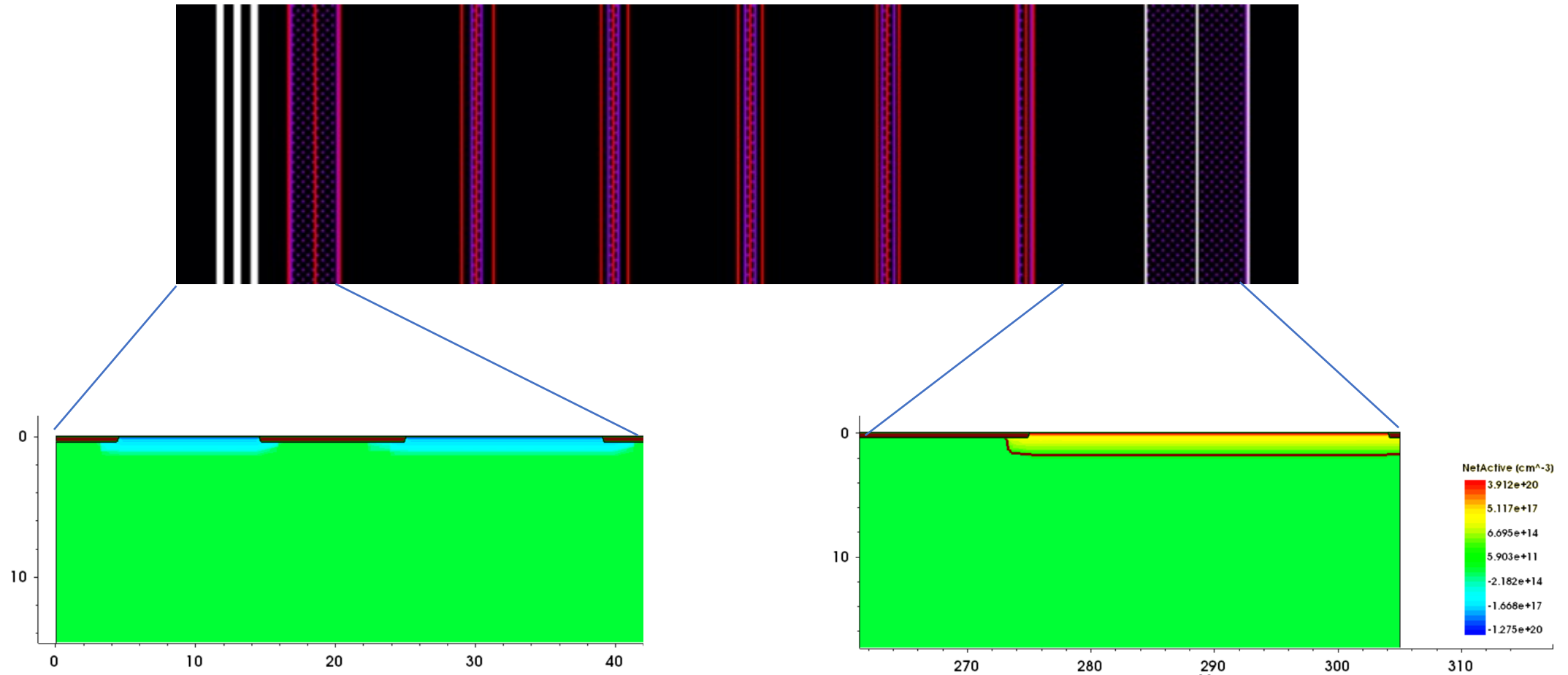


用5层嵌套的PN结的环保护器件。

最外侧的SEALRING起定义器件边界的作用

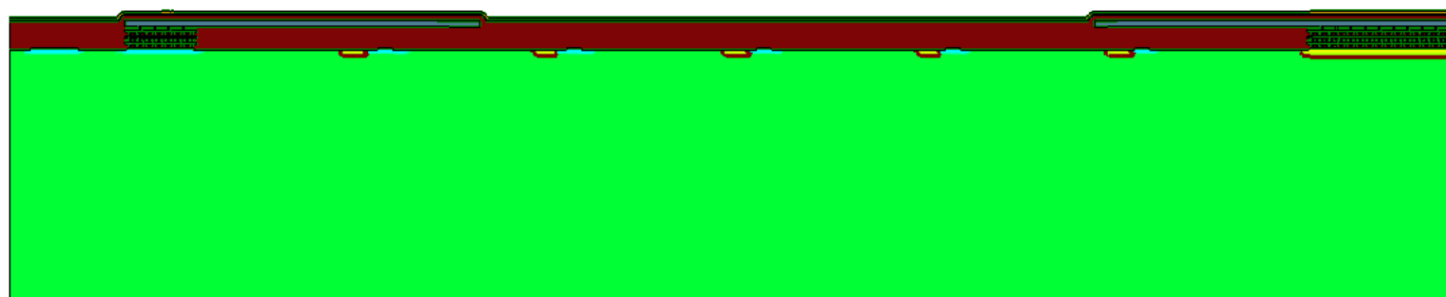
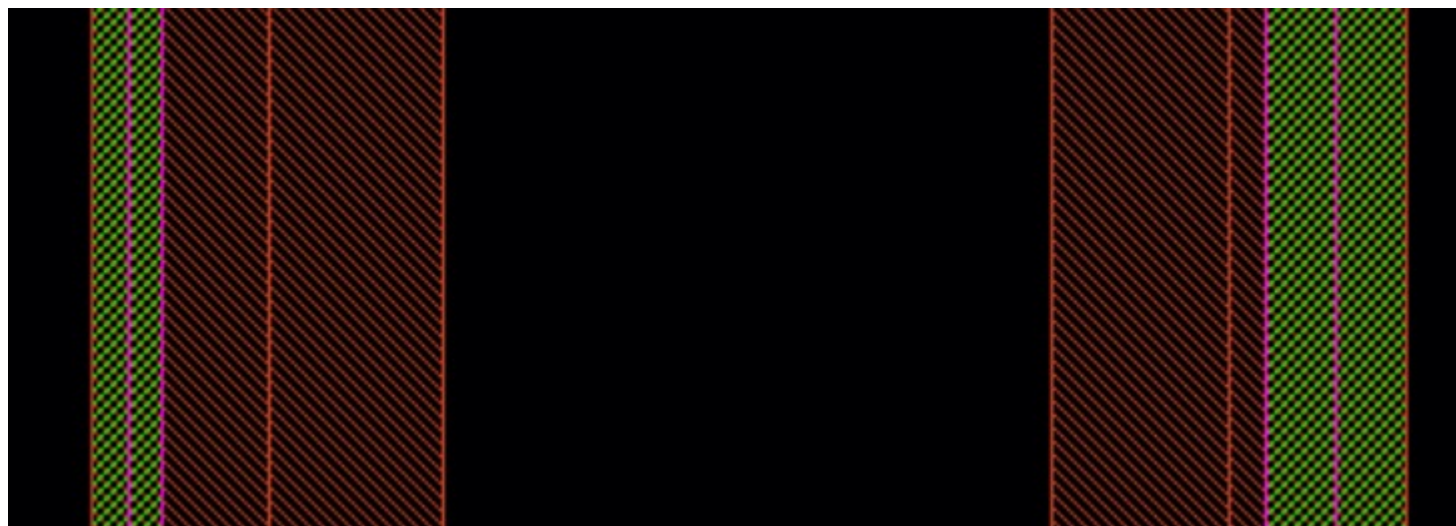


外环工艺仿真：有源&重掺区 (TO&SN&SP)



在需要形成接触的终结环（左）和偏压环（右）上形成重掺，预备做接触

外环工艺仿真：金属 (Wn&An)



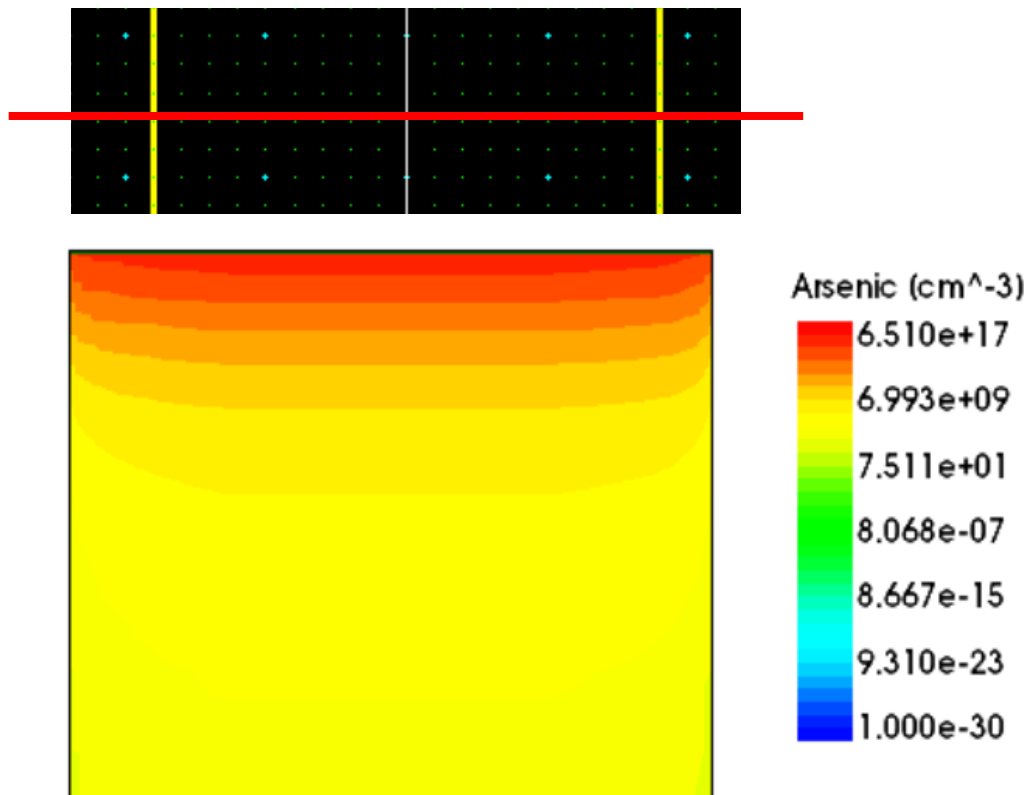
- 中间五层保护环悬空，最内层的偏压环和最外层的终结环用环型的金属导线引出，用来加载对应的偏压（偏压环载0V，终结环载-200 ~ -300V）

	TB
	TO
	SP
	SN
	GT
	CP
	PT
	SI
	HR
	PWB
	W1
	A1
	W2
	A2
	W3
	A3
	WT
	MCT
	MTT
	SCRIBE
	SEALRING

电阻工艺仿真

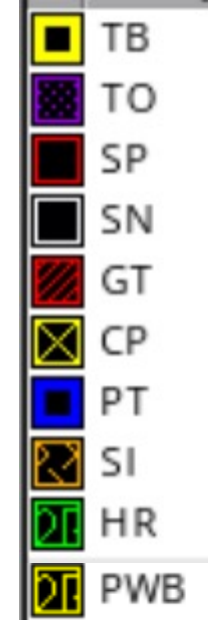
1. N阱 (TB) 形成

仅作为电极条延伸，与电阻无关



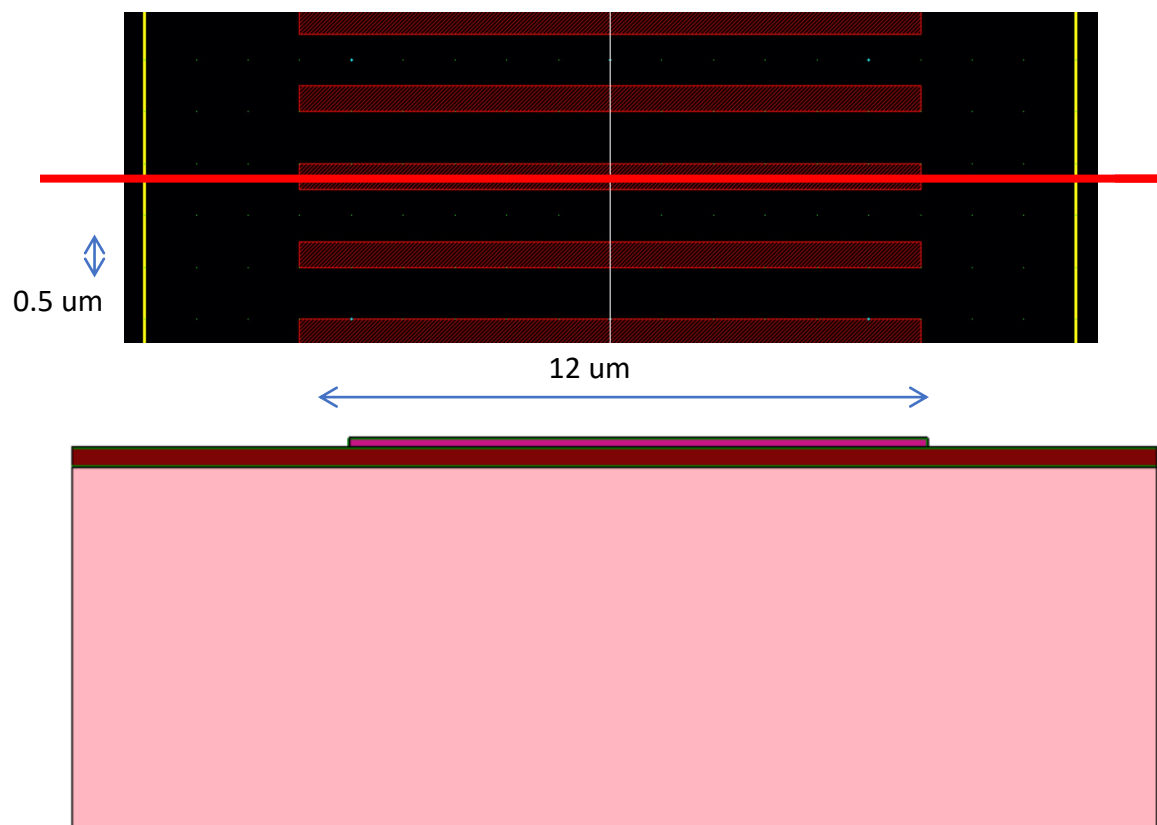
2. 生成STI

电阻附近无金半接触开窗，
一层二氧化硅将硅与接下来
要制备的多晶硅区域隔离开

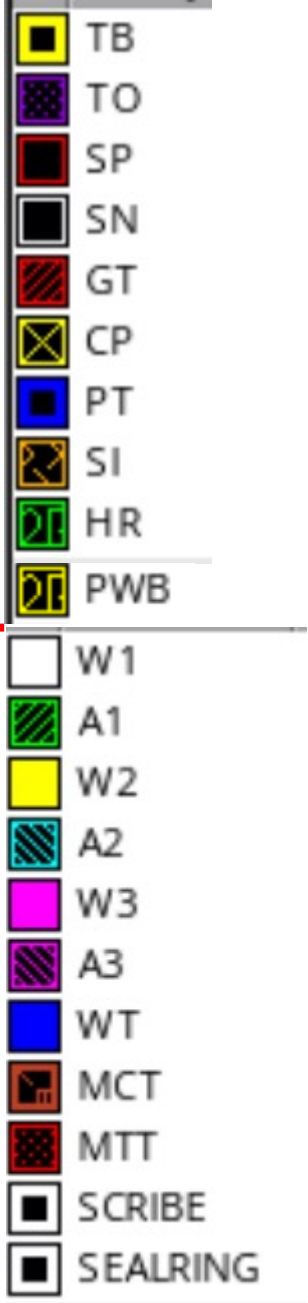
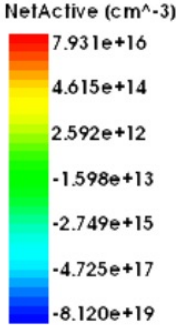
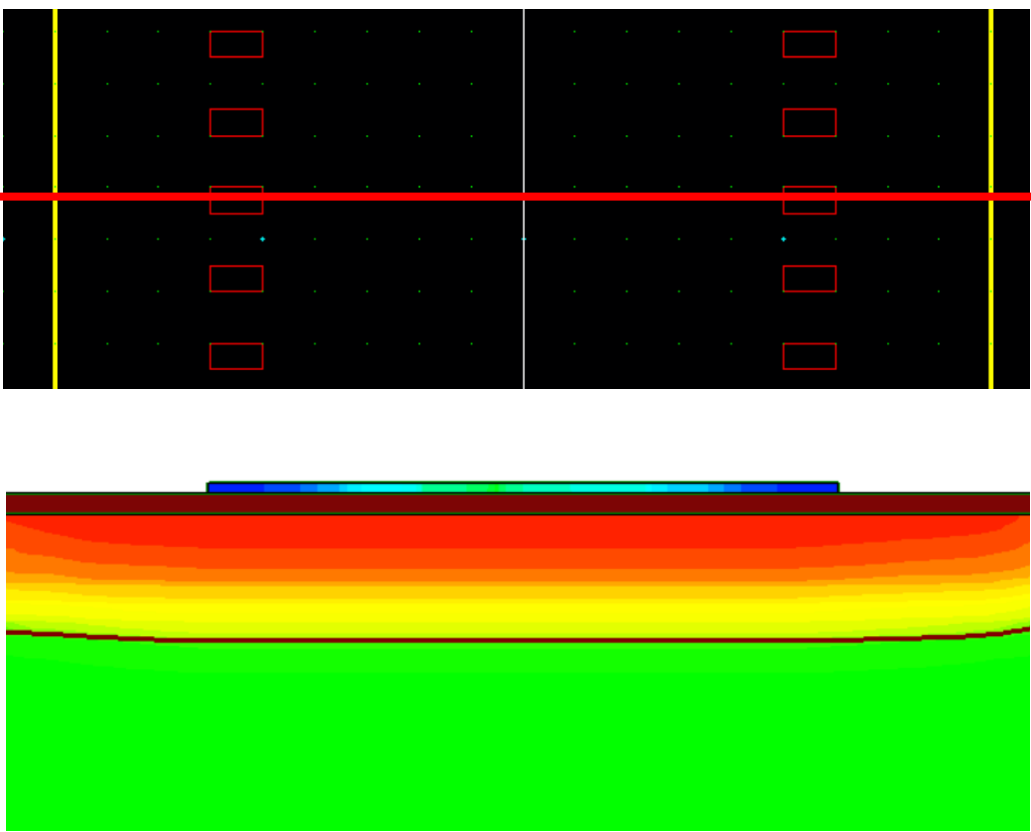


电阻工艺仿真

3. 生成多晶硅 (GT)

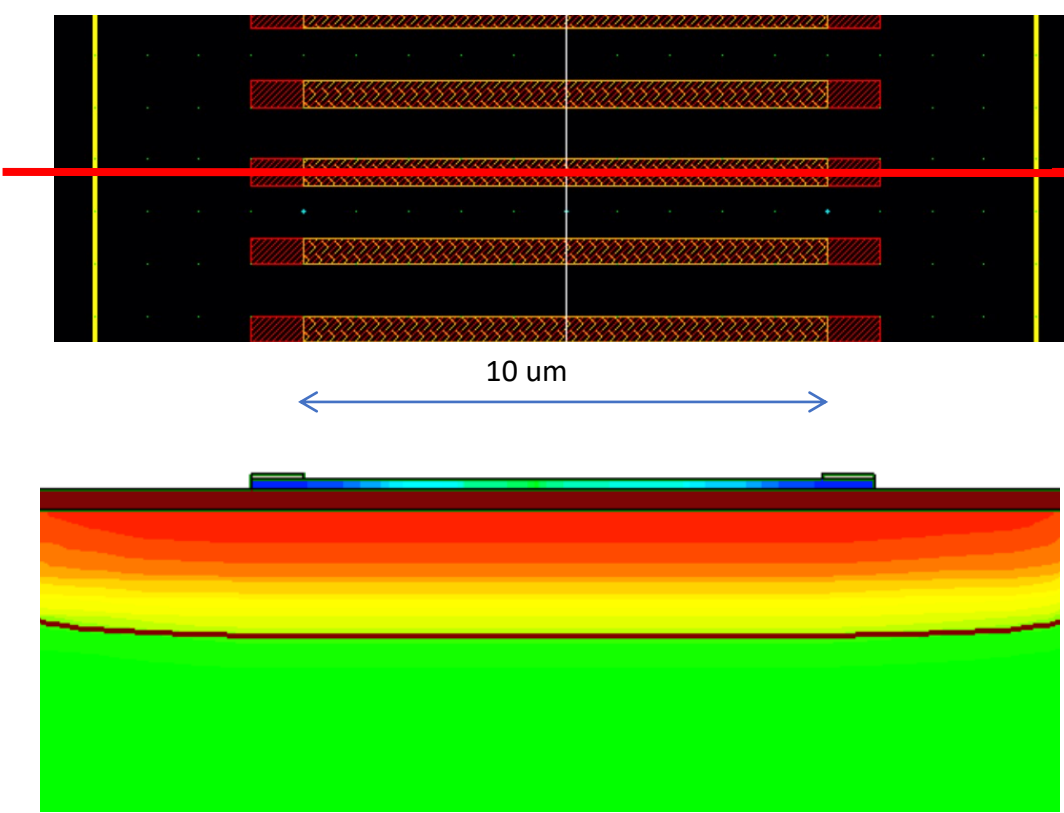


4. SP注入并退火

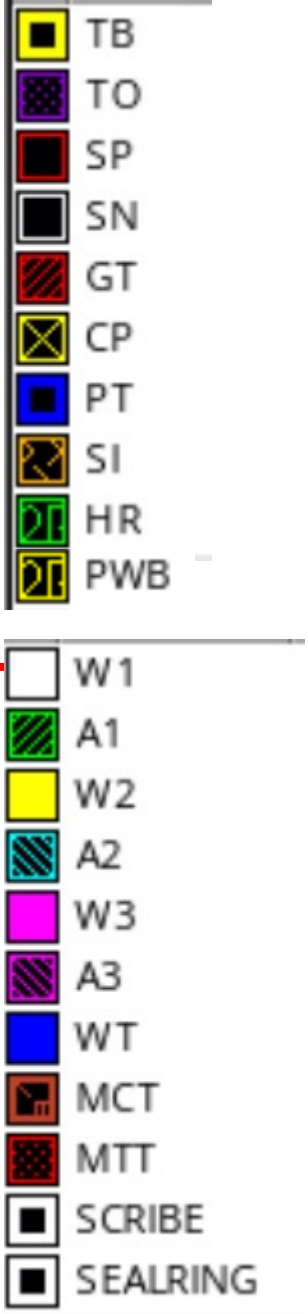
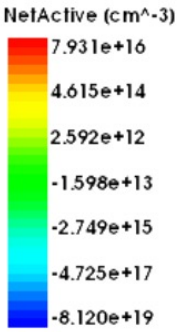
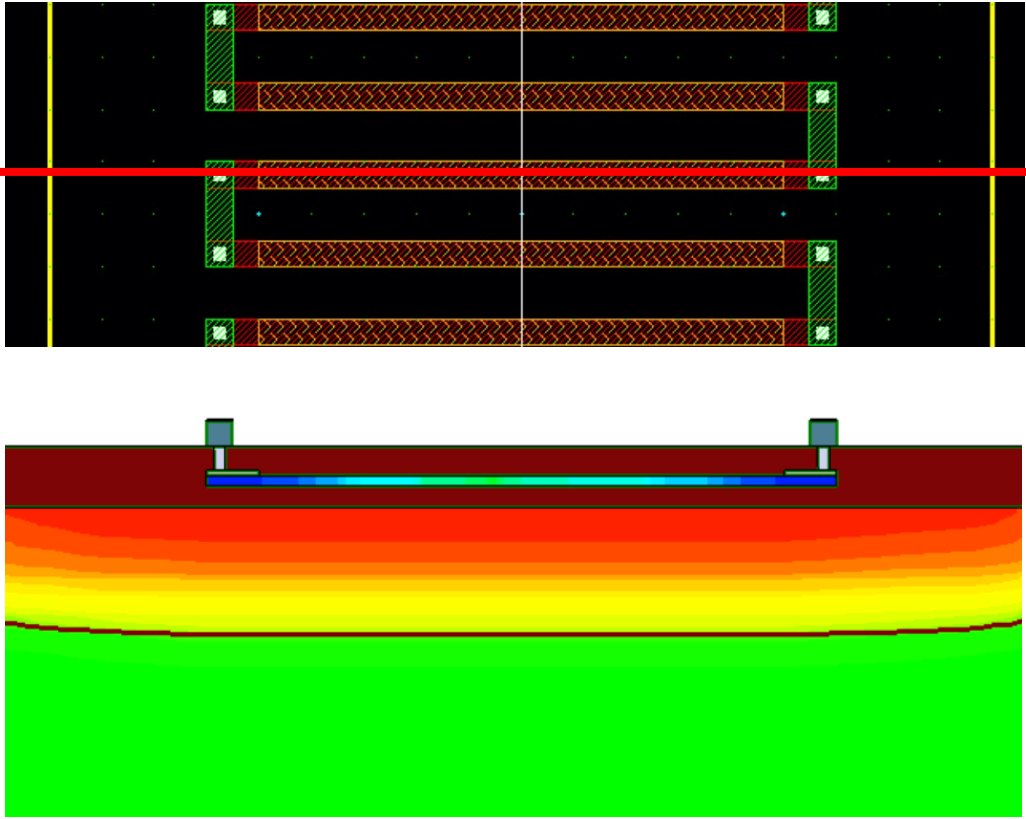


电阻工艺仿真

5. 生成Salicide
SI会阻挡Salicide生成

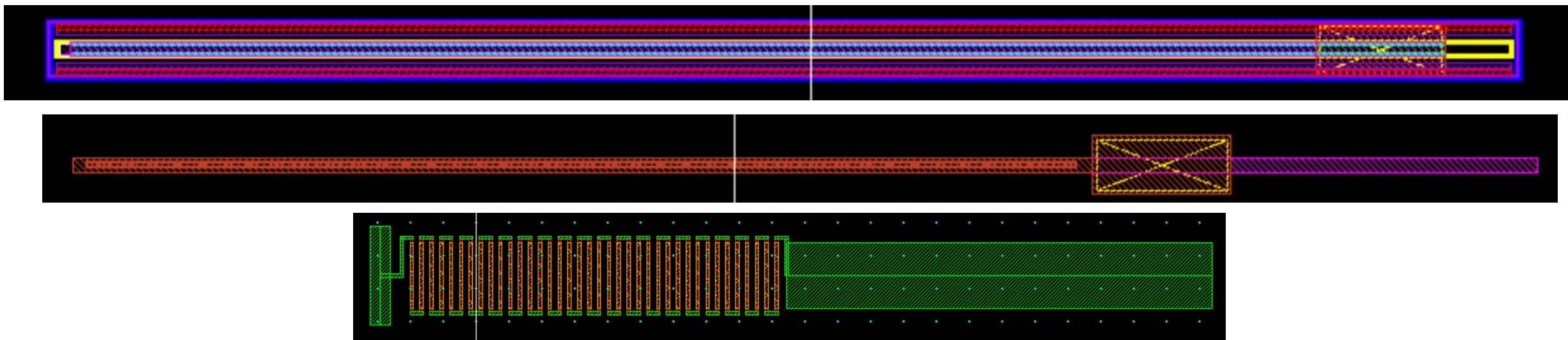


6. 生成W1和A1
作为各段电阻之间的导线

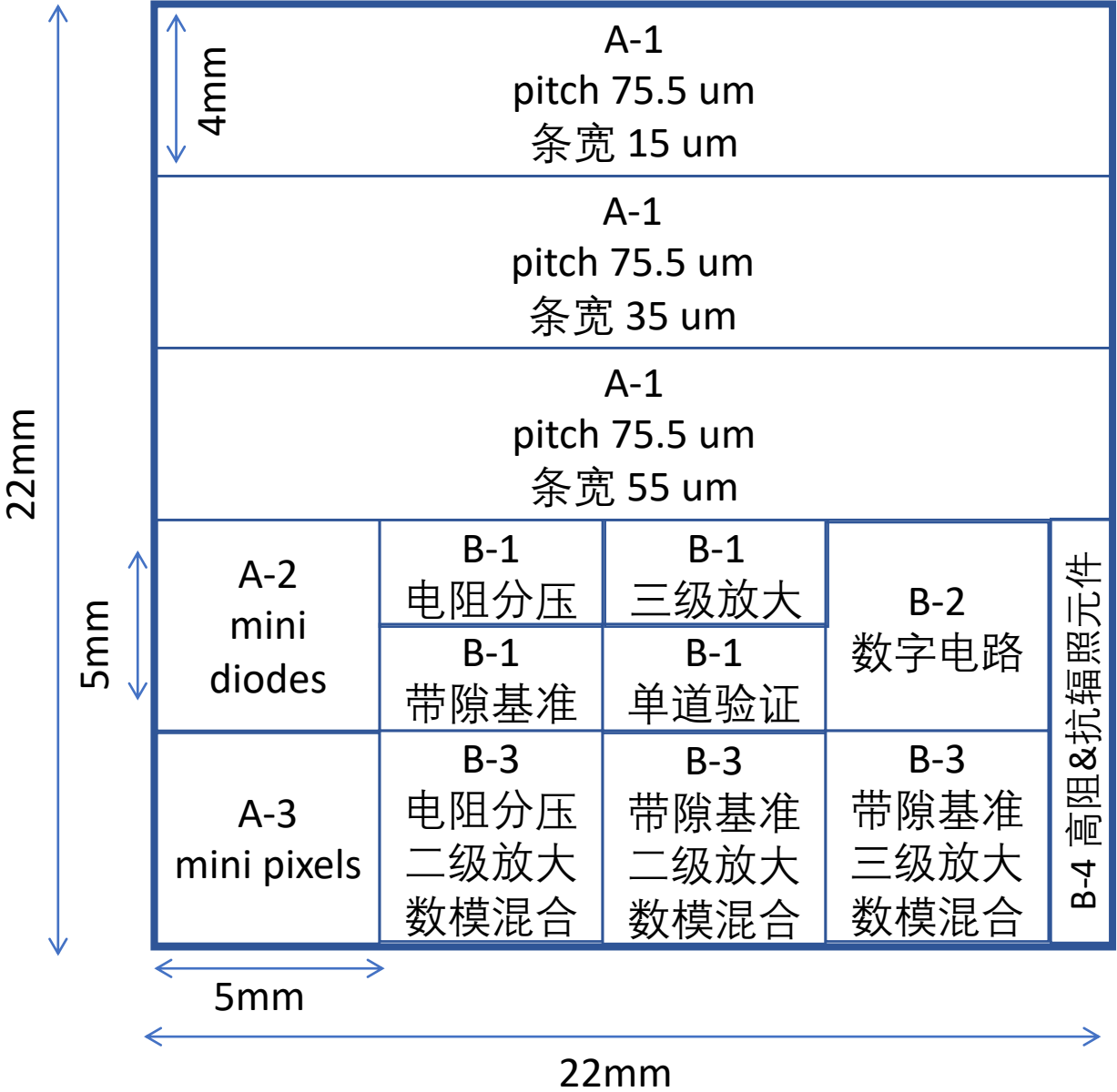


LVS (Layout Versus Schematic) 检查进展

- 器件由偏压环（可以被解释为二极管）和若干微条构成
- 微条又可以被定义为以下三部分：
 - 直流微条（二极管/电流源）
 - 直流-交流耦合部分（MIM电容）
 - 偏压电阻（多晶硅串联电阻及端口）
- 目前已经将以上三部分拆解为各自的版图，正在尝试定义symbol及schematic



版图规划

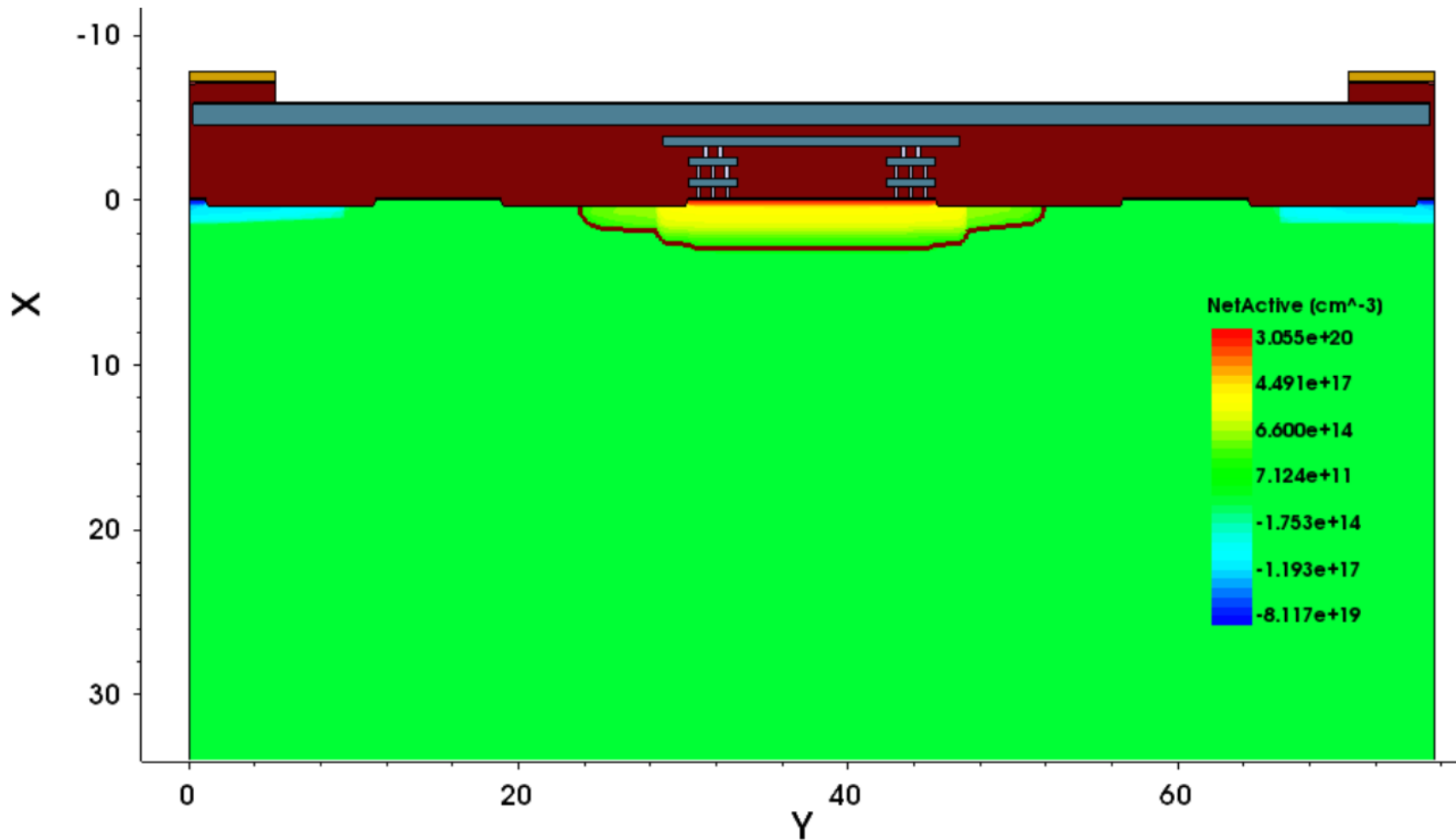


总结

- 2k晶圆180 μm 厚度的Passive sensor版图主要由四部分构成：
 - pitch 75.5 μm 、宽18 μm 、间隔宽4 μm 的p-stop的电极条
 - 与电极条DC或AC耦合的、宽75 μm 、长180 μm 的pad
 - 连接电极条与偏压环的偏压电阻
 - 偏压环、保护环、终结环等边缘保护装置
- 经过DRC检查和工艺仿真验证，器件符合预期

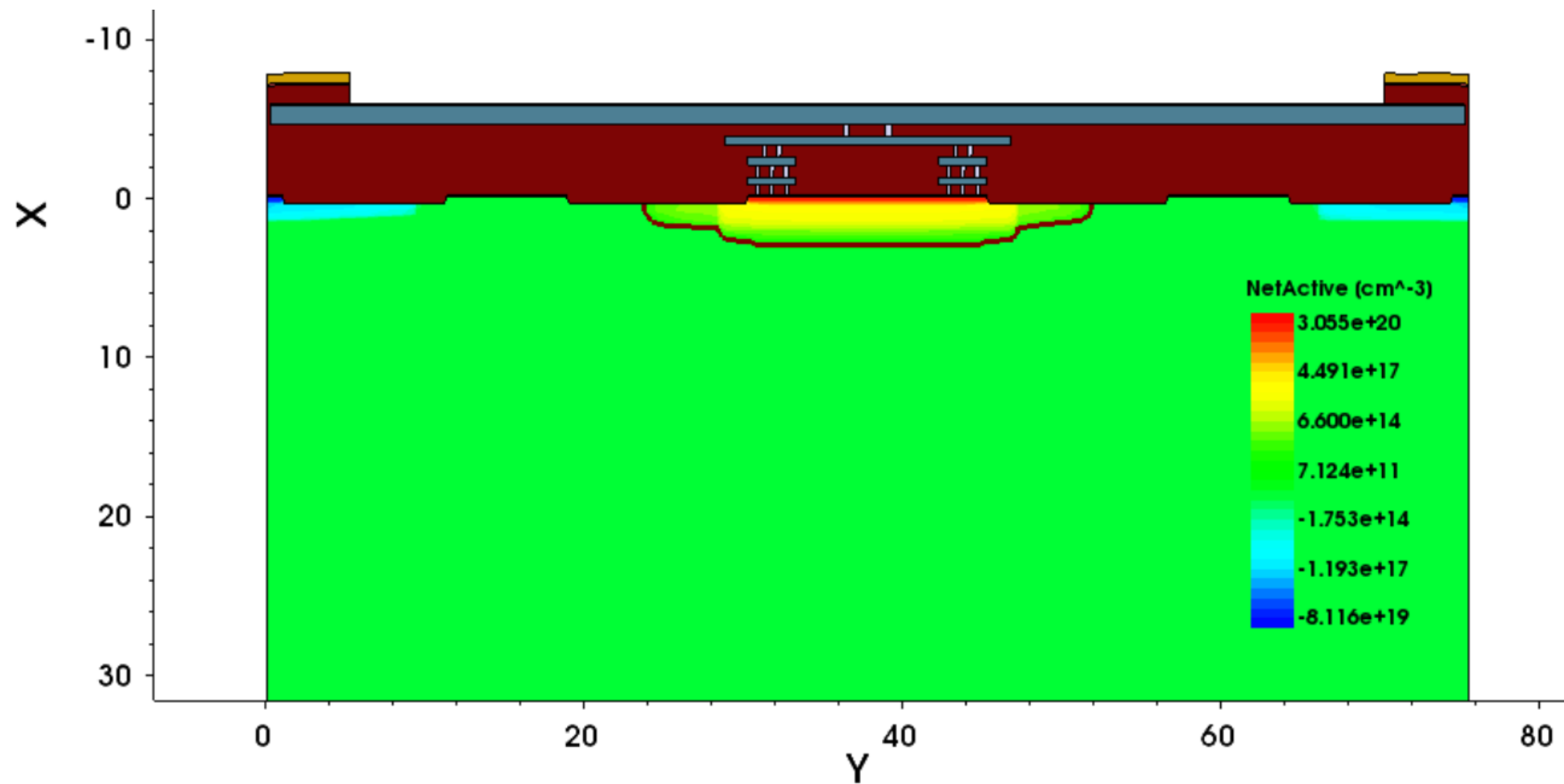
补充材料

AC pad工艺仿真



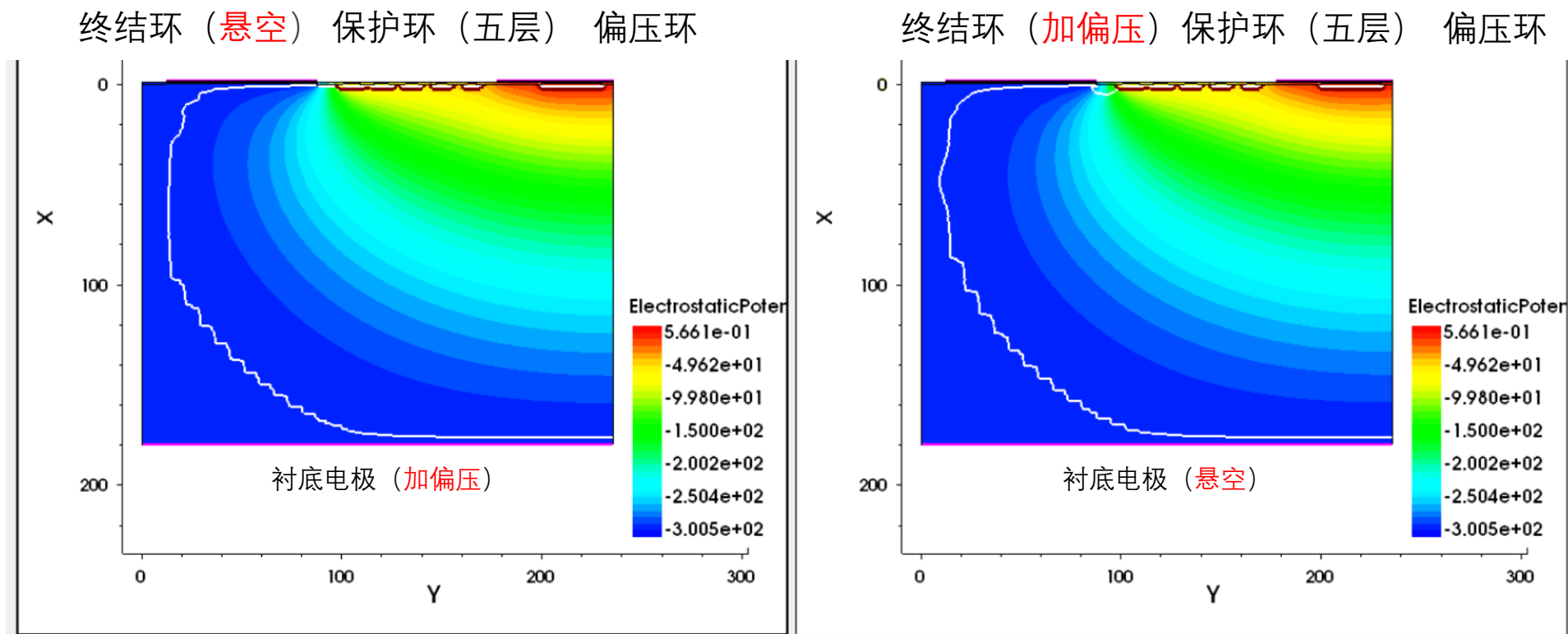
最顶层金属不与下面相连，而是横向连接到strip的最上层金属（即MIM上极板）

DC pad工艺仿真



最顶层金属连接到下面一层，与strip的下极板（即与硅有接触的金属）相连

偏压环、保护环与终结环电学仿真

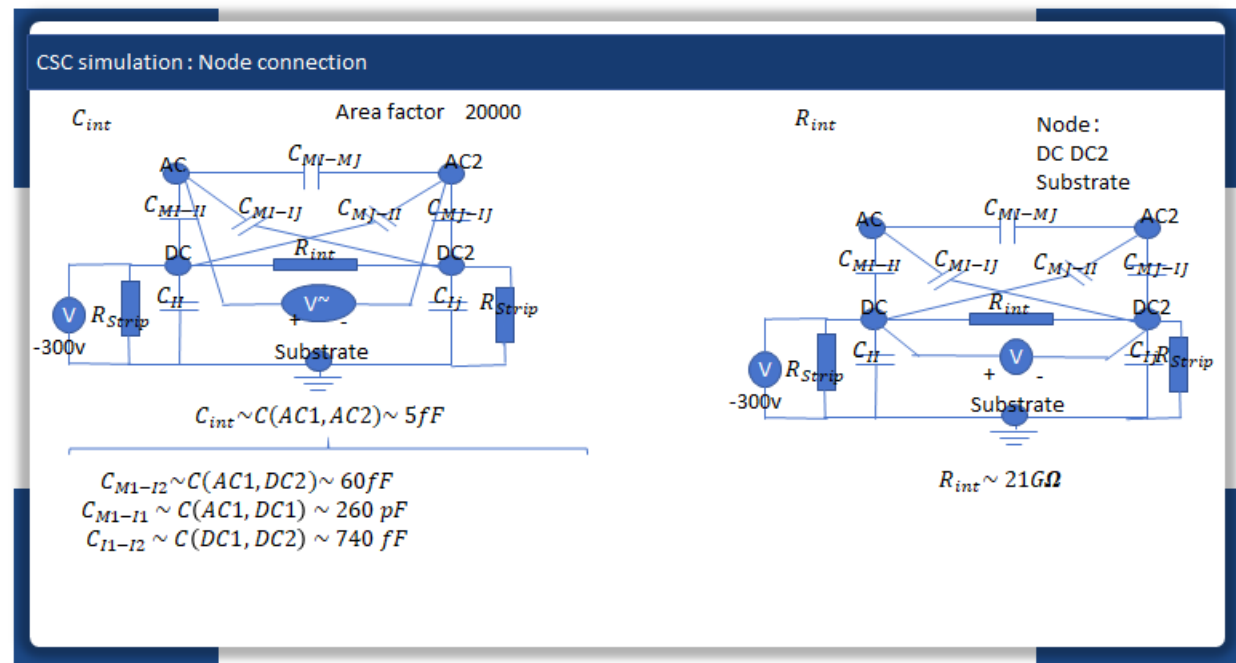
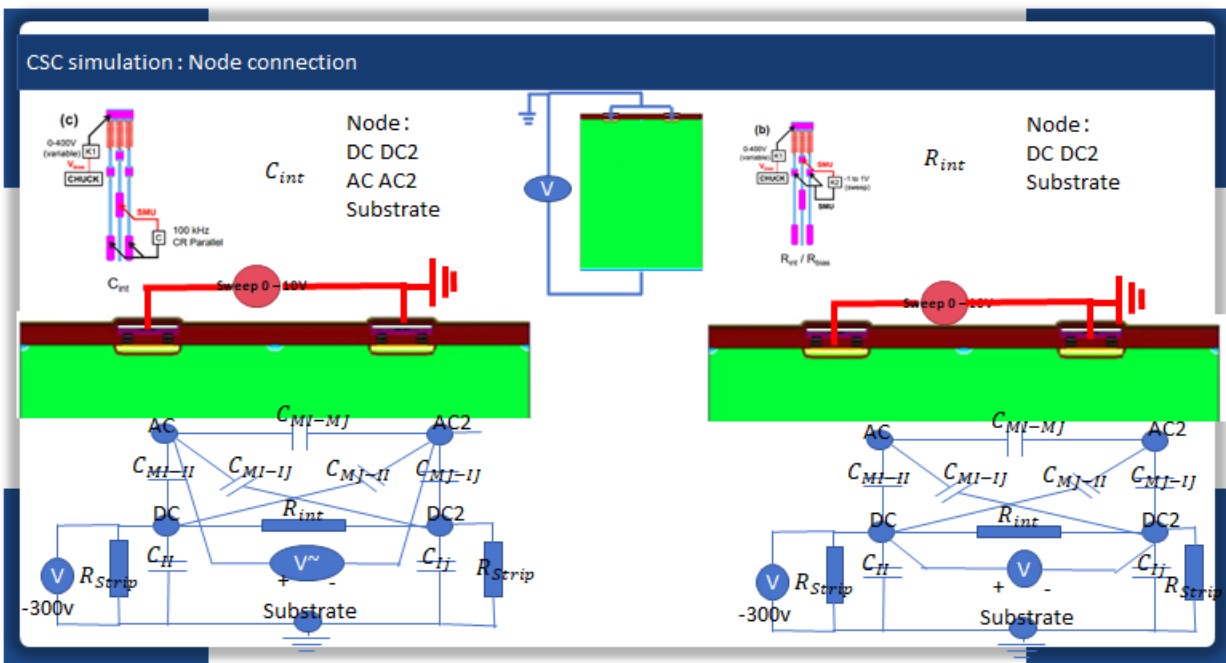


从衬底加压的电势分布

从终结环加压的电势分布

- 可以观察到两种加压模式都成功让2k 180 μ m器件耗尽，预期都可以使器件正常工作
- 辅助推断材料：ATLAS五代ITk硅微条器件（07，12，12EC，17LS，18）的spec中都明确提到终结环可以作为给器件加载负偏压的机构使用

电极条电学仿真：两道寄生电容电阻



- 在器件全耗尽情形下仿真相邻读出电极之间的电容电阻
- 得到两道间电容 $<1 pF$ ，电阻 $>20 G\Omega$

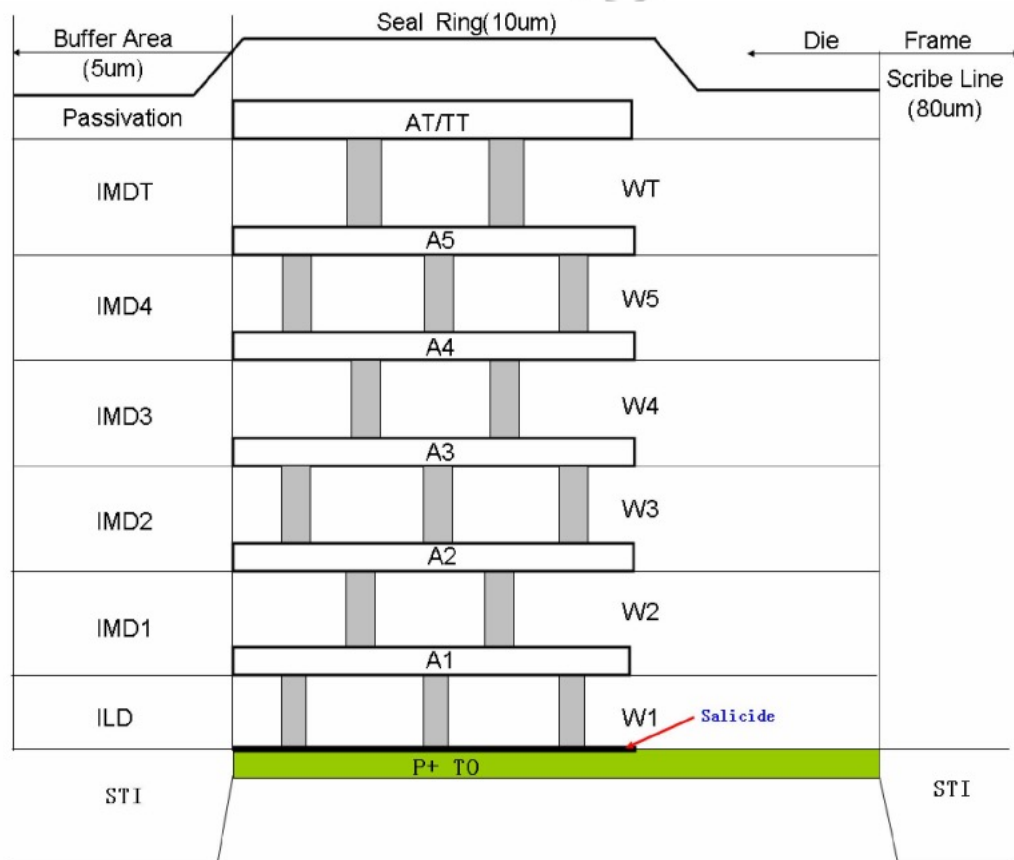
SEALRING真实结构

Title: 0.18um Logic 1P6M 1.8V/3.3V or 5V Process Technology Topological Design Rule

Version#: 6M09

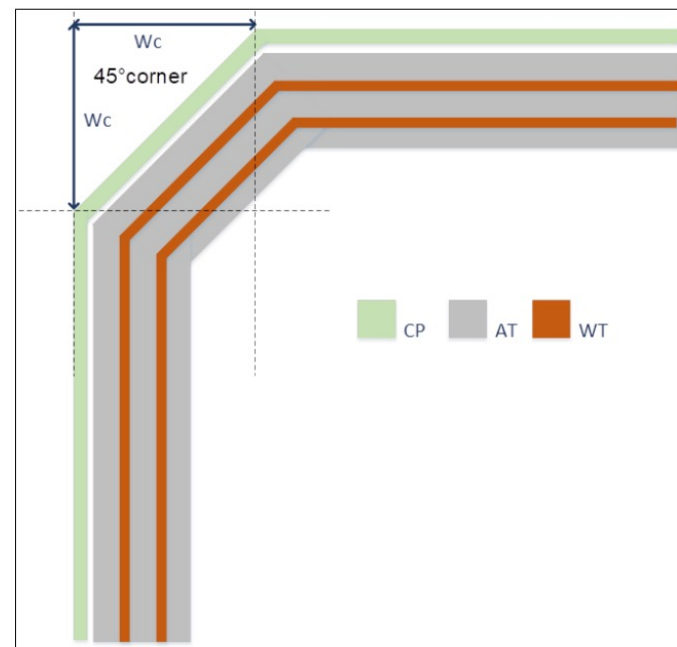
For 1P3M process, please skip M5, W5, M4, W4, M3, W3 layers

C. The schematic cross section for 1P6M process is as below:

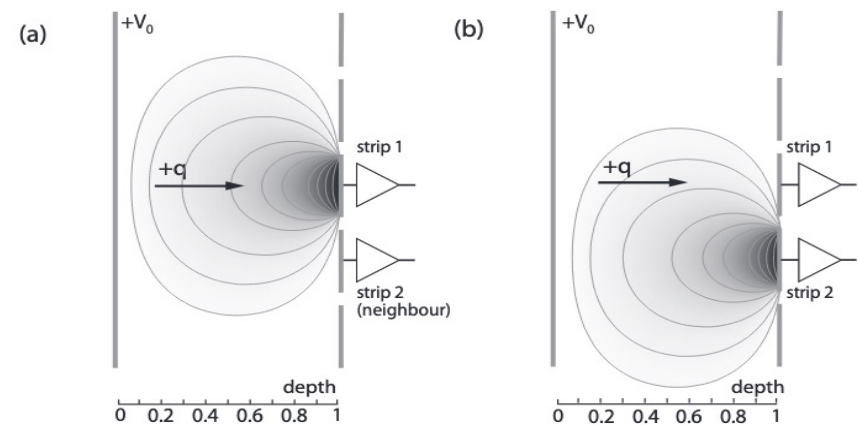


- 其中通孔的真实形状与器件内部所用的不同，是一圈钨材料的墙壁

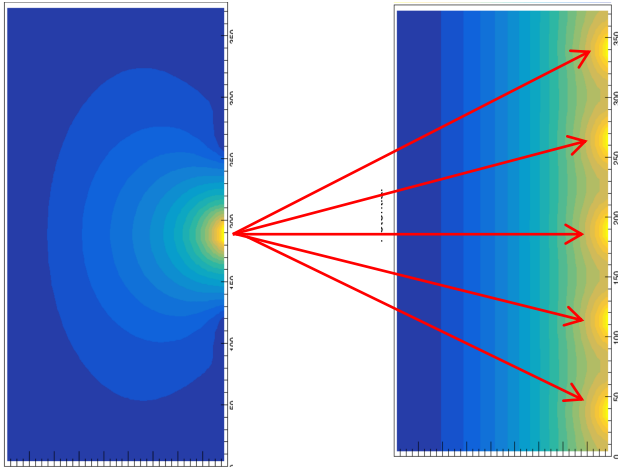
(而非通常的钨材料、截面为正方形的柱体)



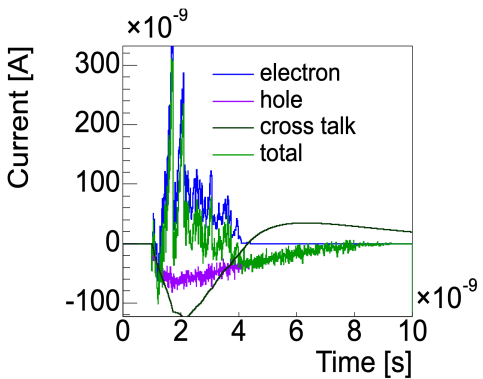
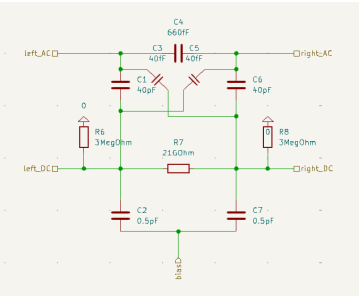
信号响应仿真



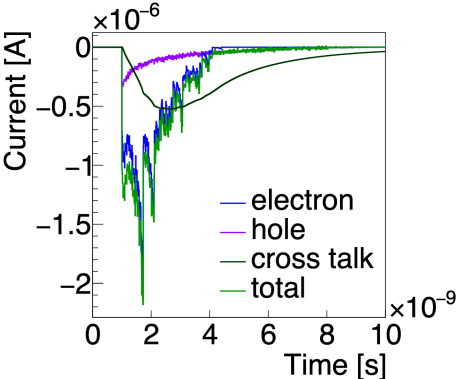
An drifting carrier contributes signal to both the destination electrode and its neighbouring electrode (figure from *Particle detectors: fundamentals and applications* by Hermann Kolanoski & Norbert Wermes)



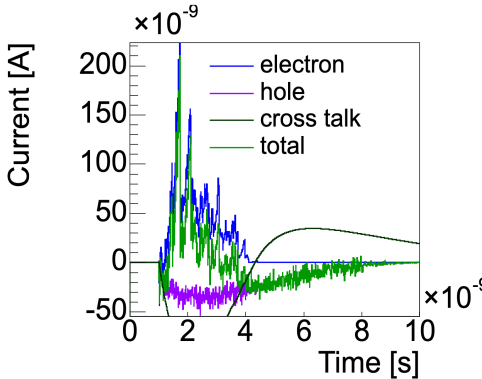
For each electrode, the electric nearby is periodic but the weighting field is not, while the weighting field of every electrode looks the same. That is why we could assign the same weighting field into every channel, avoiding calculate them many times. (But this is also true for the real electric field)



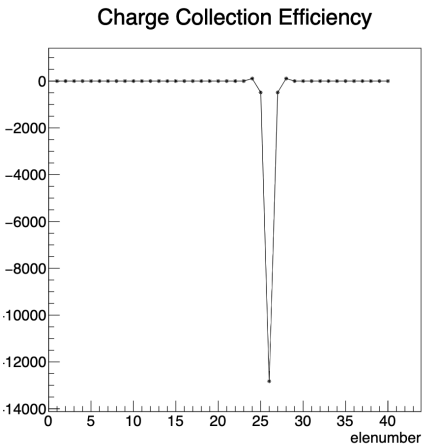
signal of electrode 25



signal of electrode 26



signal of electrode 27



charge collection of the 40-channelled sensor

Resistances and capacitances between two readout strips in KiCad.

Signals induced on a 40-channel AC-readout strip sensor (left 3 figures) from a MIP hitting on electrode 26. Without cross talking (merely considering the expansion of the weighting field), the signs of the pulse on the neighbouring electrodes are opposite to the original one. But with cross talking, these signs appear to be the same, and lead to a charge collection with the same sign as the target electrode (right).