

第五章 半导体探测器

董明义

dongmy@ihep.ac.cn

目 录

- § 5-1 半导体探测器基础
- § 5-2 半导体探测器种类
- § 5-3 半导体探测器参数
- § 5-4 半导体探测器的应用简介
- § 5-5 半导体探测器在高能物理中的应用
- § 5-6 半导体探测器的发展

§ 5-5 半导体探测器在高能物理中的应用

- 一、高能物理实验对半导体探测器的需求
- 二、粒子径迹重建
- 三、硅微条探测器
- 四、硅像素探测器

高能物理实验简介

- 高能物理研究比原子核更深层次的物质结构性质，是一种基础研究
- 以实验为基础，又基于实验和理论密切结合而发展
- 产生基本粒子的实验手段包括天体宇宙射线，反应堆，**高能加速器对撞机**等
- 关键是对反应末态粒子的测量
- 基本原理为粒子与介质的相互作用，根据测量物理量的要求，选用合适的探测器

不同种类粒子与物质作用机理不同

$\gamma, e^{\pm}$

—— 电磁簇射

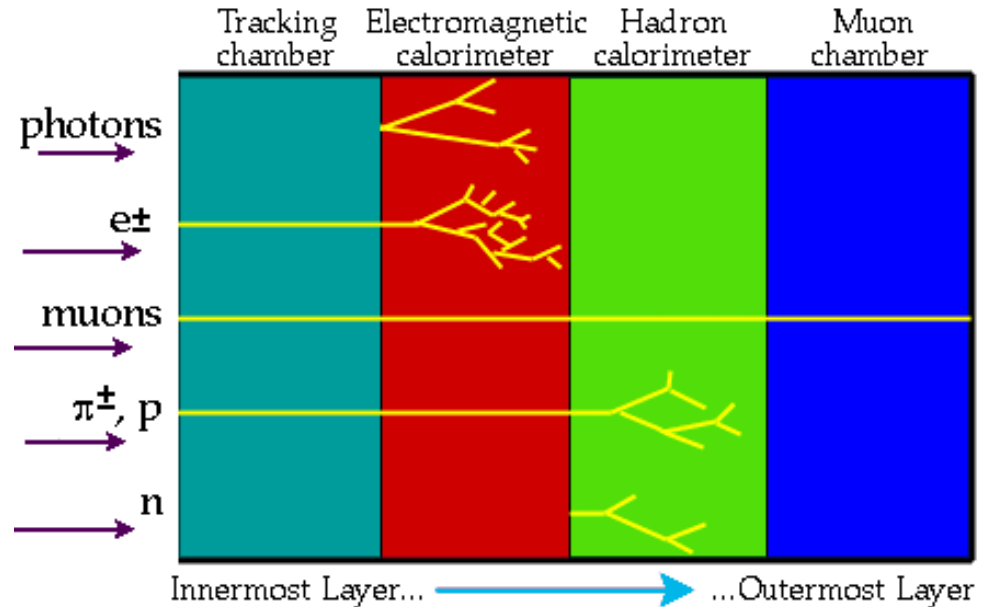
π, K, p

—— 电离能损，强子簇射

μ

—— 强穿透力（大射程）

磁谱仪的粒子分辨是由各子探测器和磁场联合实现的。



粒子鉴别

- 末态粒子
在数百种粒子中，绝大多数寿命极短，只有少数几种寿命大于 10^{-8} 秒，如

- γ 光子
- 电子 ($e^{\pm}$)、 μ 子 ($\mu^{\pm} : 2 \times 10^{-6} \text{s}$)
- π 介子 ($\pi^{\pm} : 2.6 \times 10^{-8} \text{s}$)
- K介子 ($K^{\pm} : \sim 2 \times 10^{-8} \text{s}$)
- 质子 (P) 和 反质子 ($\bar{P}$)

它们在探测器尺度（米）范围内被视为稳定粒子——称为末态粒子。
例如：对 $K^{\pm}$, $c\tau=3.7\text{m}$ 。

- 初态粒子可由末态粒子重建出来，因此在磁谱仪中，对末态粒子的鉴别是至关重要的。
- 粒子鉴别：粒子鉴别可归结为粒子质量、电荷的测定。测量末态粒子的运动学变量，如：E, P, V, dE/dx, TOF等
- 在磁场中测量粒子的径迹是测量粒子动量的一种重要方法。因此粒子的位置或者径迹的测量非常关键

粒子鉴别

- 电荷：测量磁场下粒子的径迹。常见的粒子是1个单位电荷

- 质量：测出粒子的两个运动学变量，其中至少一个与质量相关

- 典型的方法是测量粒子的速度和动量 (velocity, momentum)

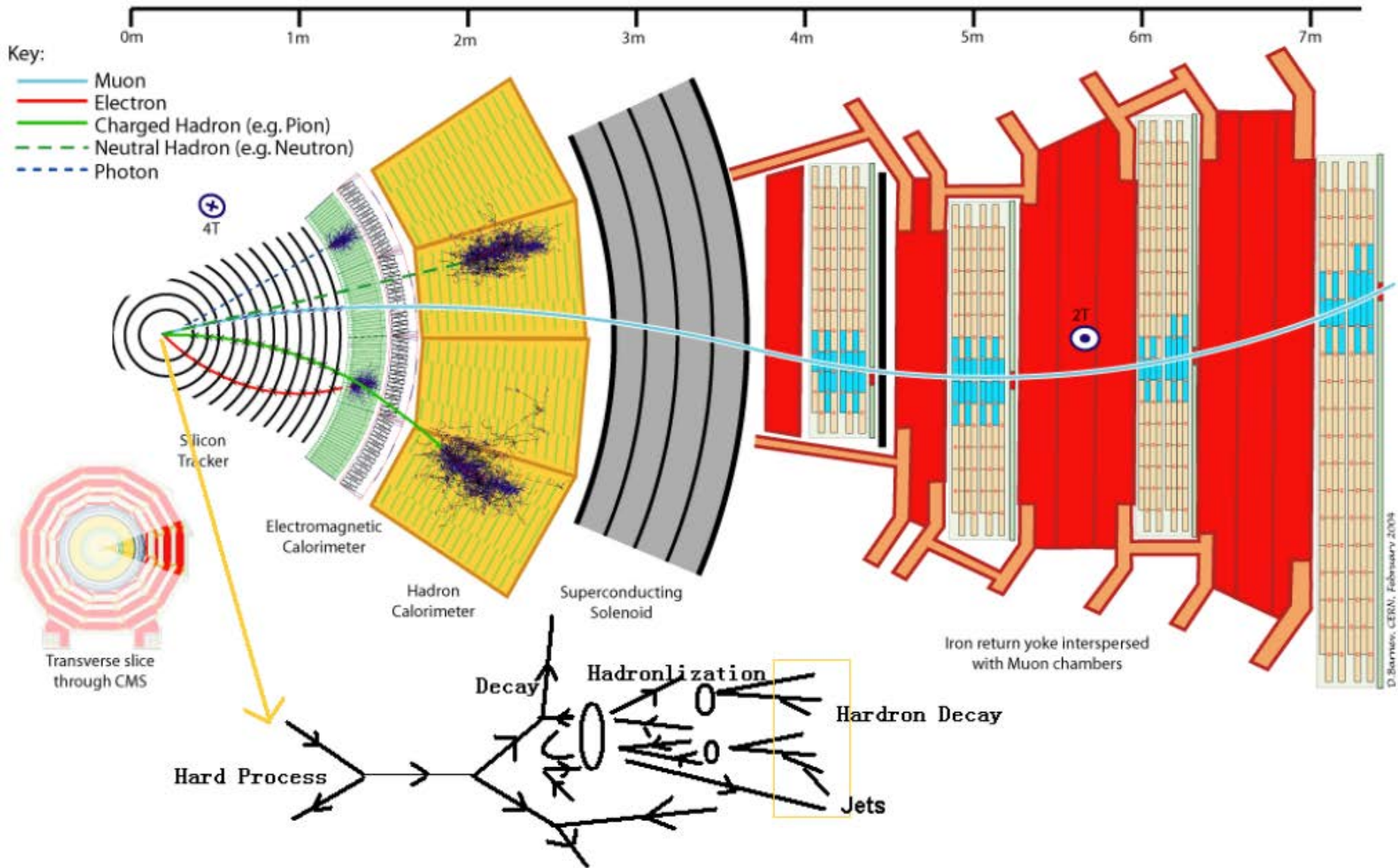
- 测量粒子的飞行时间
- 测量粒子的契伦科夫辐射
- 测量粒子的穿越辐射
- 测量粒子通过探测灵敏介质时的电离能损

$$P = \gamma m_0 v \rightarrow m_0 = \frac{p}{c\beta\gamma}$$

$$\gamma = E/m_0 c^2$$

$$\frac{dm_0}{m_0} = \left(\frac{dp}{p}\right)^2 + \left(\gamma^2 \frac{d\beta}{\beta}\right)^2$$

CERN-LHC-CMS探测器的结构



一、高能物理实验对半导体探测器的需求

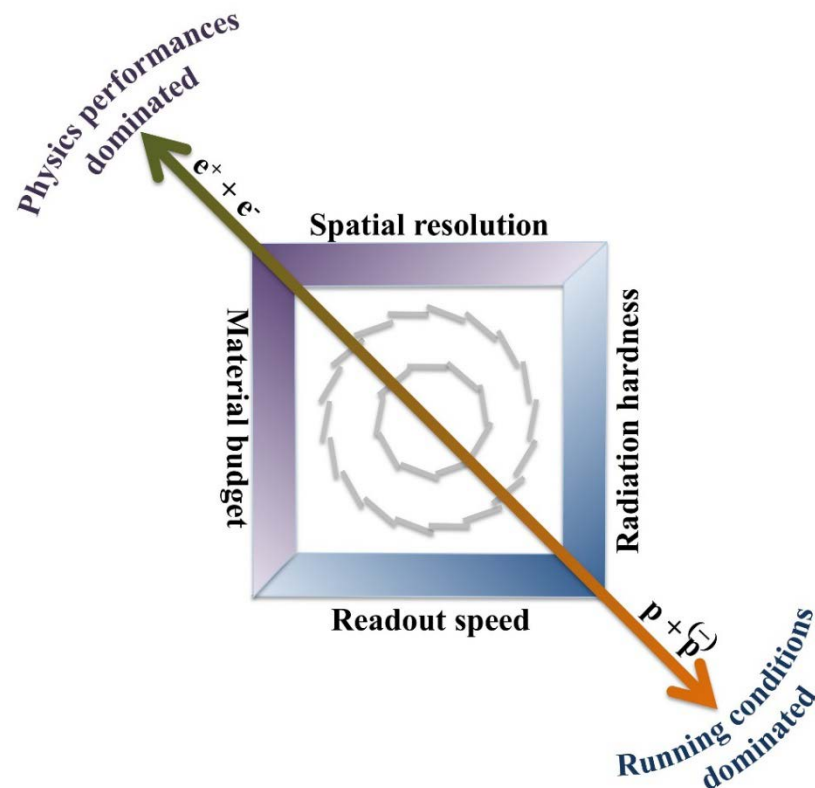
- 主要应用:

- 径迹探测器 (tracker)
- 顶点探测器 (vertex detector)

- 基本要求:

- 高空间分辨率 ($3\sim 5\mu\text{m}$)
- 快读出速度 ($< 20\mu\text{s}$)
- 低功耗 ($50\text{mW}/\text{cm}^2$)
- 低质量 ($50\mu\text{m}$ 厚度)
- 高抗辐照能力 (TID: 1 Grad , $10^{16}\text{n}_{\text{eq}}\text{cm}^{-2}$)

正负电子对撞机实验 (高精度前沿)



强子对撞机实验
(高能量前沿)

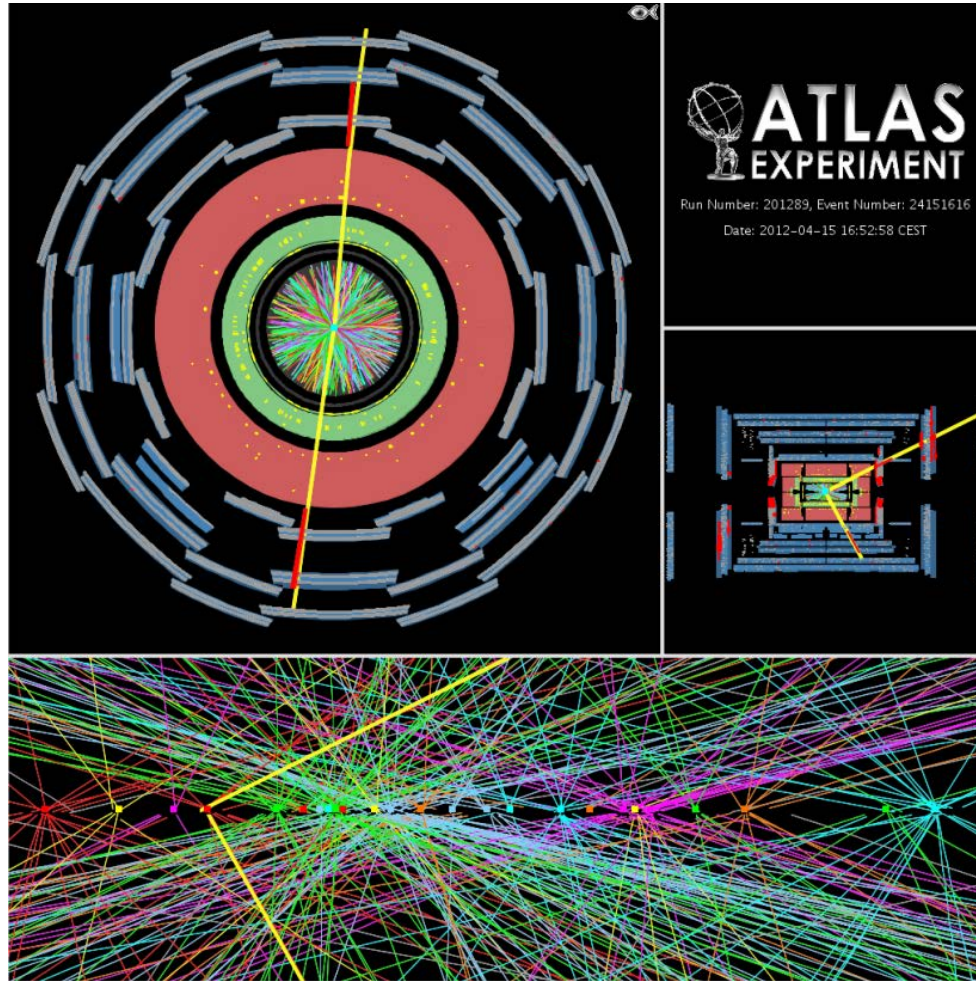
径迹探测器 (tracker)

- 测量对撞反应末态带电粒子的径迹和动量
- 主要技术
 - 硅微条探测器 (Si strip detector)
 - 硅像素探测器 (Si pixel detector)

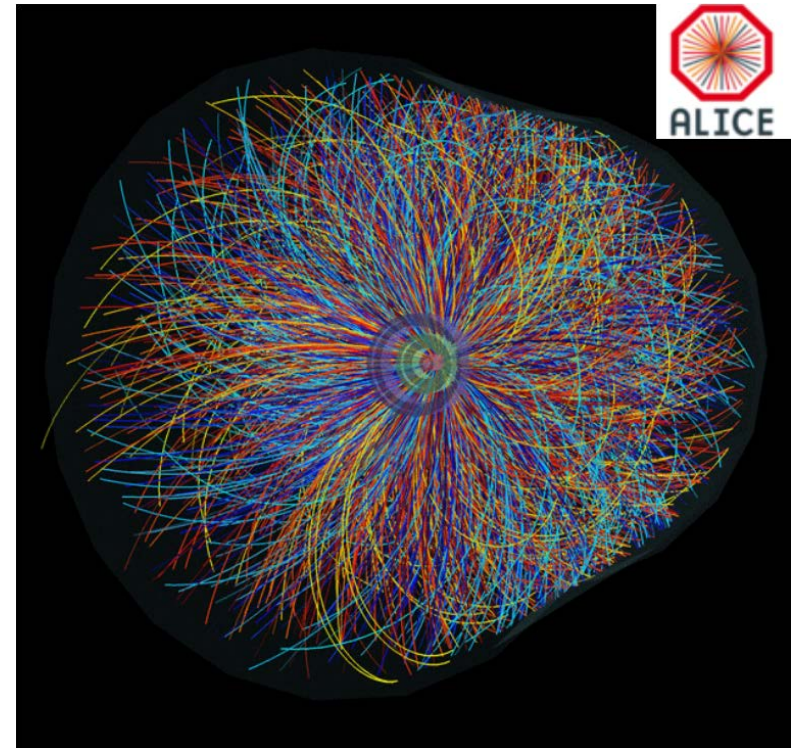
顶点探测器 (vertex detector)

- 测量对撞反应末态带电粒子的径迹，对撞反应的次级顶点
- 主要技术：硅像素探测器
 - 混合型像素探测器（Hybrid）
 - 单片集成式像素探测器（Monolithic）
 - DEPFET
 - CPS
 - SOI
 -

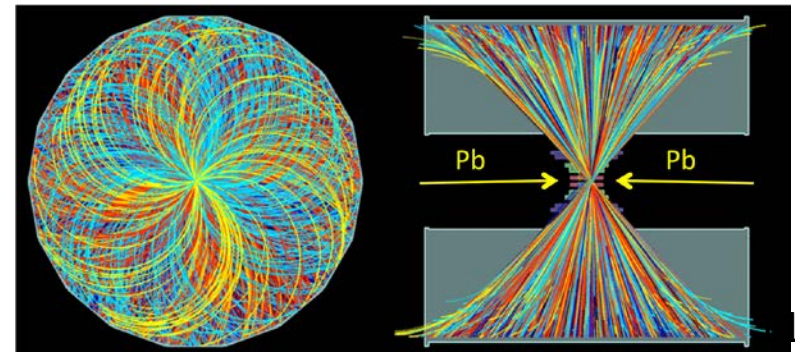
Tracker- key to solve complex events



LHC pp collisions: a candidate Z boson event in the dimuon decay with 25 reconstructed vertices. (ATLAS, April 2012)



LHC Pb-Pb collision (ALICE, Sep 2011)



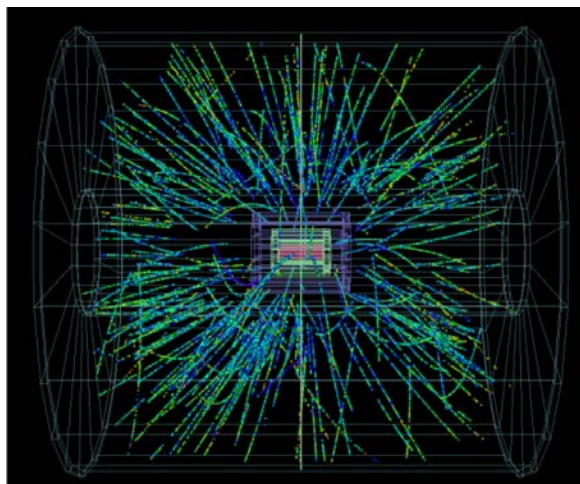
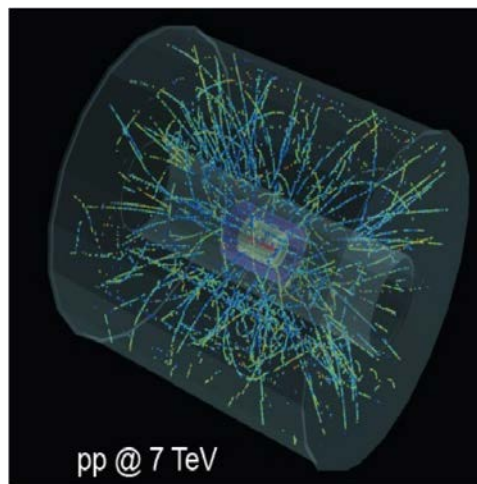
二、粒子径迹重建

带电粒子在它们穿过的探测器介质中留下痕迹

—————→ A track

粒子重建

- 位置信息
 - 从哪里经过
- 方向
 - 朝哪个方向去
- 速度
 - 运动有多快
- 粒子种类
 - 什么样的粒子



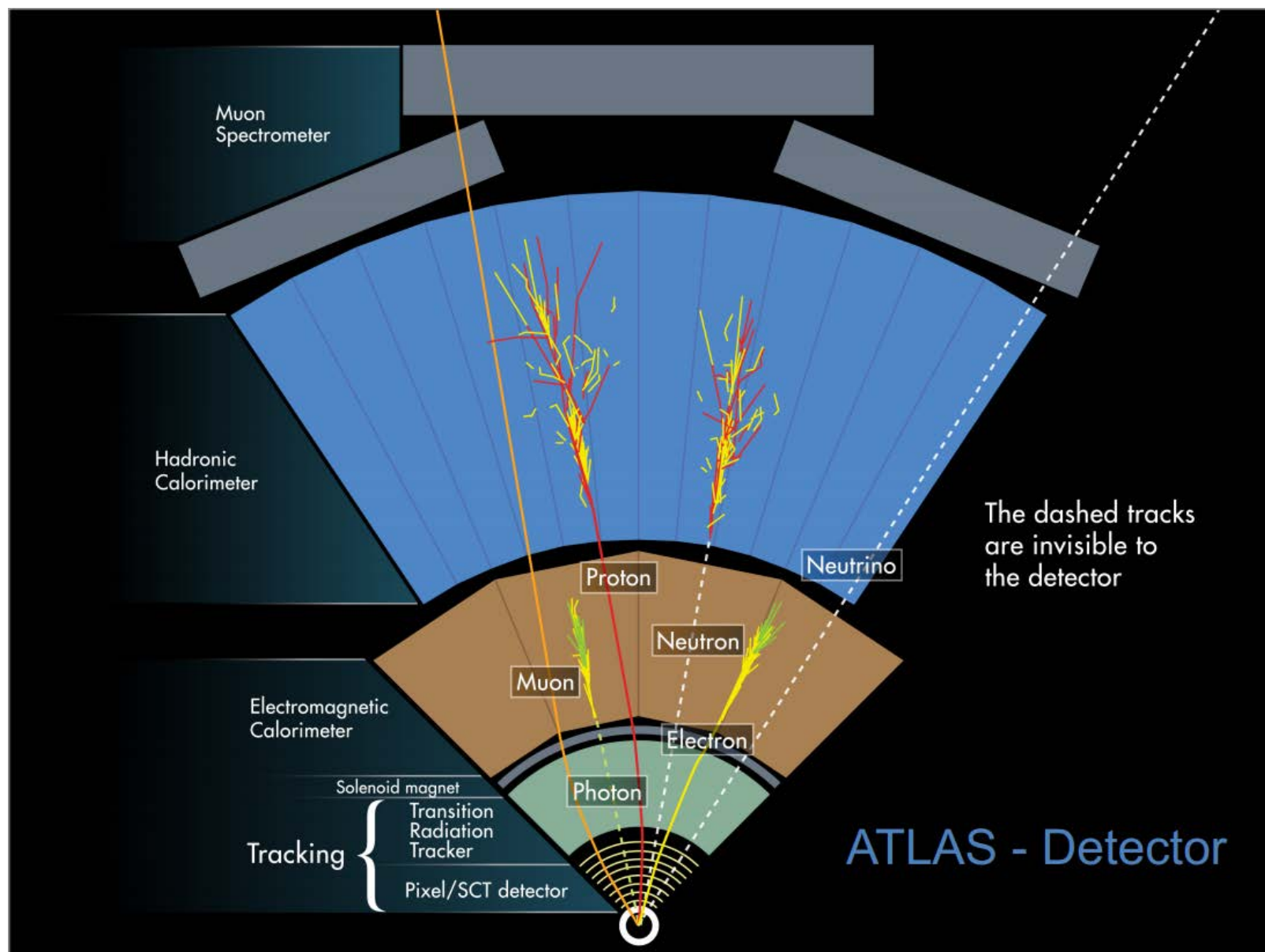
粒子径迹重建概念

- 一条径迹是由很多粒子“脚印”组成
 - 每个“脚印”即粒子经过地方的一个点
- 判断一条径迹要求
 - 需要记录粒子脚印的灵敏介质
 - 能够看清楚一个个独立的“脚印”，即空间的点
 - 位置，空间分辨，能量沉积
- 重建一条好的径迹，每个脚印必须足够清晰，且足够小
 - 不能小到看不见，即不能为0
 - 不能大到严重影响径迹重建
 - 导致径迹精度不够
 - 或无法进行多个点间的分辨

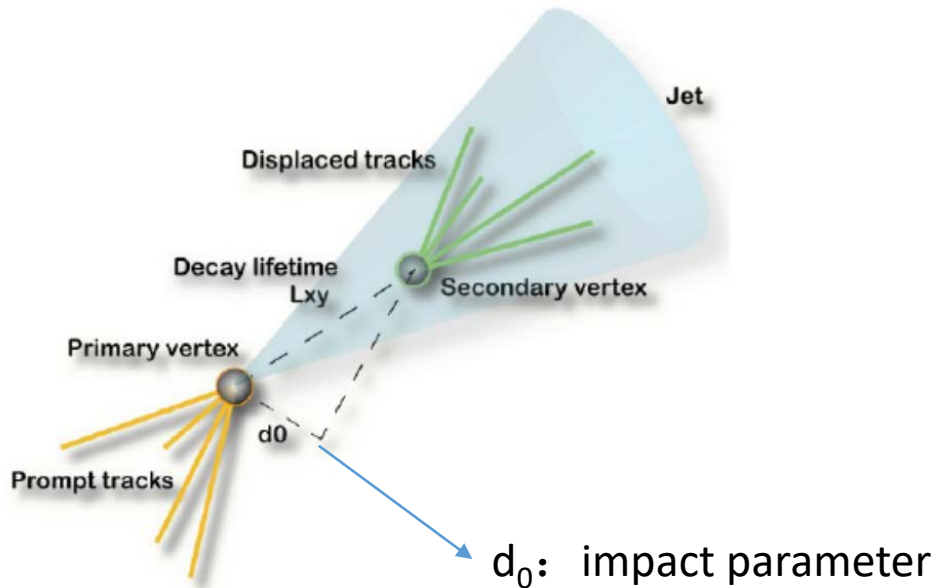


粒子与探测器的灵敏介质作用，沉积能量，在探测器中留下信息，足够好位置分辨的探测器可以测量到粒子穿过时的位置（点），多层探测器（几个点信息）组合在一起即可以给出粒子穿过时留下的径迹

径迹探测—LHC-ATLAS 探测器

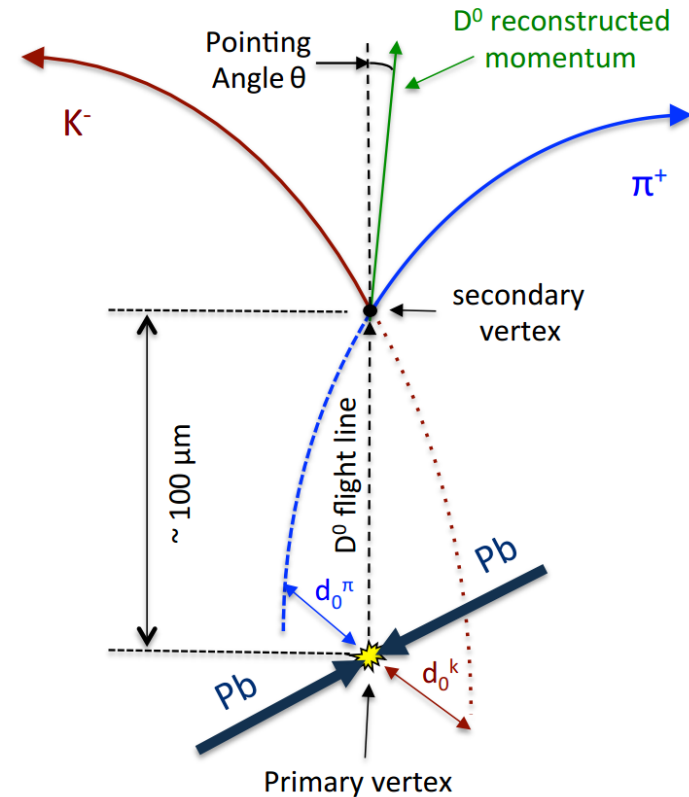


Lifetime tagging



Particle	Decay Channel	$c\tau$ (μm)
D^0	$K^- \pi^+$ (3.8%)	123
D^+	$K^- \pi^+ \pi^+$ (9.5%)	312
D_s^+	$K^+ K^- \pi^+$ (5.2%)	150
Λ_c^+	$p K^- \pi^+$ (5.0%)	60

Example: D^0 meson



- 分析基于衰变拓扑和不变质量技术

Extrapolation to vertex (impact parameter resolution)

径迹外推到顶点($B \neq 0$)

多项式中参数 a , b and c 可以由径迹测量点拟合给出

$$y_{ip} = a + bx_v + cx_v^2$$

由误差传递可以得到

$$\sigma_{ip}^2 = \sigma_a^2 + x_v^2 \sigma_b^2 + x_v^4 \sigma_c^2 + 2x_v^2 \sigma_{ac}$$

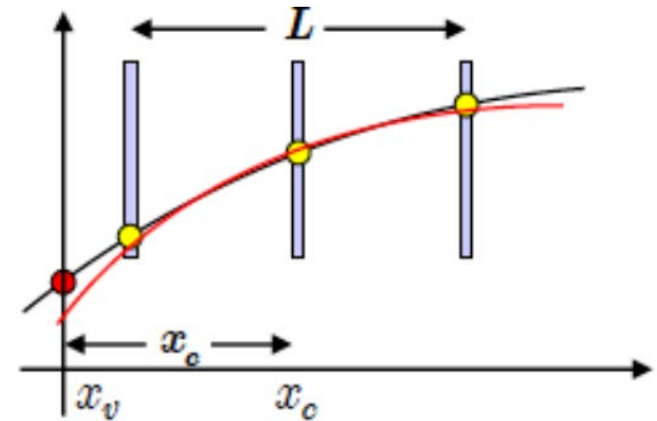
The calculation gives [W.Blum,W.Riegler,L.Rolandi
Particle Detection with Drift Chamber 2008]

$$\sigma_{ip} = \frac{\sigma}{\sqrt{N+1}} B_{aa}(r, N)$$

$$r = X_c/L$$

* ATLAS PIXEL Detector (only an exercise!!!)

- $r_{\min} = 47\text{mm}, r_{\max} = 135\text{mm}, N+1=3, \sigma=10\mu\text{m}$
- $L=88\text{mm}, x_c=91\text{mm}, r=X_c/L \sim 1$
- $B_{aa}(r=1, N=2)=7.63 \rightarrow \sigma_{ip}=44\mu\text{m}$

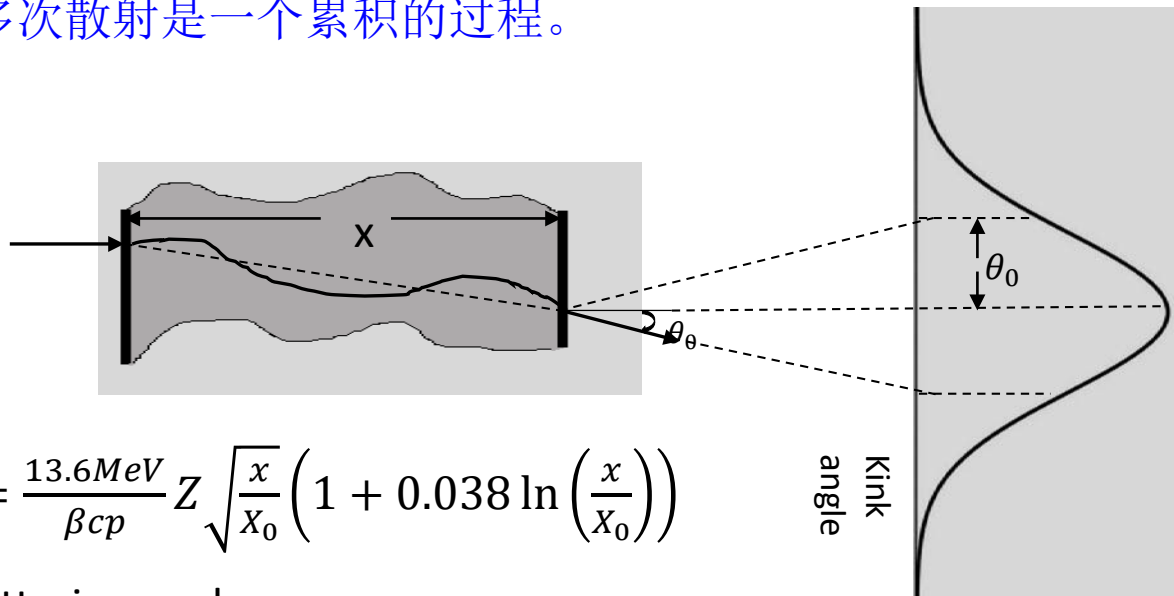


$$B_{aa}(r, N)$$

$N \backslash r$	5.0	3.0	2.0	1.5	1.0	0.75	0.60	0.50
2	211	75/3	32.9	18.1	7.63	4.10	2.65	2.05
3	224	80.2	35.2	19.5	8.29	4.48	2.84	2.07
5	250	89.5	39.4	21.9	9.39	5.10	3.20	2.26
10	282	101	44.6	24.8	10.7	5.84	3.65	2.54
19	304	109	48.1	26.8	11.6	6.32	3.95	2.72
∞	335	120	53.0	29.5	12.8	7.00	4.37	3.00

多次散射（Multiple scattering）

库仑散射：带电粒子通过介质时，当入射粒子与介质原子的距离比原子半径小时，入射粒子将受原子核电场的作用而发生偏转，粒子通过介质时会发生多次小角度的散射，多次散射是一个累积的过程。



$$\text{Highland formula: } \theta_0 = \frac{13.6 \text{ MeV}}{\beta c p} Z \sqrt{\frac{x}{X_0}} \left(1 + 0.038 \ln \left(\frac{x}{X_0} \right) \right)$$

θ_0 = RMS of scattering angle

z = charge of incoming particle

x = material thickness

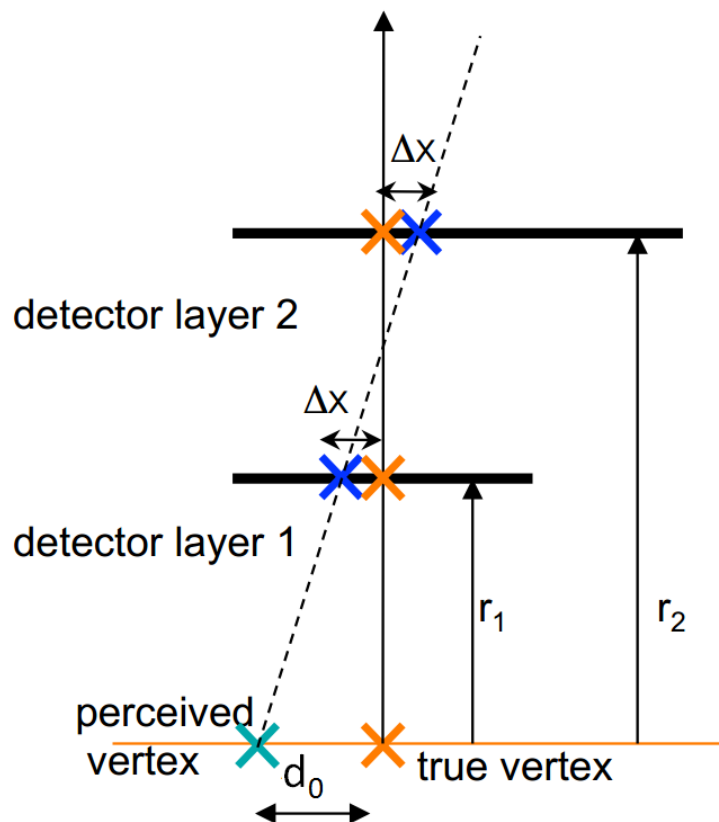
X_0 = radiation length

- 散射角与粒子的动量及探测器物质质量有关, 物质质量越少, 动量越高, 散射越小
- 横向位移正比于探测器的厚度
- 对于低动量粒子, impact parameter 主要由多次散射决定

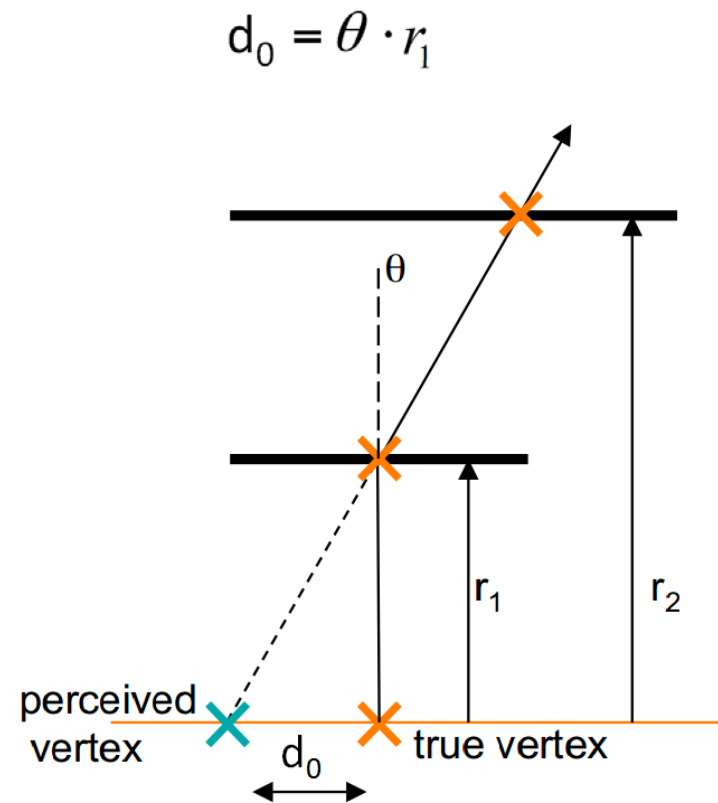
What determines the impact parameter resolution

- Pointing resolution = $a \oplus b/(p(\text{GeV})\sin^{3/2}\theta)$ (μm)

From detector position error



From Multiple scattering



Vertex precision

- Impact parameter resolution

$$\sigma_{r\phi} = a \oplus \frac{b}{p(\text{GeV}) \sin^{3/2} \theta} (\mu\text{m})$$

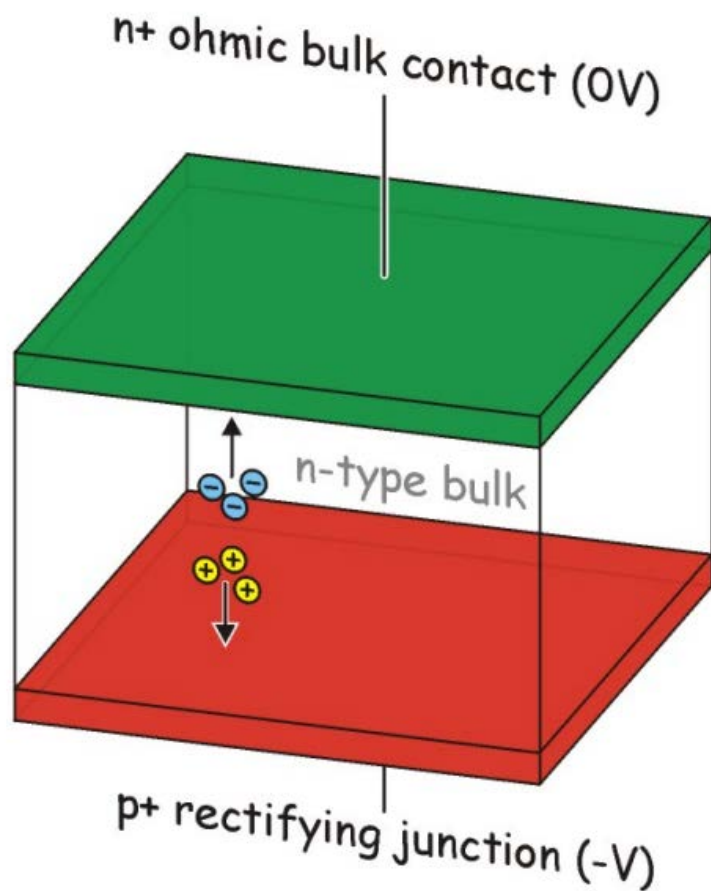
- **a** 由探测器的位置分辨决定
- **b** 由顶点探测器最内层距对撞点的距离以及探测器的物质质量决定

- 对顶点探测器系统的要求

- 好的位置分辨 σ
- 较少的物质质量
- 第一层探测器较小的半径

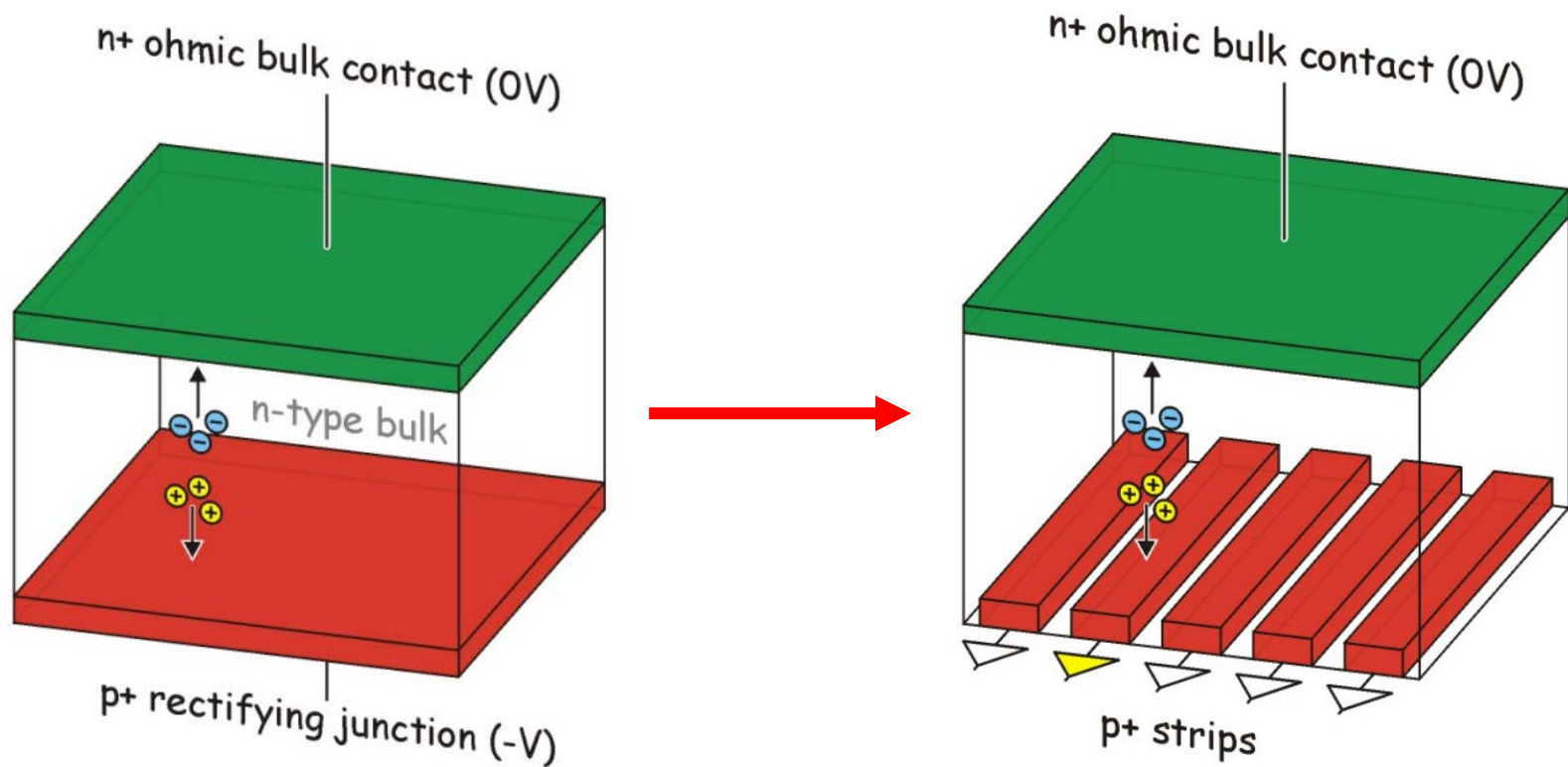
三、硅微条探测器

P⁺N型探测器



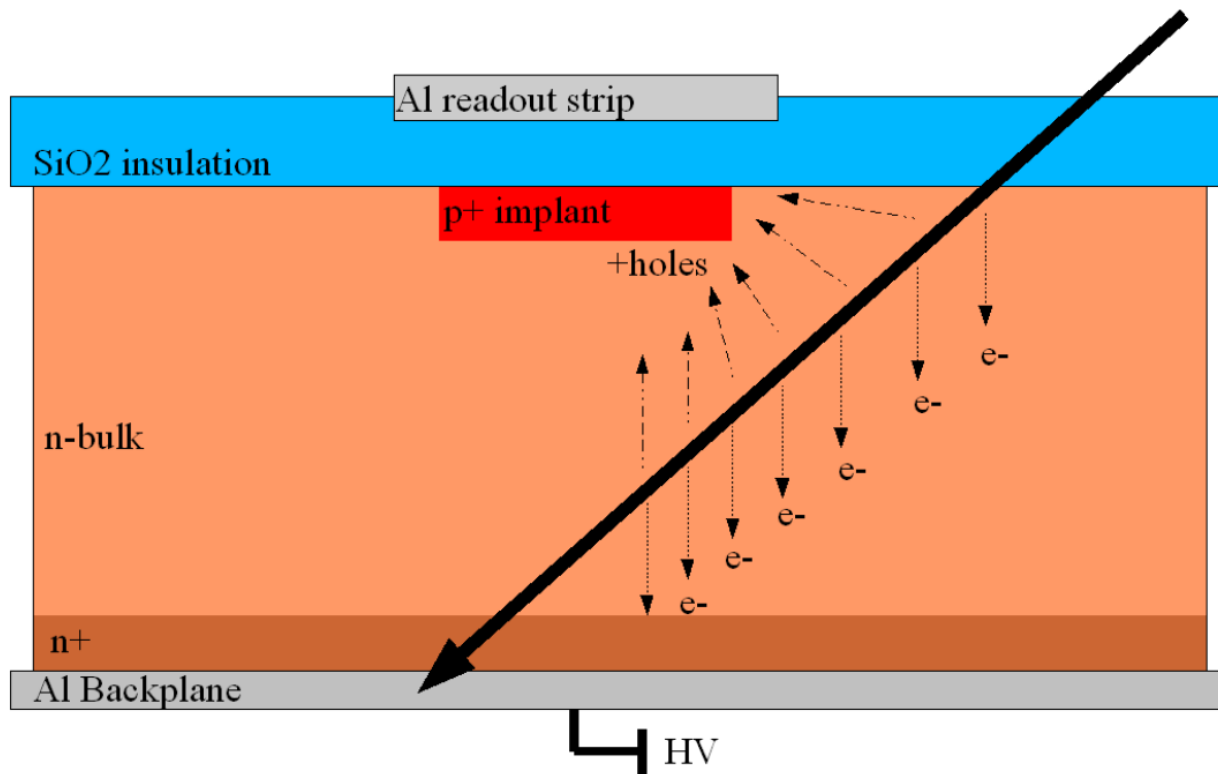
- PN结加反向偏压
- 增加反向偏压可以使PN结全耗尽
- 全耗尽后整个体硅都可作为待测粒子的灵敏介质
- n⁺掺杂为了提供欧姆接触

怎样测量入射粒子位置？→读出电极分割



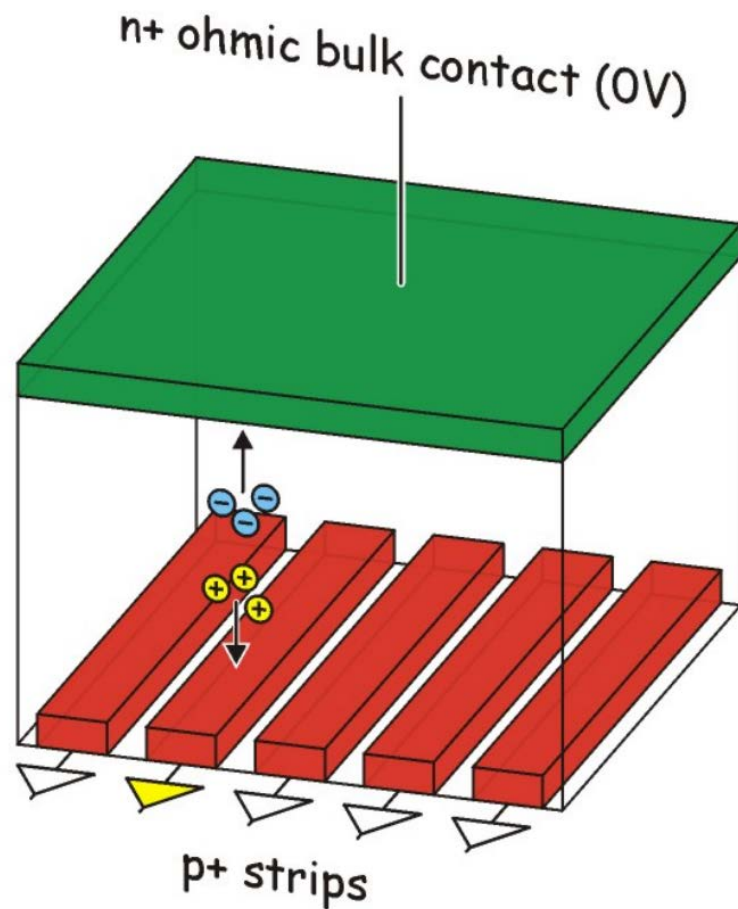
- 每一个读出微条连接一个读出通道→硅微条探测器
- 单个粒子产生的电荷被相邻的若干个微条接收（charge sharing），可以用电荷重心法计算位置分辨率
- 第一个硅微条探测器：1980
 - 微条间距：~10-100 μm
 - 位置分辨：~几个 μm

简单的硅微条探测器

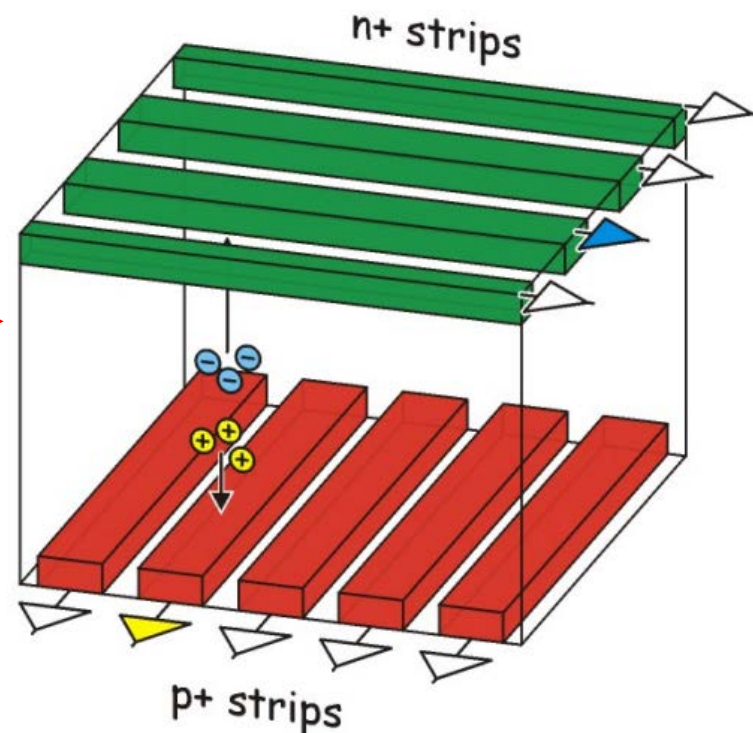


- 在backplane和p+掺杂间加上偏压
- n+掺杂区是为了确保电连接
- 带电粒子通过探测器在径迹上产生载流子
- p+收集到的信号通过电容耦合给铝读出条

双面型硅微条



双面型硅微条 (double-sided strip detector)

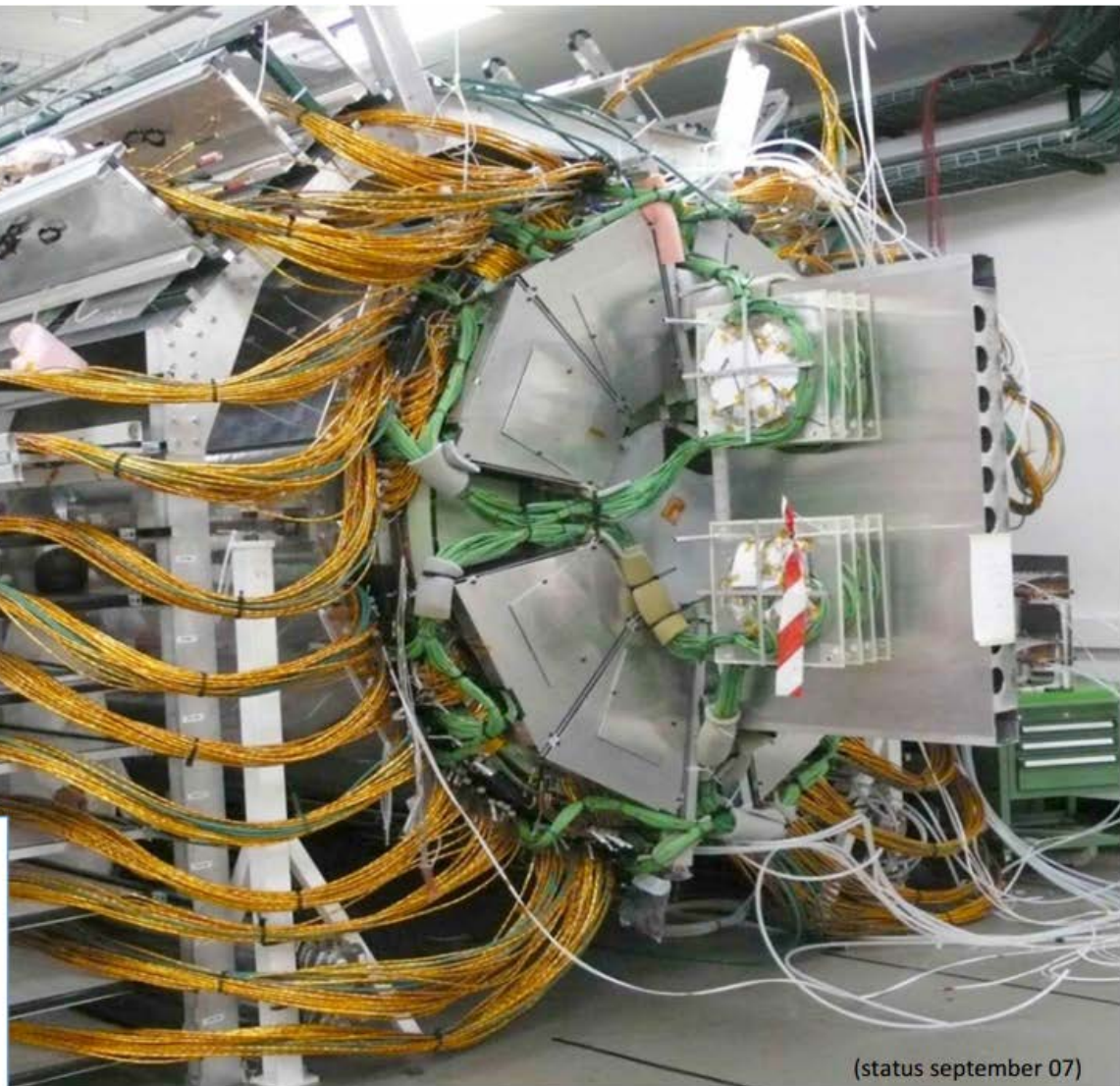


- 两个面分布相互垂直的微条阵列，根据X、Y的微条击中信息可以得到入射粒子的二维位置信息

硅微条应用举例CMS Si strip tracker

Size: 6m x 2.5m

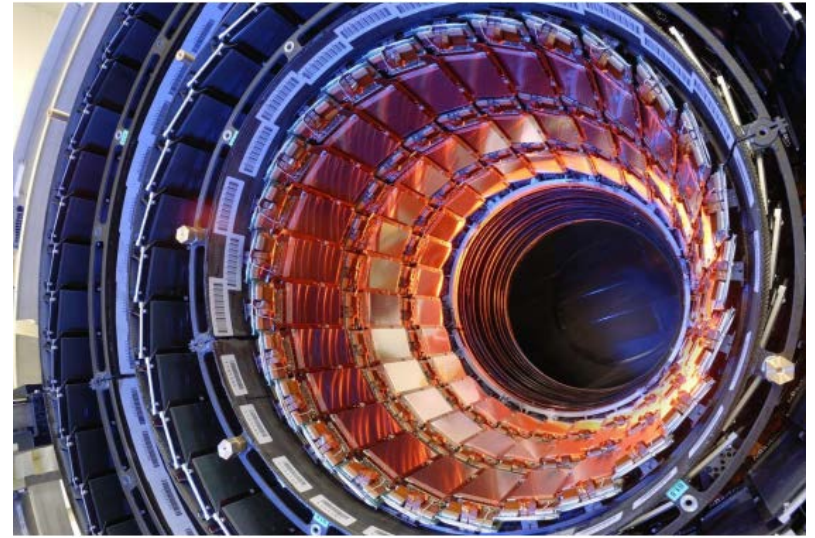
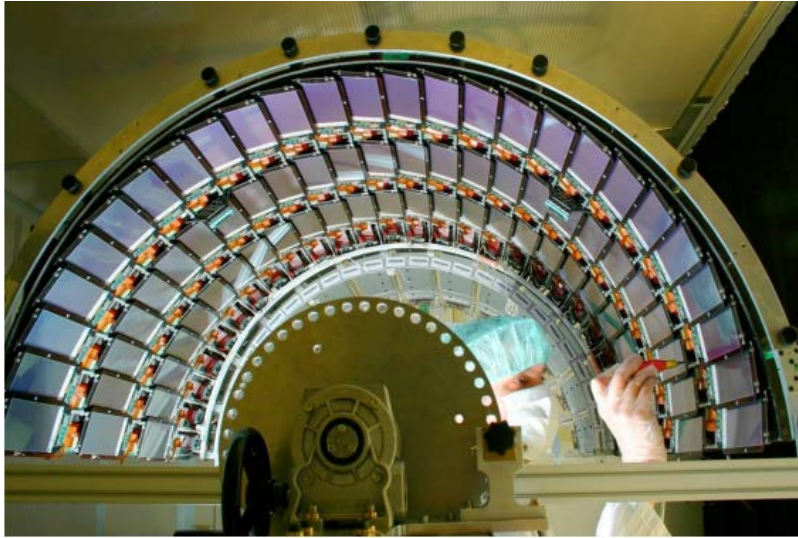
207 m² of active Silicon
15.100 Si Modules
75.000 APV FE chips
9.6 M readout channels
26 M wirebonds
37.000 Optical links



(status september 07)

required temperature: **-10 °C** on the Silicon surface

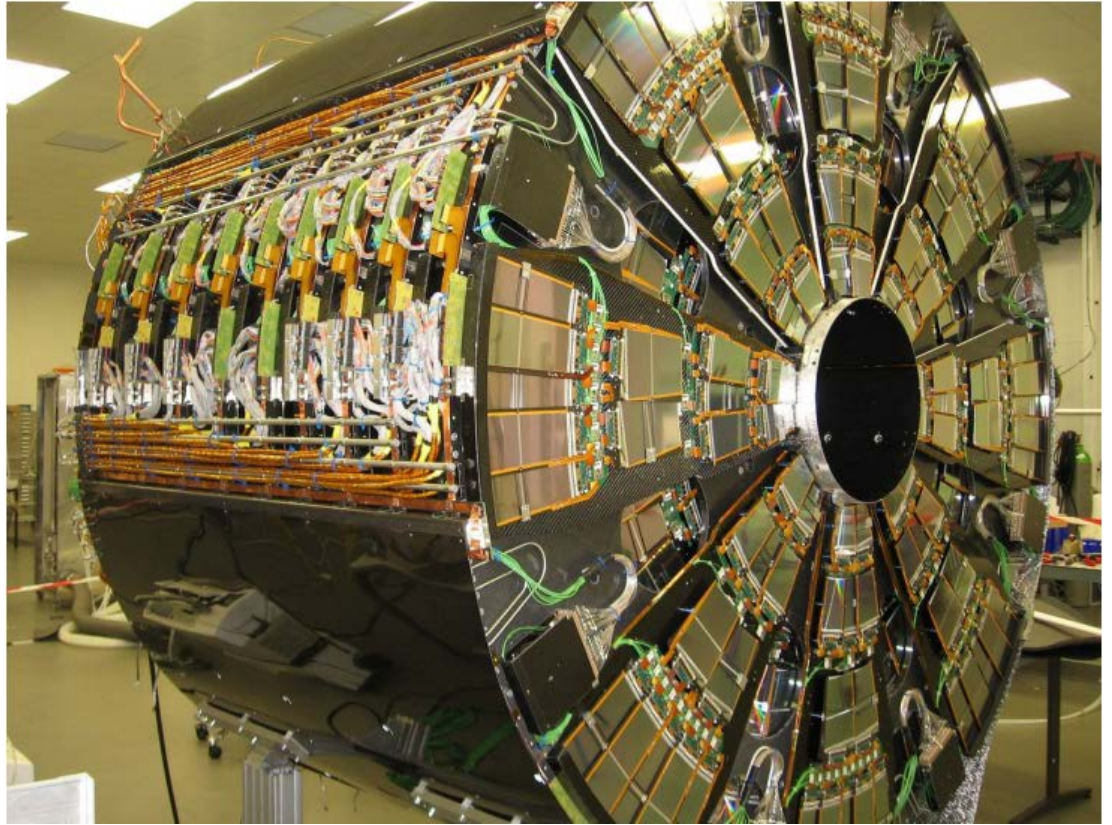
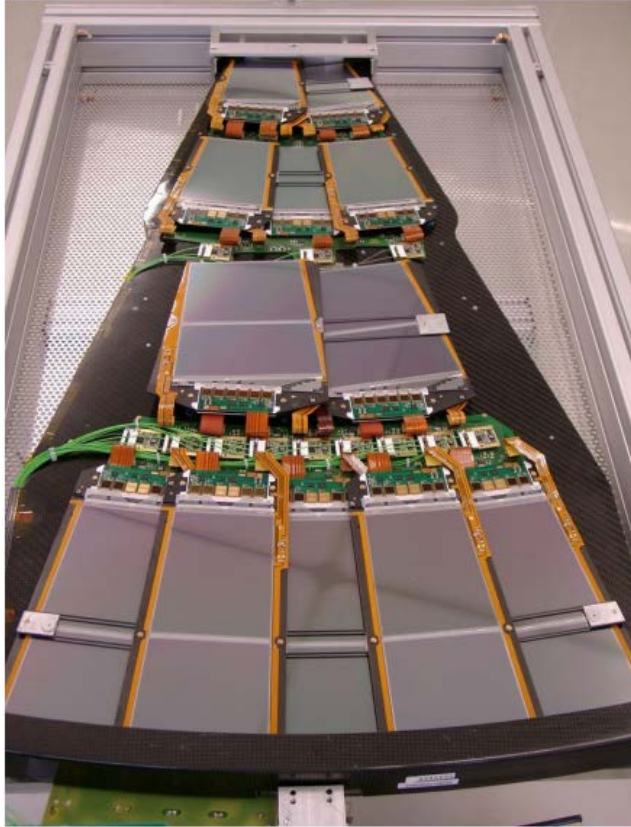
CMS Si strip tracker



- 内桶(Tracker Inner Barrel: TIB),4层
- 外桶(Tracker Outer Barrel: TOB),6层

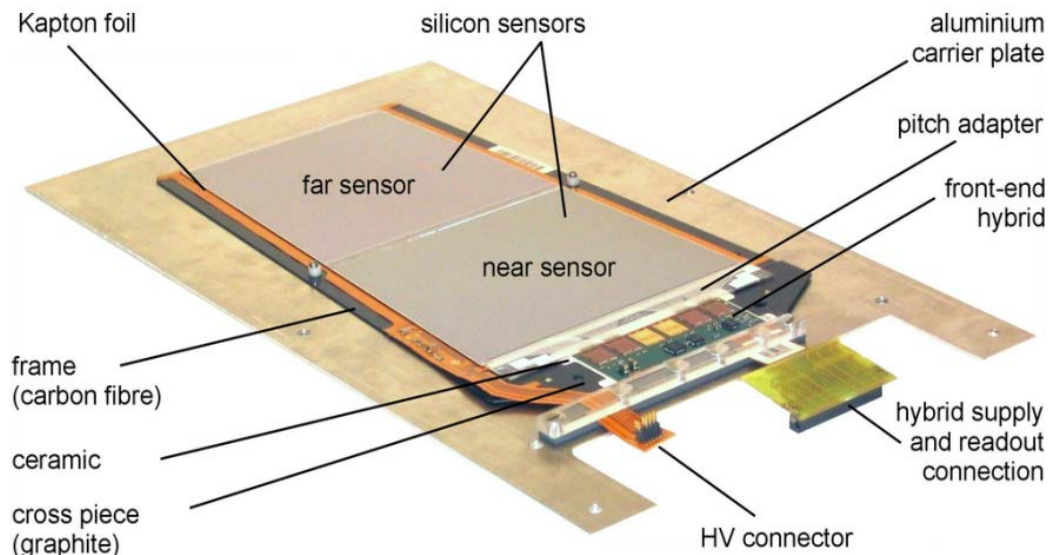


CMS Si strip tracker



- 2个端盖(Tracker End Cap: TEC), 每个包含9层

CMS Si strip tracker modules



6400 TEC Modules

800 TID Modules

10 different geometries

5200 TOB Modules

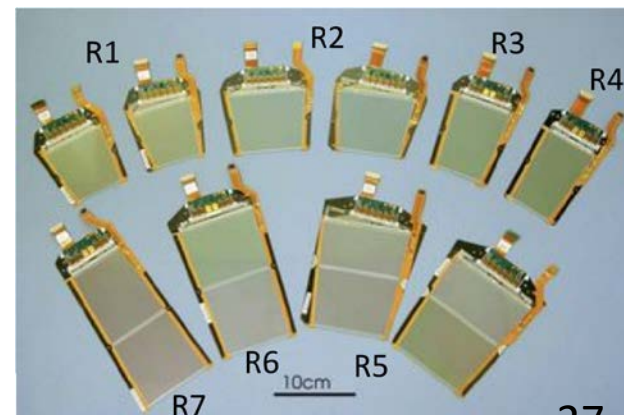
example: „stereo“-type

512 strips/sensor



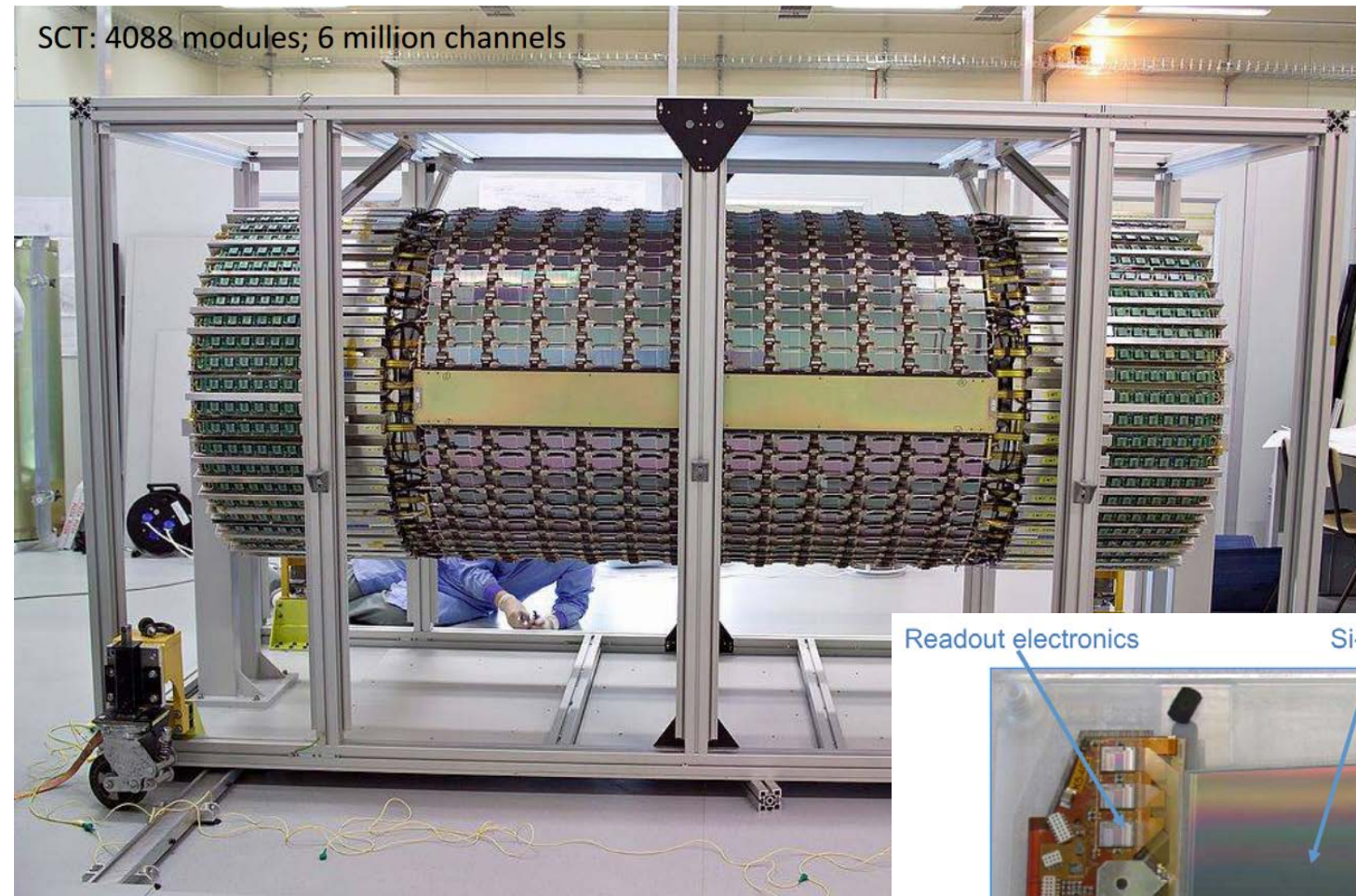
2700 TIB Modules

768 strips/sensor



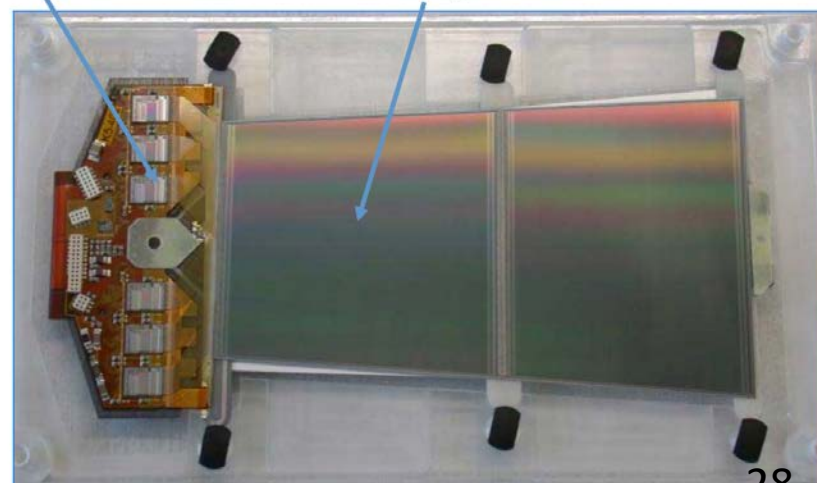
ATLAS硅微条探测器

SCT: 4088 modules; 6 million channels



Readout electronics

Si-Strip Detector

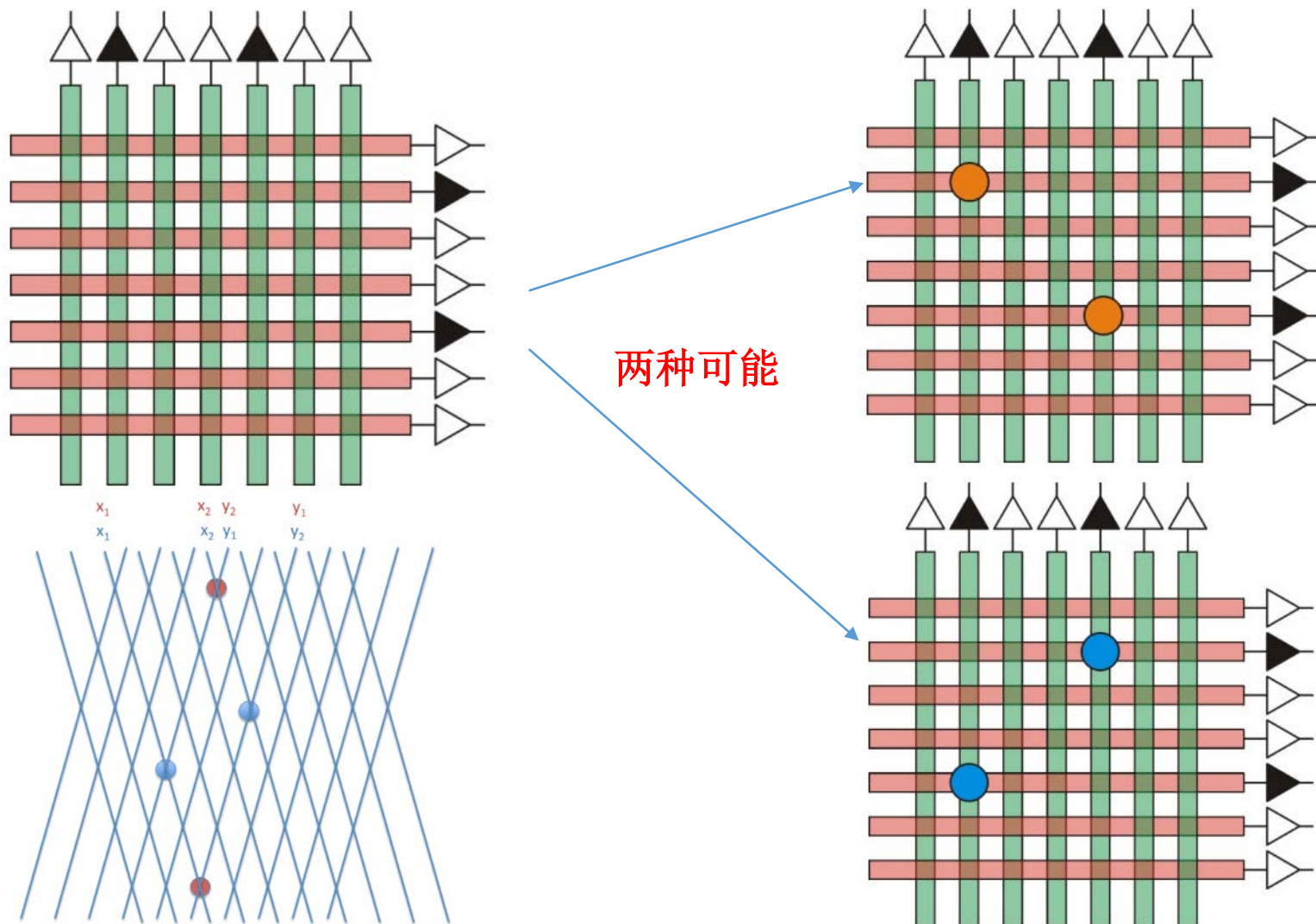


- ATLAS 硅微条探测器及模块

硅微条探测器的信号读出

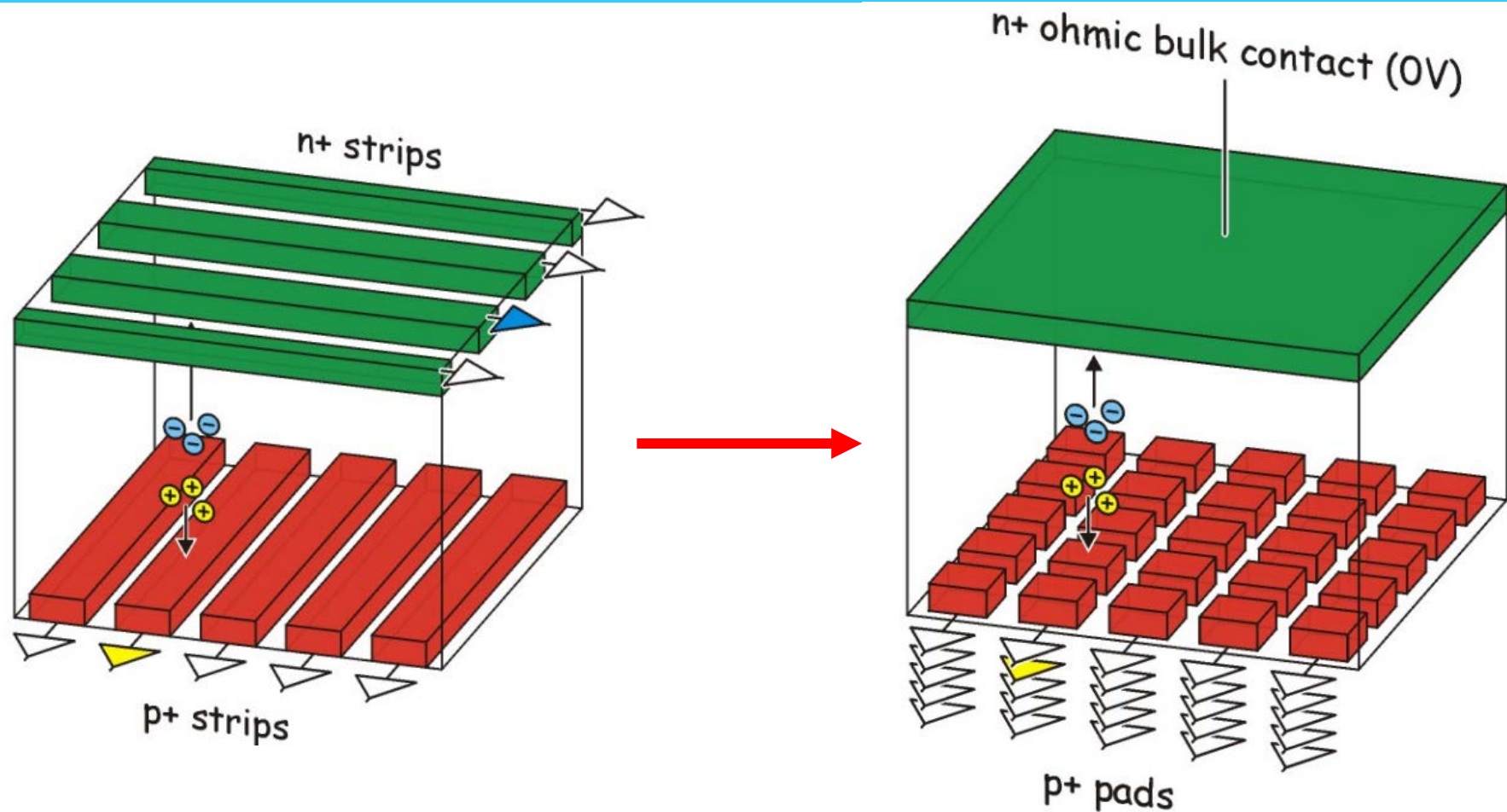
- 硅微条为探测灵敏介质，不包含晶体管等有源器件
- 没有信号放大功能
- 信号读出需要专用集成电路芯片（ASIC），sensor与ASIC间一般通过wire bonding连接
- 一般为模拟信号读出

硅微条探测器的局限性



- 高计数率情况下的击中信息难以准确判断
- 条状读出电极的局限性：对于交叉角不为90度的读出条也会出现一样的问题

四、像素探测器



- 微条改进为像素
- 第一个像素探测器：~1990
- 二维位置分辨能力，可以用于径迹探测器或者成像探测器
 - 径迹探测：单粒子探测，记录每个粒子的位置信息
 - 成像探测：粒子计数或者积分

像素探测器在高能物理中的历史

First use in HEP Experiments: CCDs used early 1980s in SLD/SLAC and NA11/32 CERN

“The silicon micropattern detector: a dream?”

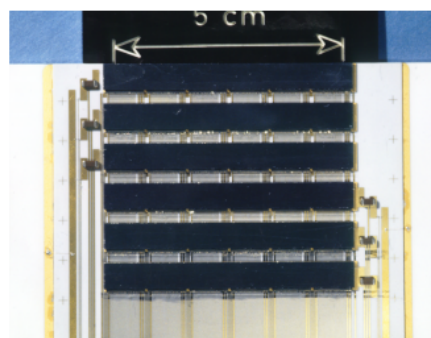
E.H.M Heijne, P. Jarron, A. Olsen and N. Redaelli, *Nucl. Instrum. Meth. A* 273 (1988) 615

“Development of silicon micropattern detectors”

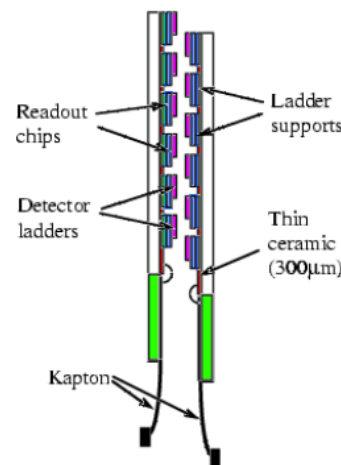
CERN RD19 collaboration, *Nucl. Instrum. Meth. A* 348 (1994) 399

1995 – First Hybrid Pixel detector installed in WA97 (CERN, Omega facility)

1996/97 – First Collider Hybrid Pixel Detector installed in DELPHI (CERN, LEP)

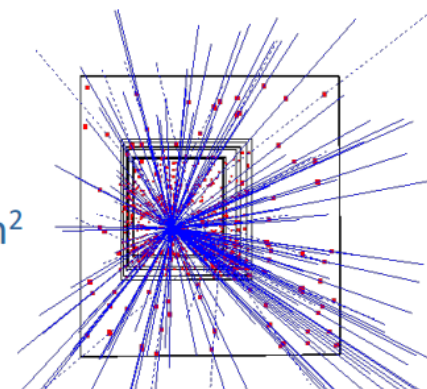


E. Heijne, E. Chesi



CERN – WA97 Experiment (1995)

- 5 x 5 cm² area
- 7 detector planes
- ~0.5 M pixels
- Pixel size 75 x 500 μm²
- 1 kHz trigger rate
- Omega2 chip

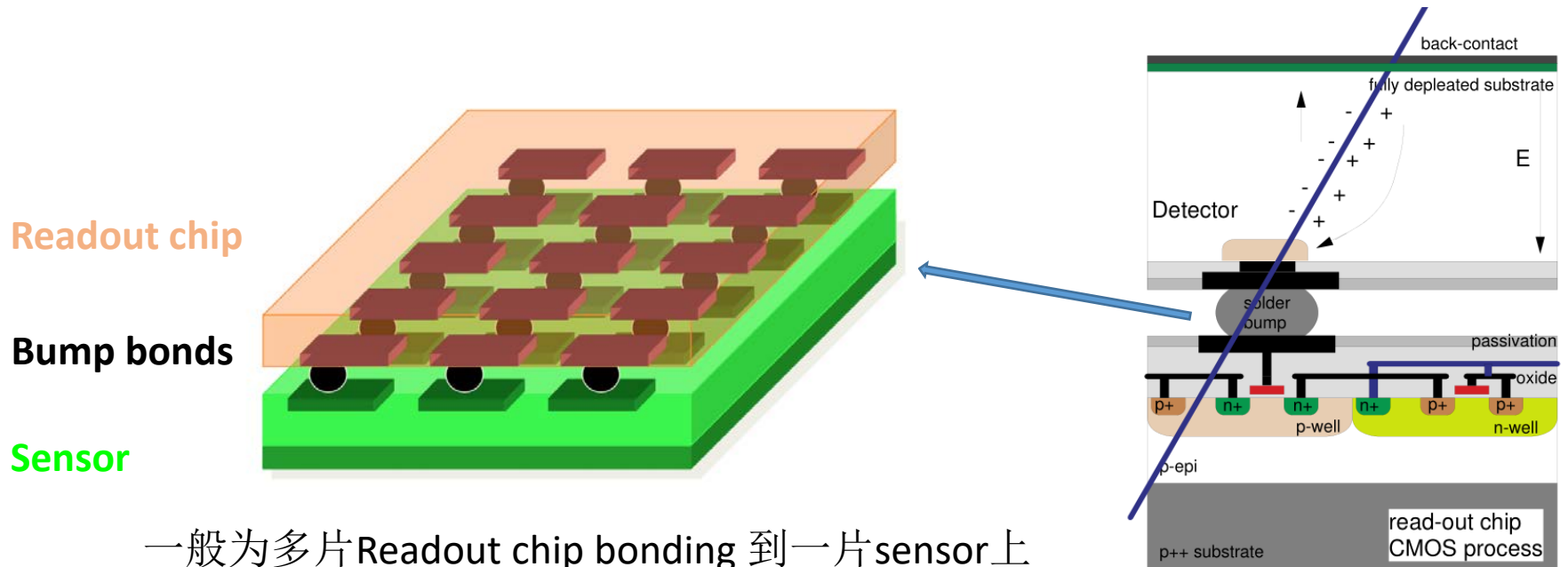


Work carried out by RD19 for WA97 and NA57/CERN

No-field, Pb-Pb, 153 reconstructed tracks

1. 混合型像素探测器 (Hybrid)

- 目前在高能物理实验中实际应用的硅像素探测器大部分是混合型探测器
- 混合型像素探测器由两片独立芯片组成，分别为探测器的传感器部分 (Sensor) 和读出电子学部分 (ASIC)。
- 传感器部分一般使用高阻率n型半导体 (或其他半导体材料，如CdTe、金刚石等) 制造，以利用其易耗尽的特点。
- 读出电子学则通常选用p型衬底并使用标准CMOS工艺来制造以降低成本。
- 传感器部分与电子学部分是通过倒装焊技术 (bump-bonding) 连接。bump-bonding是通过含有铟或金的微球焊料将每个像素及其对应的电子学进行电气和机械连接，这种技术要求像素的尺寸和前端电子学电极焊盘的尺寸是相同的。



混合型像素探测器 (Hybrid)

- 优点:

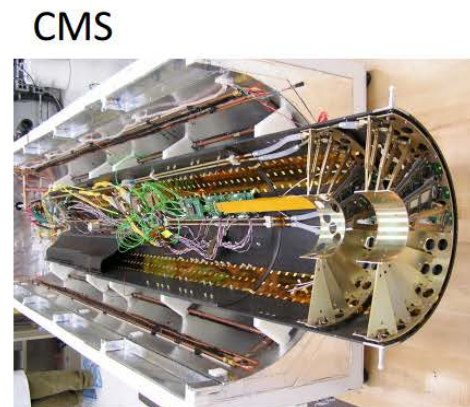
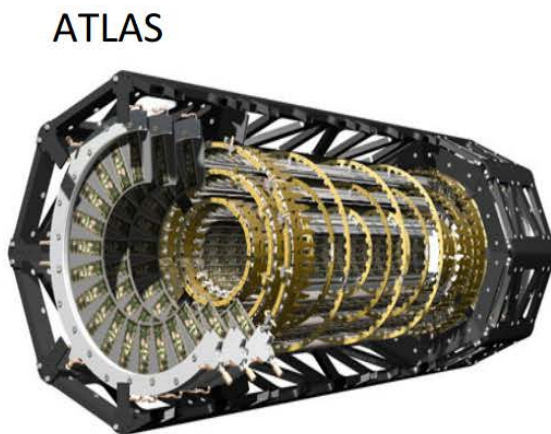
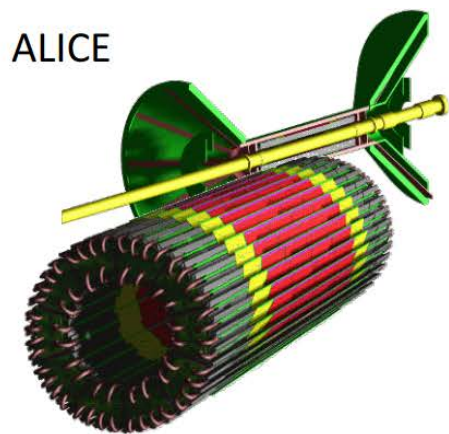
- 可以根据传感器和电子学的功能进行独立的优化。
- 技术上也已经很成熟，可以大量生产面积较大的混合型探测器芯片
- 通常情况下，灵敏层部分是全耗尽的，这样可以快速收集电子并且抗辐照性能较好。

- 缺点:

- Bump-Bonding工艺不可避免地引入了高物质质量
- 受bump-bonding技术的工艺和精度限制，像素尺寸不能太小，随着像素尺寸的减小，bump-bonding的复杂性大大增加，因此将会降低良品率。
- 由于读出电子学的集成度非常高，单位面积上的能耗也比较高（每平方厘米几百毫瓦）

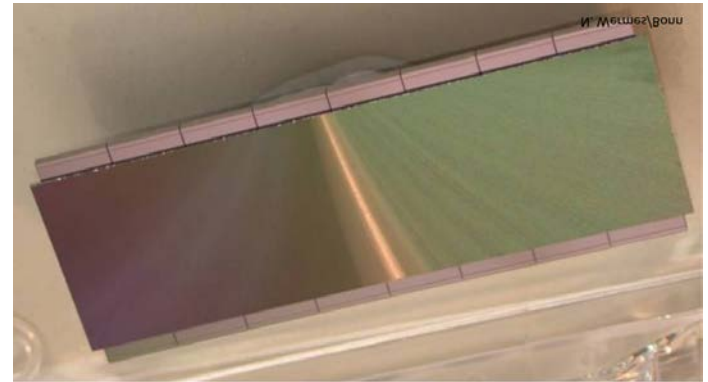
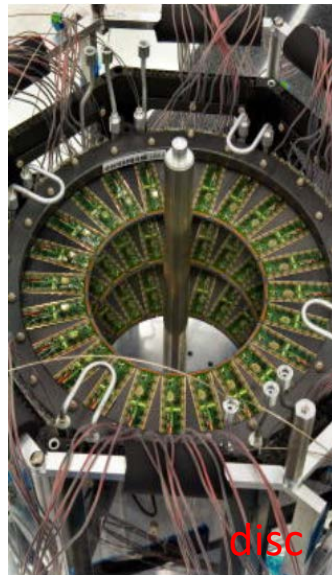
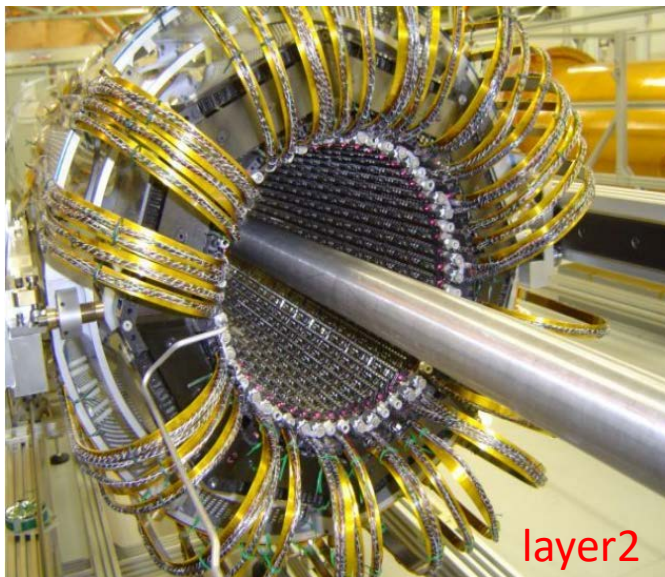
混合型像素探测器 (Hybrid) 的应用

- 典型代表是LHC的ALICE、ATLAS和CMS实验上正在使用的顶点探测器

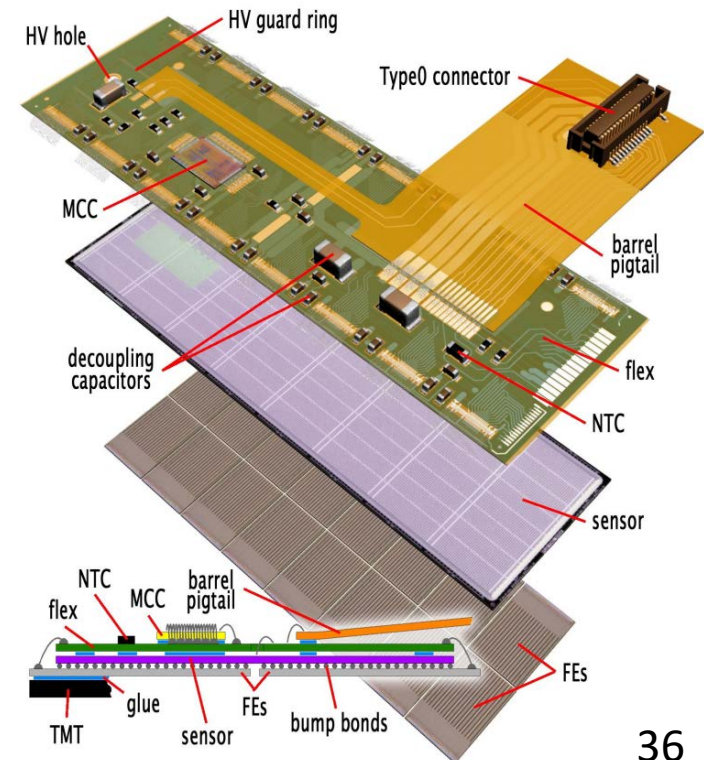


Parameters	ALICE	ATLAS	CMS
Number of layers	2	3	3
Radial coverage(mm)	39-76	50-120	44-102
Surface(m ²)	9.8M	80M	66M
Number of pixels	0.21	1.7	1
Cell size($r\phi \times z$)	50×425	50×400	100×150
Silicon thickness(sensor+ASIC x/X ₀ (%))	0.21+0.16	0.27+0.19	0.3+0.19

ATLAS pixel detector

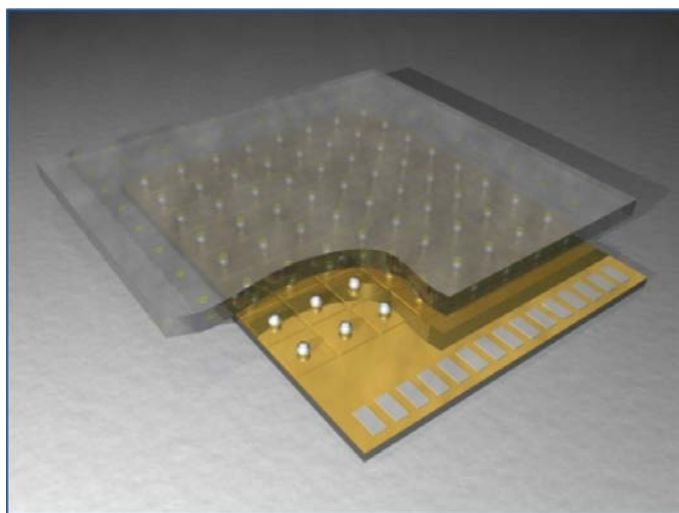


- 16 readout chips connected to 1 sensor (6.4 cm x 2.1 cm)
- Sensor: 47232 n-on-n pixels
 - 250 μ m thickness
 - 50 μ m(R ϕ) $\times$ 400 μ m(z)
 - 328 rows (x_{local}) $\times$ 144 columns (y_{local})
- 16 FE chips: bump bonded to sensor
- Flex Hybrid
 - Module Controller Chip to perform distribution of commands and event building.
- Radiation-hard design
 - Dose >500Gy
 - NIEL>10¹⁵n_{eq}/cm²fluence

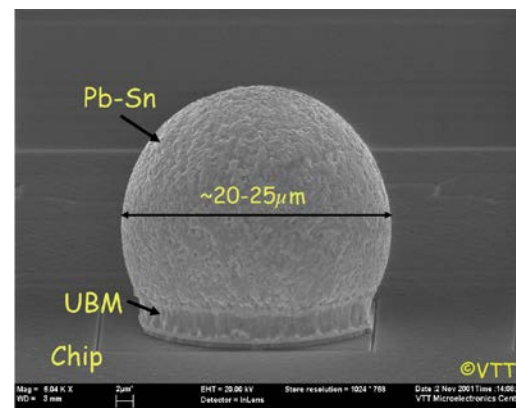
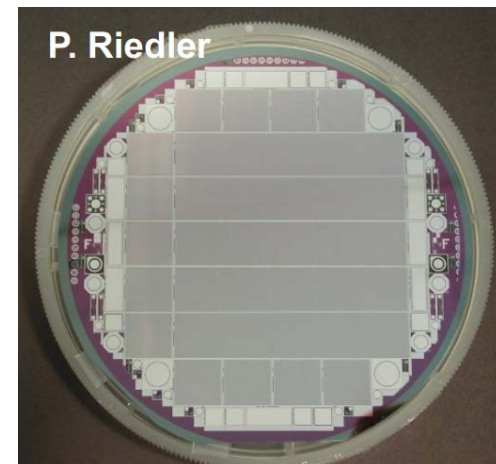
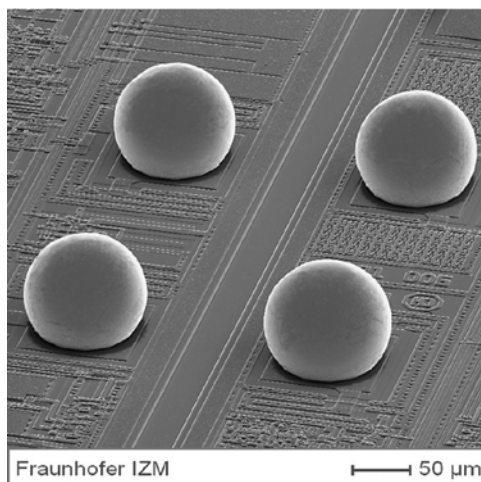


像素探测器的发展方向

- 能够生产Sensor的厂商很少（国际上约10个）
- 没有工业规模的量产→ 价格非常高
- Sensor和ASIC间复杂的连接工艺，昂贵的价格
- Sensor和ASIC间连接的局限性：像素尺寸目前最小约 $30\mu\text{m}$ ，另外带入的电容，增加功耗

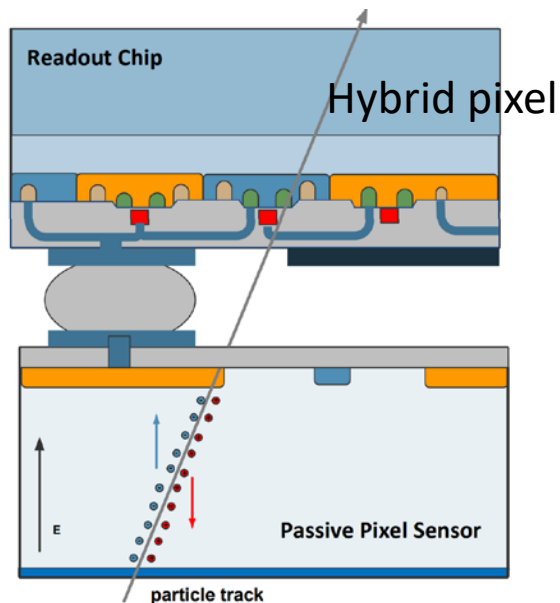


- 低成本
- 高集成度
- 低物质量 (x/X_0)

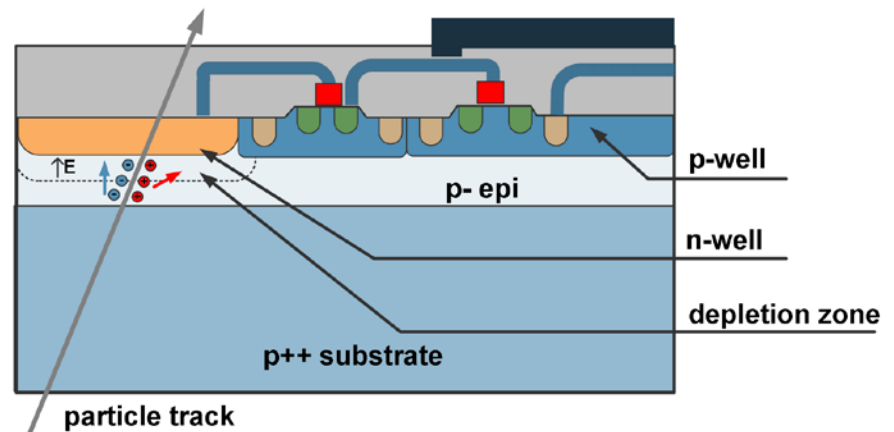


2. 单片集成式像素探测器 (Monolithic)

- 单片型像素探测器的像素电路和传感器部分制作在同一个晶圆上，因此具有较低的物质质量，同时可以适当减小像素尺寸，所以具有较高的空间分辨率
- 可以进一步降低像素的电容，从而进一步降低噪声
- 省去了复杂的Bump-Bonding过程，减少生产工序并增加成品率，降低成本。



Monolithic Pixels

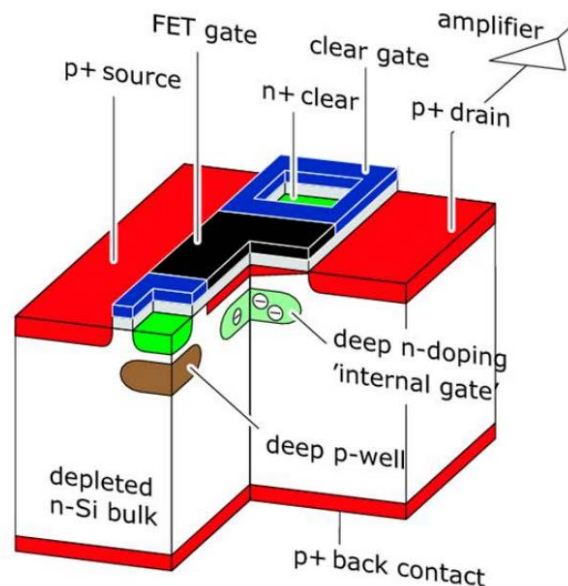
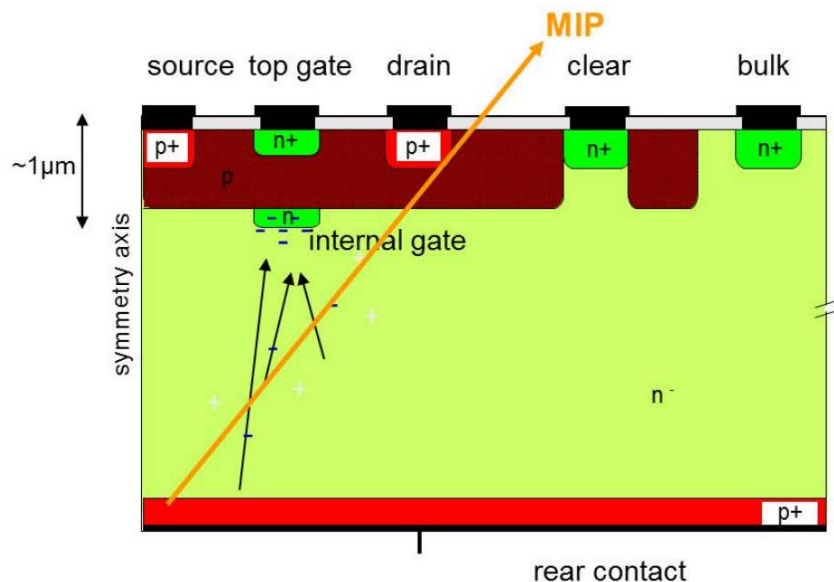


2. 单片集成式像素探测器 (Monolithic)

- 单片型硅像素探测器的一些技术在正在发展过程中
- 是硅像素探测器未来发展的一个重要方向
- 典型的单片型硅像素探测器
 - DEPFET
 - SOI
 - CPS

2.1耗尽型场效应管 (DEPFET)

- DEPFET (Depleted P-channel field effect transistor) 在n型硅衬底的正面制作一个p沟道结型场效应管，场效应管的栅极作为控制极，源极或者漏极作为输出电极。同时，在p阱的下表面形成了一个n型掺杂区，称为内栅极(internal gate)。结型场效应管的p阱与n型硅衬底以及背面重掺杂的p型连接构成一个pnp型的三明治结构。工作时，n型硅衬底接地，在两边的p型半导体上加负电压使n型硅衬底全部耗尽，这种耗尽方法称为sideward depletion 方法
- 当有粒子入射进探测器后会在全耗尽的衬底上激发电子空穴对，电子则会漂移到正面p阱下的电子势阱，并被束缚在内栅极中。这些电子会对场效应管的沟道电流产生影响，从而在场效应管的源极或漏极上形成一个电流信号。清除电极利用一个重掺杂的n型阱实现，信号读出后，在内栅极上加一个正脉冲信号就可以把内栅极的电子引入到清除电极而导出。

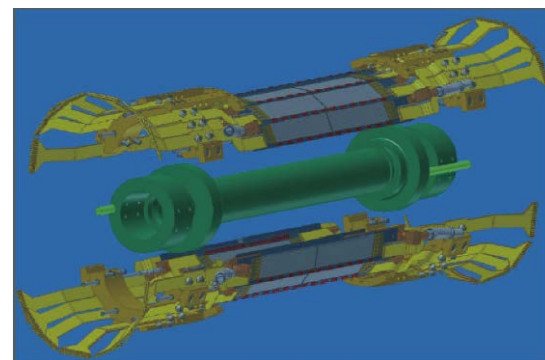
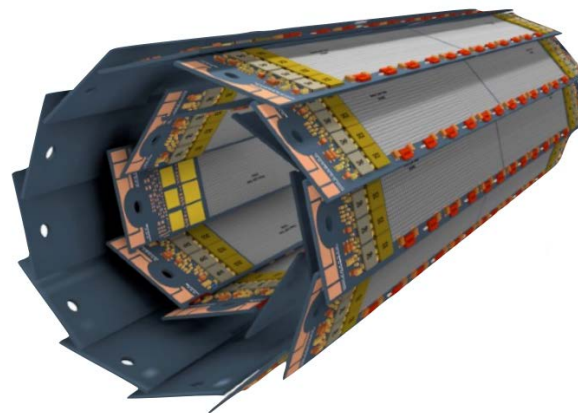


DEPFET 的特点及应用

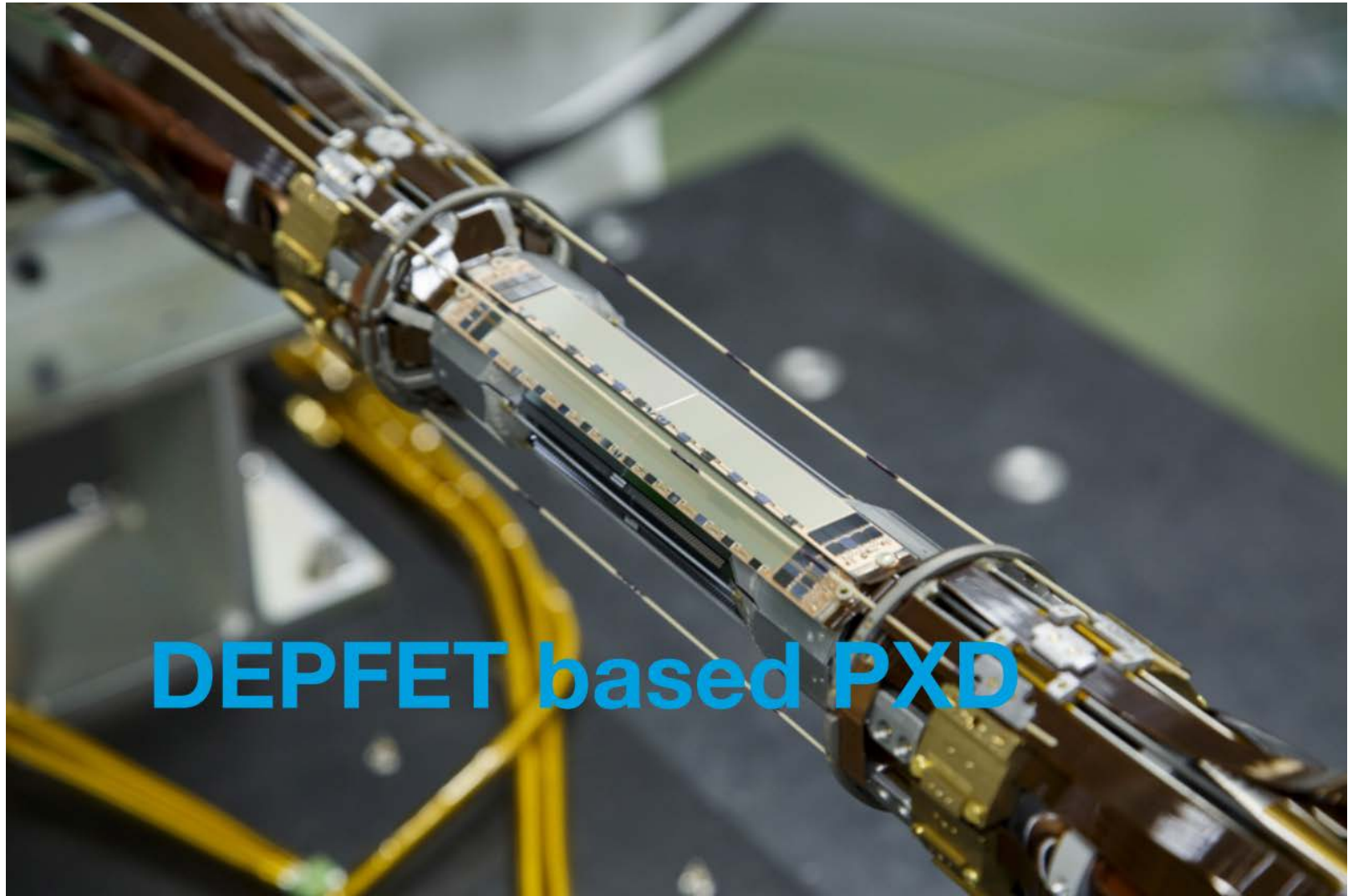
- DEPFET的优点是sensor工作在全耗尽模式下，噪声低，信噪比高，可在室温下工作。
- 不足是和其他单片型芯片相比，电子学的集成度有限，还需要额外的驱动电路和信号处理电路。
- 目前SuperKEKB上的Belle II实验已经采用DEPFET探测器（PXD），另外把DEPFET应用在ILC上的方案也正在研究中

Belle II Pixel探测器(PXD)

- PXD由两层sensor组成，半径分别为14mm，22mm，分别包含8个和12个探测器模块，覆盖 θ 角：17度—150度
- DEPFET Pixel 厚度75 μm ，尺寸为50 $\mu\text{m} \times 50\text{--}85\mu\text{m}$ ，只有在读出时有能耗，低能耗，采用低温风冷。
- 读出系统有3种ASIC芯片组成
 - DCD（实现电流数字转换），DHP（数字处理器，实现空pixel零压缩），Switcher(控制每行pixel电流值输出到DCD)
 - DCD和DHP分布在探测灵敏区外。
 - 总功率：0.1W/cm²
- 每个模块有4个DCD和DHP，4行pixel并行读出，共1600行pixel，读出需要20 μs
- Sensor和读出部分可承受10Mrad辐照剂量，相当于5年Belle的运行剂量
- 读出部分放在探测有效区外，灵敏区每层总物质量：Sensor(75 μ)+Switcher(500 μ)+Frame(450 μ)，约0.21% X_0
- 20 μs /frame 读出速度



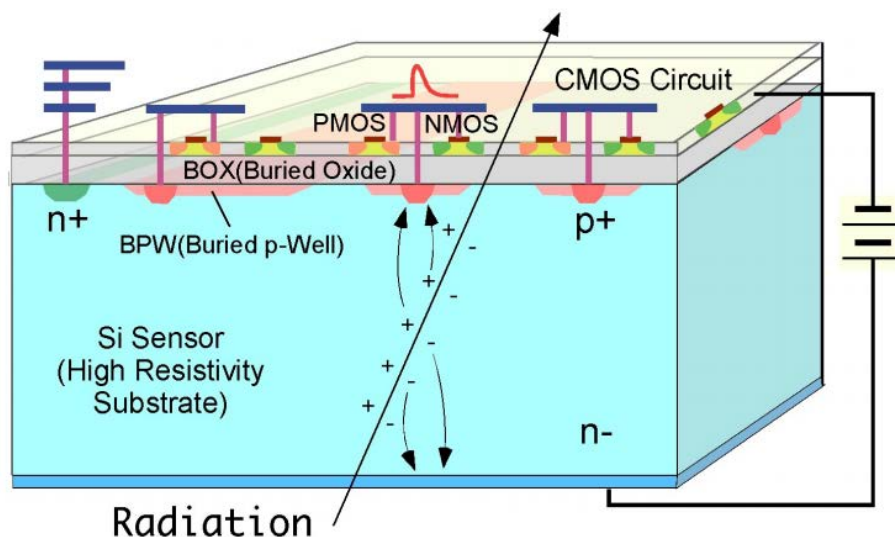
PXD in Belle II



DEPFET based PXD

2.2 SOI

- SOI (Silicon On Insulator), 称绝缘层上硅。在硅晶上嵌埋一层 SiO_2 绝缘层, 然后以此绝缘层作为基底, 在表面硅层制作晶体管, SiO_2 层把CMOS电路和衬底绝缘开。
- SOI的衬底体硅作为探测介质, 靠近二氧化硅绝缘层的衬底区域按照像素电极结构被反向高掺杂注入, 与衬底形成PN结。而像素电路制作在像素电极上方的晶圆上表面硅层上。二氧化硅绝缘层蚀刻出通孔, 把电荷收集电极连接到像素电路的输入端口。衬底背面作为一个整体的电极引出。在衬底背部电极和各像素电极间施加适当电压, 反偏PN结, 增加有效灵敏区厚度。
- Bonded wafer : High Resistivity (Sensor) + Low Resistivity (CMOS)



SOI主要特点

- 优势:

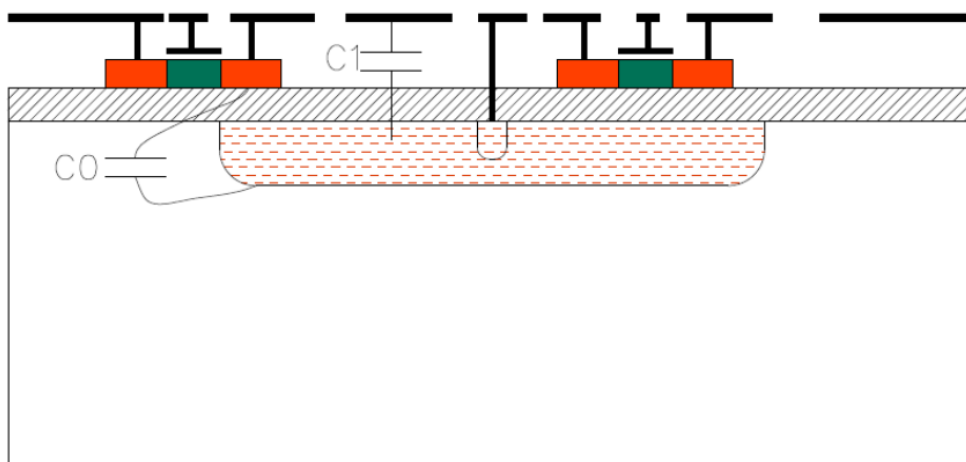
- 减小了寄生电容，提高了运行速度。与体硅材料相比，SOI器件的运行速度提高了20-35%;
- 具有更低的功耗。由于减少了寄生电容，降低了漏电，SOI器件功耗可减小35-70%;
- 消除了闩锁效应;
- 抑制了衬底的脉冲电流干扰，减少了软错误的发生;
- 抗辐照领域中还能减少单粒子效应以及瞬时辐照效应;
- 与现有硅工艺兼容，可减少13-20%的工序

- 缺点:

- 在Sensor和像素电路之间需要引入有效的屏蔽机制，Sensor和电路之间仅由几十到几百纳米的二氧化硅绝缘层作隔离，Sensor中的静态电压分布会影响电路的MOS管阈值电压，而电路中的动态电压变化会在Sensor中产生感应电荷，这种双向的电场耦合影响探测器正常工作
- 二是如何增强抗电离辐射能力。二氧化硅层吸收电离辐射并容易产生和积累固定电荷，另一方面较厚的二氧化硅层又是抗电离辐射的弱点所在。

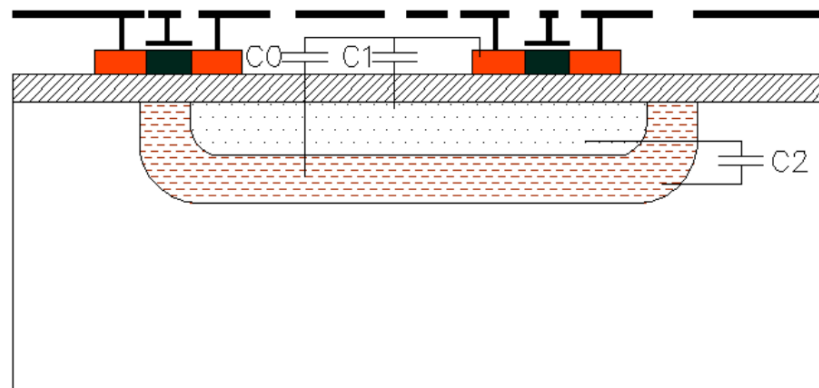
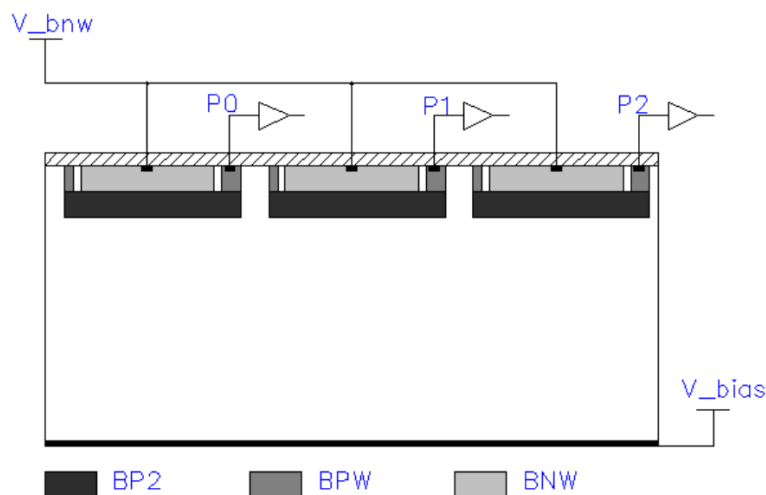
SOI的背栅效应

- 由于氧化层的存在，SOI器件产生了一个背栅晶体管。背栅效应主要是指背栅压(衬底偏压) 对前栅晶体管阈值电压的影响。
- 灵敏层和读出层之间的干扰。灵敏层 的工作偏压同时影响了相邻的读出回路层中晶体管的工作，限制了工作偏压提高到全耗尽的电压值
- 电路器件与像素电极的电容带来的串扰会使探测的信号被淹没



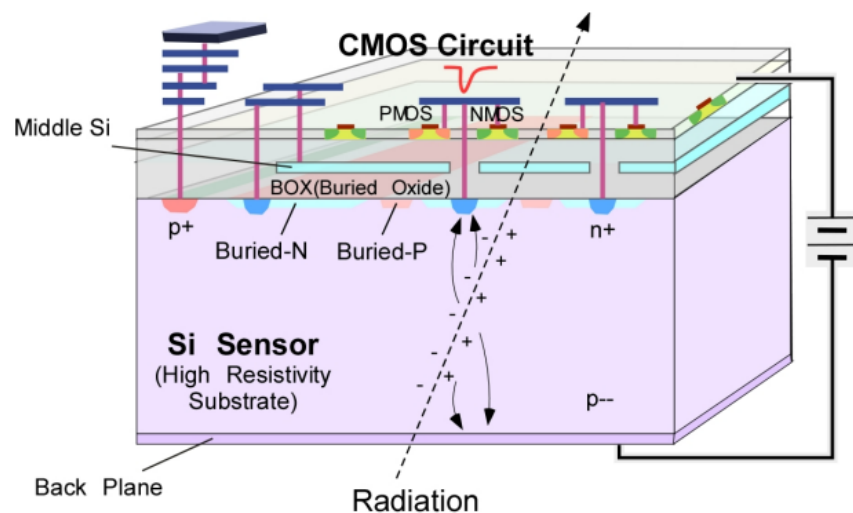
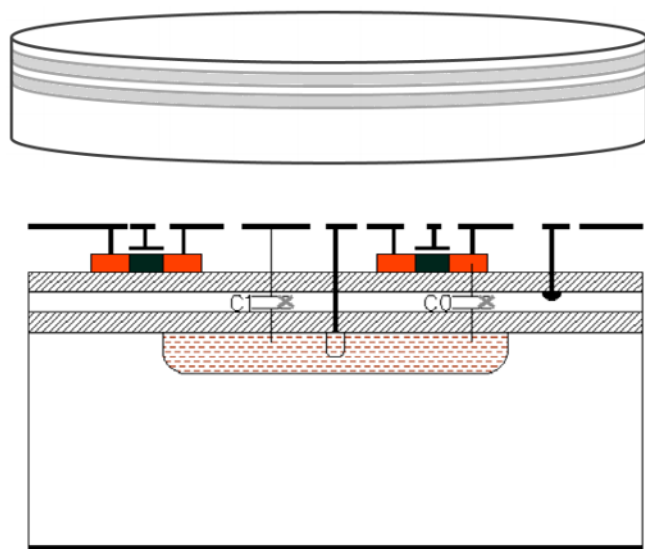
嵌套结构

- 每个像素从内到外，是一个NPN的包裹式嵌套结构。嵌套阱主要包括3个掺杂层，分别为BPW、BP2、BNW。前两种为P型掺杂，最后一个为N型掺杂。P型掺杂组成杯型结构，其中间区域填入N型掺杂，不同掺杂间形成PN结耗尽区。BNW层的作为电路和收集电极间的屏蔽层，所有像素的BNW区域连接到共同的电压上。
- 由于BNW是紧挨SOI埋氧层，并施加了固定的电压，所以探测器背板偏压不会对BNW上方的MOSFET器件造成背栅效应
- 电容方面：像素电极BPW/BP2与电路器件层的直接电容耦合被显著压制



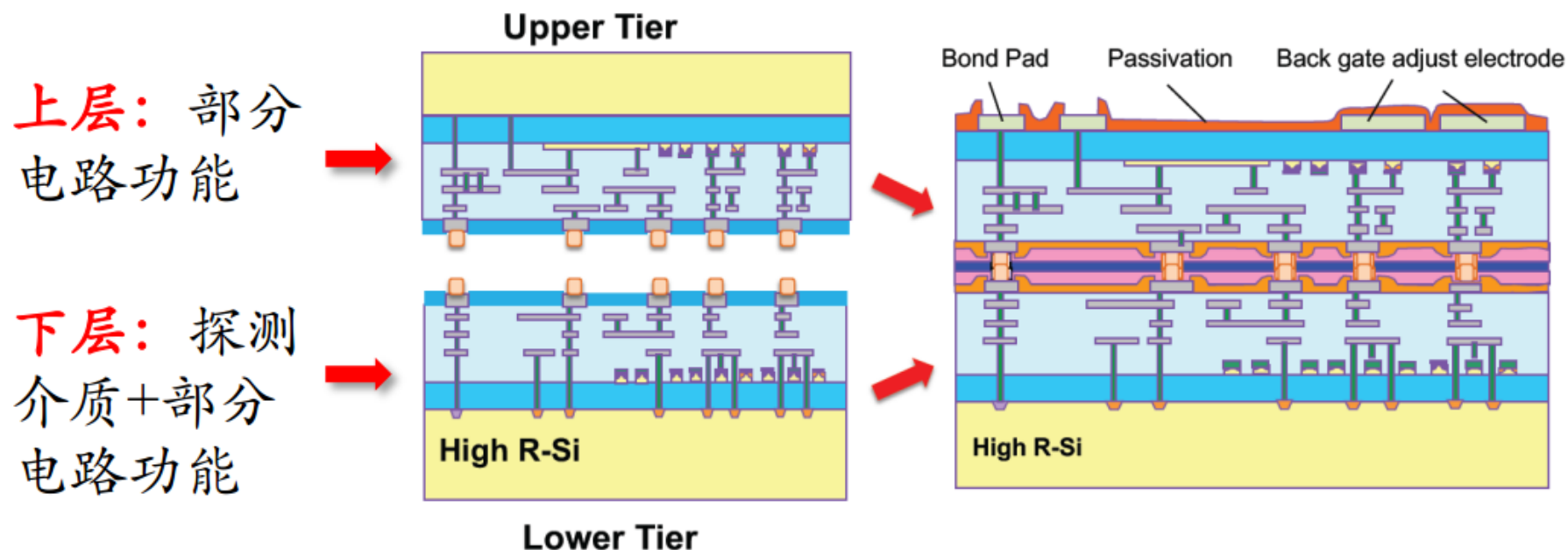
Double layer SOI

- Double layer SOI是一种新型的SOI晶圆，与常规SOI晶圆不同，有5层结构：表面硅层，二氧化硅绝缘层，中间硅层，二氧化硅绝缘层，衬底体硅
- 目前工艺能让DLSOI的中间硅层中度掺杂，使其较好导电，引出中间硅层接到合适电平上，能屏蔽衬底的探测器偏压对MOSFET的背栅效应。同时，也能减小MOSFET有源区和收集电极的电容耦合，抑制电路状态跃变对收集电极的电荷注入



3D技术Vertical Integration

- 基于微球（micro-bump: $\sim 5\ \mu\text{m}$ pitch）工艺的SOI-3D集成技术



- 单一芯片实现高空间分辨、高时间分辨

SOI探测器的应用

- 芯片提供商可以应用SOI工艺设计高性能芯片，比如PowerPC处理器、游戏机芯片、大众公司IVN芯片等
- X射线探测
- 高能物理实验： ILC和CEPC顶点探测器预研