

第五章 半导体探测器

董明义

dongmy@ihep.ac.cn

目 录

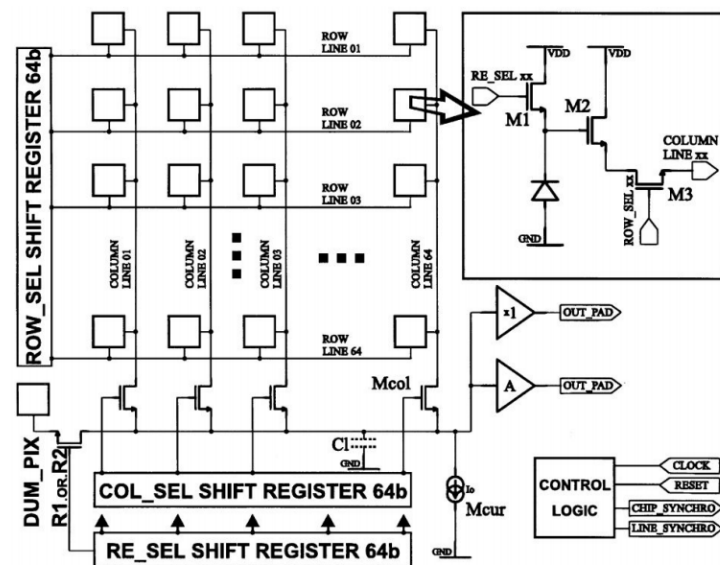
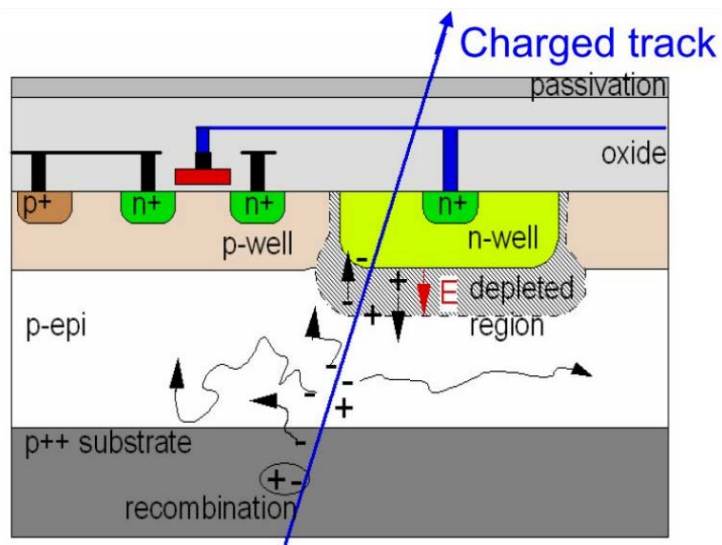
- § 5-1 半导体探测器基础
- § 5-2 半导体探测器种类
- § 5-3 半导体探测器参数
- § 5-4 半导体探测器的应用简介
- § 5-5 半导体探测器在高能物理中的应用
- § 5-6 半导体探测器的发展

§ 5-5 半导体探测器在高能物理中的应用

- 一、高能物理实验对半导体探测器的需求
- 二、粒子径迹重建
- 三、硅微条探测器
- 四、硅像素探测器
 - 1. 混合型像素探测器 (Hybrid)
 - 2. 单片集成式像素探测器 (Monolithic)
 - 2.1 DEPFET
 - 2.2 SOI
 - 2.3 CMOS 像素探测器
 - 2.4 CMOS 像素探测器的应用
- 五、低增益雪崩探测器 (LGAD)
- 六、半导体光电探测 (转换) 器件

2.3 CMOS像素探测器

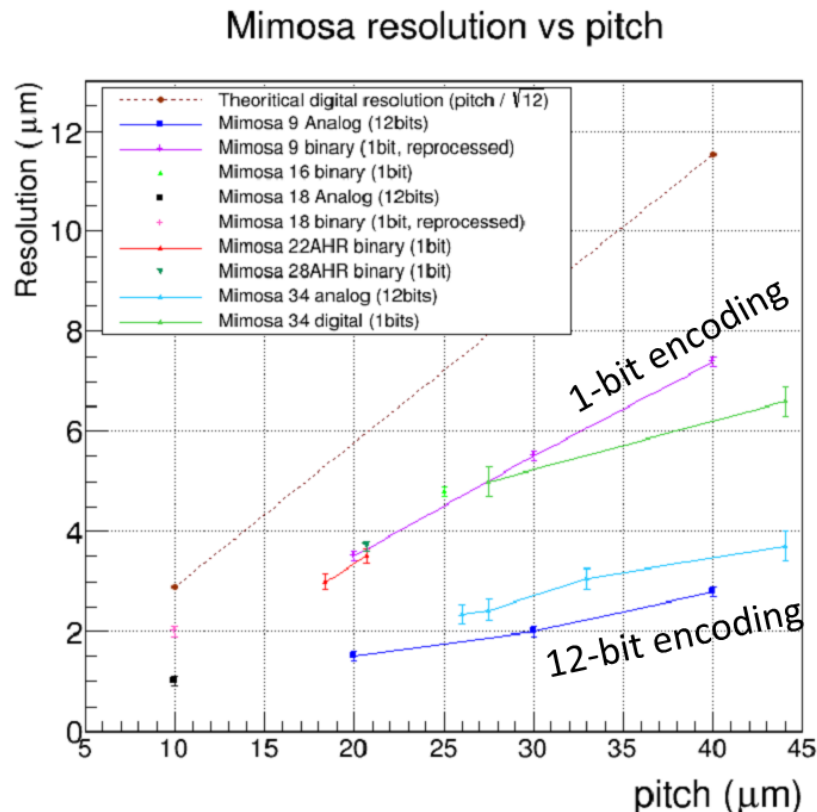
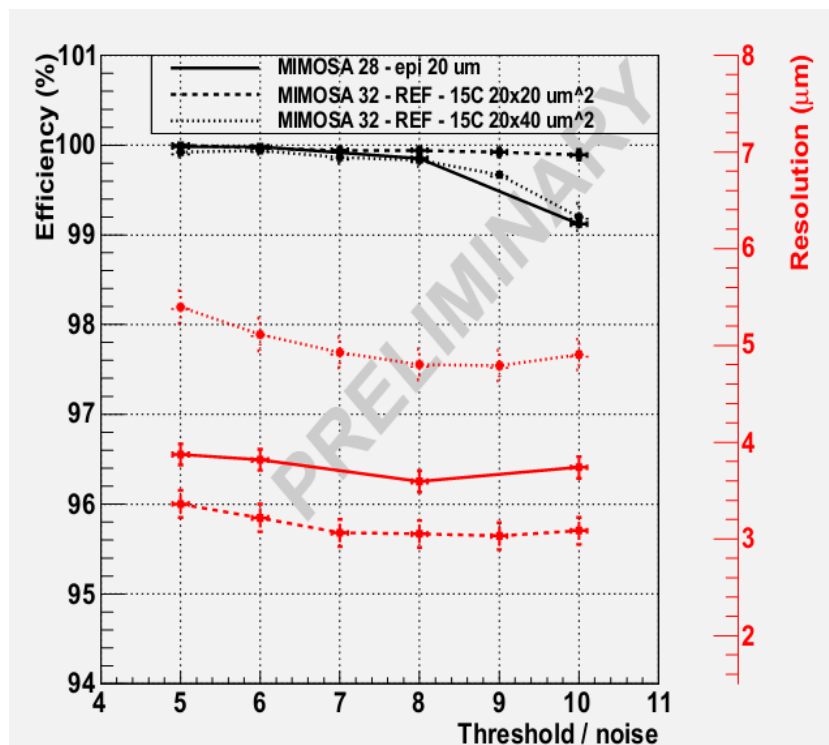
- CPS (CMOS pixel sensor) 又称为MAPS (monolithic active pixel sensor)，法国Strasbourg IPHC研究所在上世纪开始研发的基于商业CMOS工艺的像素探测器
- 在重掺杂的p++型硅衬底上外延一层轻掺杂的p型外延层，这层外延层就是探测器的灵敏层，外延层上分别制作n阱和p阱。n阱与外延层构成pn结作为电荷收集电极，电子学器件制作在p阱中。
- 带电粒子穿过时，在外延层中电离，外延层上耗尽区很薄，大部分区域是非耗尽的，因此这些电子空穴对主要是靠热扩散进行传播。空穴被衬底吸收，而电子则由于外延层势垒的存在，只能沿着外延层做横向扩散，当扩散到n阱附近时，将很快会被n阱吸收，典型的收集时间大约为100ns
- p阱内电子学电路用来对收集到的信号进行预处理，晶体管M1是复位器，在读取完成后用来清除收集的电荷；M2是源跟随器，用来放大信号；M3是行选择器，用来选通某一行进行读出，通过控制电路，可以逐行扫描读出。



CPS像素芯片的主要特点

- 单片集成型, sensor和读出电子学在同一个芯片上
 - P type Si
 - Signal created in low doped thin epitaxial layer
 - $\sim 80 \text{ e}^- / \mu\text{m}$, total signal $\sim O(1000 \text{ e}^-)$
- 扩散型电荷收集方式
 - Limited depleted region
 - By thermal diffusion
 - Charge sharing $\rightarrow$ resolution
- 高颗粒度和良好的信噪比
 - 非常好的空间分辨率和探测效率
 - 功耗较小,
 - 较好的抗辐照性能
- 可以在室温下工作
 - From 0°C up to $30\text{-}40^\circ\text{C}$ if necessary
- 基于工业标准的CMOS工艺
 - Advantages on costs, yields, fast evolution of the technology, Possible frequent submissions

主要性能：空间分辨率



- 电荷扩散，一次击中被若干像素收集 (charge sharing)
- 像素尺寸(cluster in several pixels)
- 读出形式(discriminator or ADC)
- 典型的空间分辨: 3.2μm for 20μm×20μm pixel size

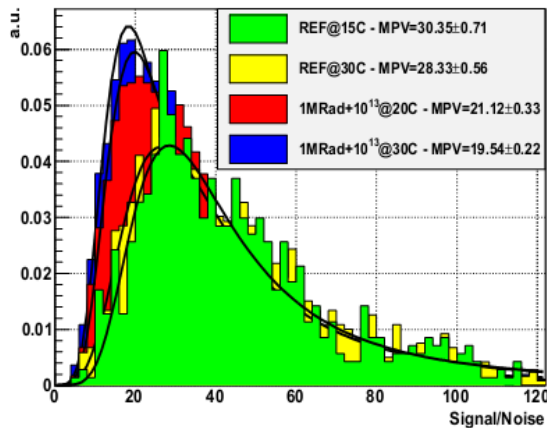
Pixel Dim. [μm^2]	20×20	22×33	20×40
σ_{sp}^{bin} [μm]	3.2 ± 0.1	5. / 5.5	5.4 ± 0.1

抗辐照性能

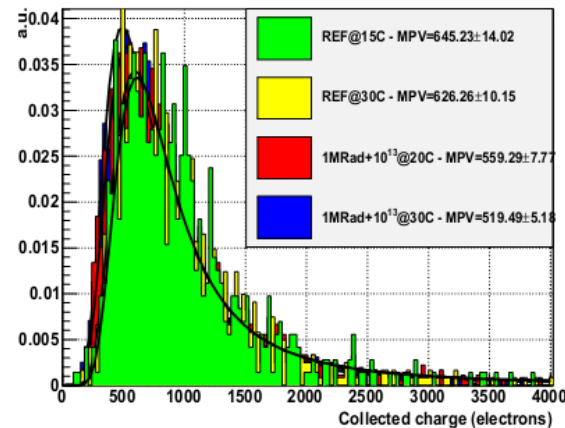
- 辐照导致性能下降
- MIMOSA28已经验证的抗辐照能力: $3 \times 10^{12} \text{neq/cm}^2 + 150 \text{ kRad at } 35^\circ \text{C}$
- MIMOSA32: combined dose of 1 MRad and 10^{13}neq/cm^2
 - SNR : 21 @20 °C, 19 @30 °C
 - Detection efficiency : 99%

Radiation load	0 + 0		$3 \cdot 10^{12} \text{ neq/cm}^2 + 300 \text{ kRad}$		$10^{13} \text{ neq/cm}^2 + 1 \text{ MRad}$	
	15°C	30°C	20°C	30°C	20°C	30°C
SNR	30.4 ± 0.7	28.3 ± 0.6	22.0 ± 0.3	23.0 ± 0.3	21.1 ± 0.3	19.5 ± 0.2
Detection Efficiency	99.86 $\pm 0.14 \%$	99.59 $\pm 0.14 \%$	99.63 $\pm 0.13 \%$	99.49 $\pm 0.16 \%$	99.34 $\pm 0.19 \%$	99.35 $\pm 0.13 \%$

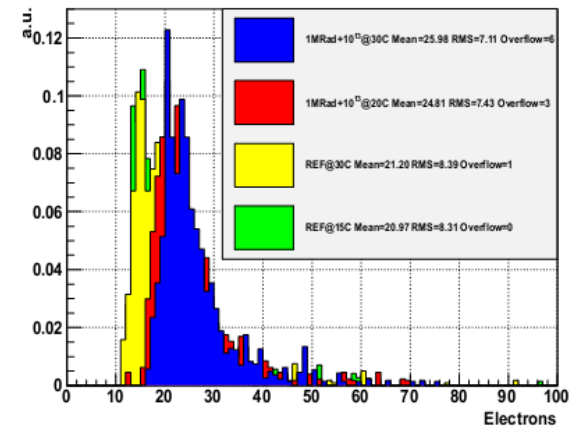
Signal/Noise ratio for P25



Seed signal for P25

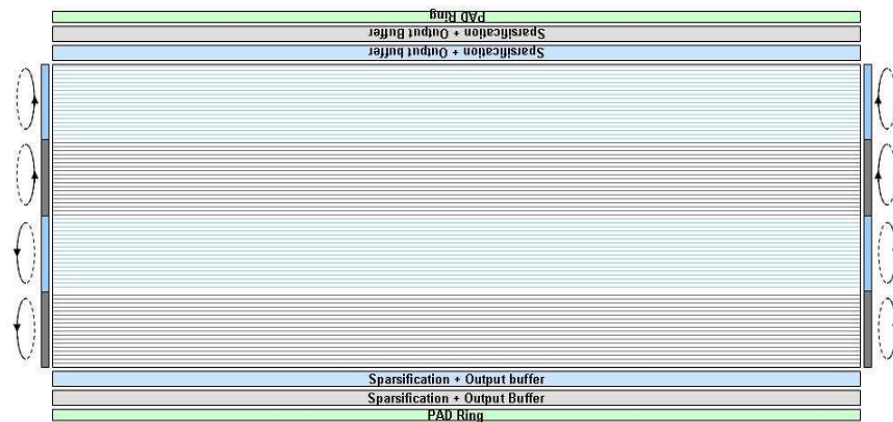


Noise for P25



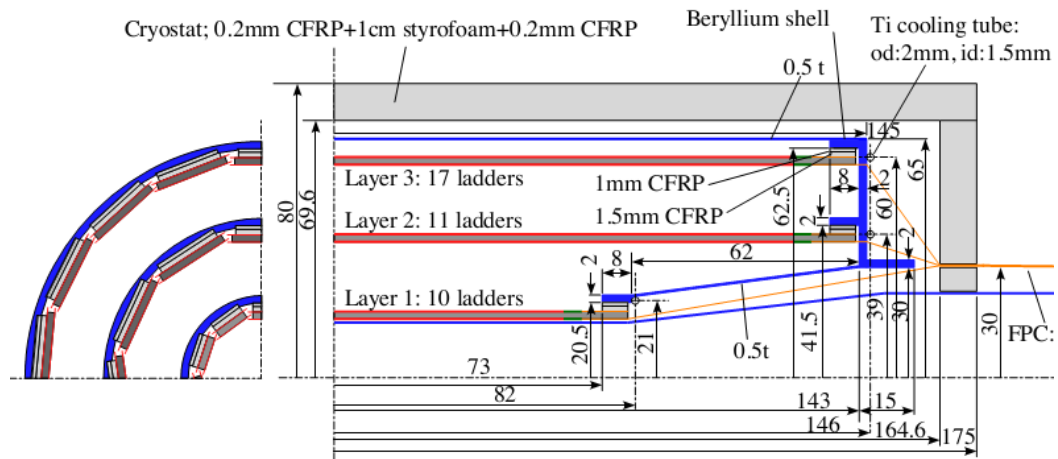
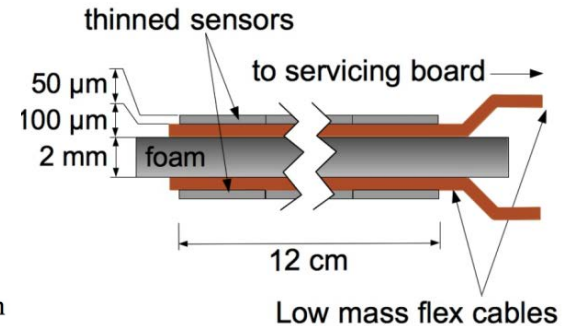
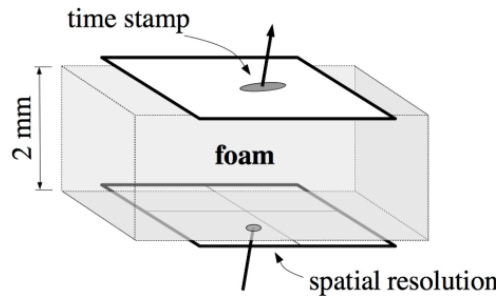
读出速度

- 读出速度与芯片大小，读出方式等相关
 - MIMOSA28: $2\text{cm} \times 2\text{cm}$, $T_{\text{r.o.}}$ 200 μs /帧 (200ns/行像素)
 - MIMOSA32: $5.2\text{mm} \times 3.3\text{mm}$, $T_{\text{r.o.}}$ 32 μs /帧 (200ns/row)
 - ASTRAL: $3\text{cm} \times 1\text{cm}$, $T_{\text{r.o.}}$ 15 μs /帧
- 怎么提高读出速度?
 - 长条形的像素设计
 - Less row per column
 - Allow in pixel discriminator
 - $\text{r.o} \geq 2 \times \text{faster}$
 - 更多并行化读出
 - 2 or 4 rows readout simultaneously
 - $\text{r.o} \geq 2-4 \times \text{faster}$
 - Subarrays read out/in
 - $\text{r.o} \geq 2-4 \times \text{faster}$
 - 改变读出方式 (rolling shutter → global shutter)



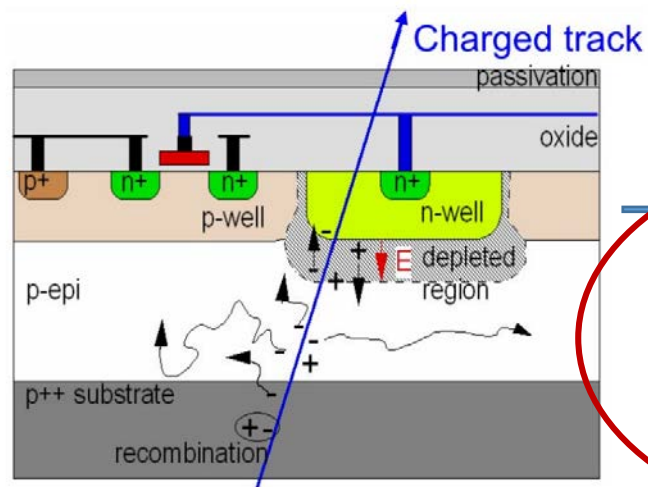
物质质量(material budget)

- STAR 探测器模块: $0.37\%X_0/\text{layer}$
 - Sensor: thinned to $50\mu\text{m}$
 - Cable: Low mass flex cable
- 双面模块结构
 - one side: high-resolution sensor
the other side: fast sensor
 - **First prototype: $0.6\%X_0/\text{ladder}$
validated with 100GeV test beam**
 - **$0.35\%X_0/\text{ladder}$ ($0.18\%X_0/\text{layer}$)
under construction**
- 芯片低功耗 → 气体冷却 (air or cool N_2), 减少探测器的物质
 - MIMOSA28: $150\text{ mW}/\text{cm}^2$
 - ASTRAL: $100\text{ mW}/\text{cm}^2$



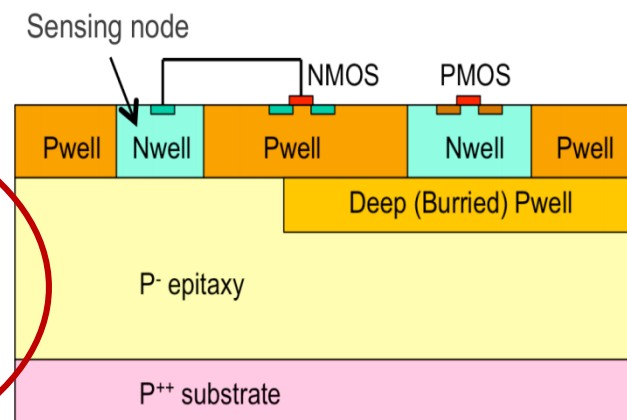
CPS芯片工艺改进

- CPS芯片的具有高颗粒度和良好的信噪比，MAPS芯片发展至今已有三十多个版本
- 为满足未来高能物理实验的需求，进行工艺改进及设计优化
 - 列甄别改进为像素内甄别设计以减小功耗、提高读出速度，代表性的两款芯片ALPIDE（Self-triggered读出方式）和ASTRAL（Rolling shutter读出方式）
 - 采用更厚的高阻外延层（ $> 1\text{k}\Omega\text{cm}$ ）CMOS工艺，通过更高的偏压，使sensor的外延层全耗尽，以提高电荷收集效率和空间分辨，即HR、HV-CMOS



$0.35\mu\text{m} \rightarrow 0.18\mu\text{m}$

Resistivity: $0.4 \rightarrow 1\text{-}2\text{k}\Omega\text{.cm}$
Epitaxy: $14 \rightarrow 18\text{-}40\mu\text{m}$ thick
NMOS $\rightarrow$ NMOS+PMOS
Higher read-out speed,
higher radiation tolerance

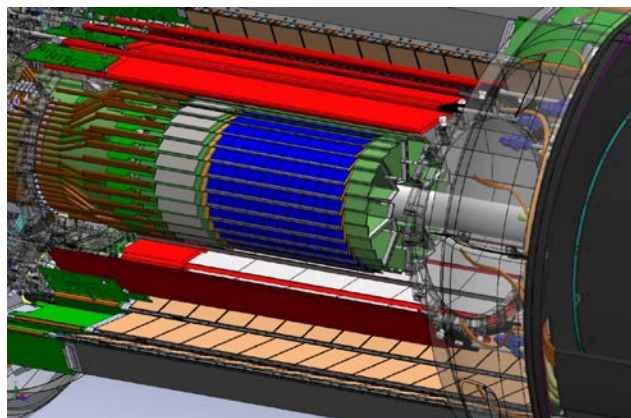


- MIMOSA 26 (Eu-EUDET)
- MIMOSA 28 (STAR-PXL)
- MIMOSA 30 (Double-sided prototype)
- MIMOSA 31 (with 4-bit ADC)

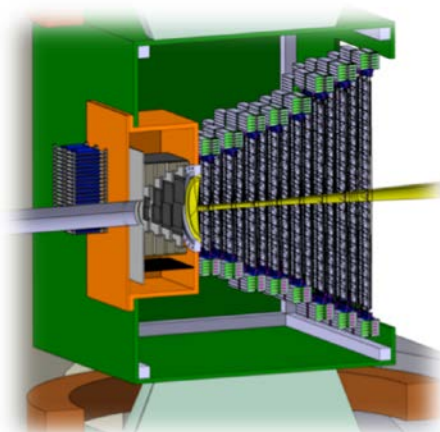
- MIMOSA 32 (first prototype)
- MIMOSA-22THRA1
- MIMOSA 34 (optimization)
- MISTRAL (ALICE ITS, dis. In column)
- ASTRAL (ALICE ITS, dis. In pixel)

2.4 CPS像素探测器的应用

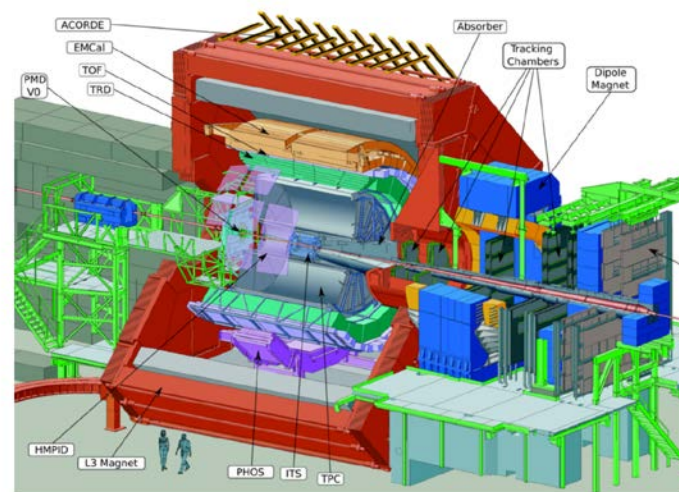
- EUDET 像素探测器束流望远镜系统
 - 6 x Mimosa26 planes
 - Successfully operating since 2008
- STAR 顶点探测器, 国际上单片型像素探测器在高能物理实验中首次应用, 2014年已成功取数
- CBM @ FAIR: 2016开始取数
- 已经准备好或未来的应用
 - ALICE @ LHC: 内径迹室的升级 ($\sim 10 \text{ m}^2$).
 - ILD @ ILC: 顶点探测器预研
 - CEPC: 顶点探测器预研



STAR HFT (0.16 m^2 –356M pixels)

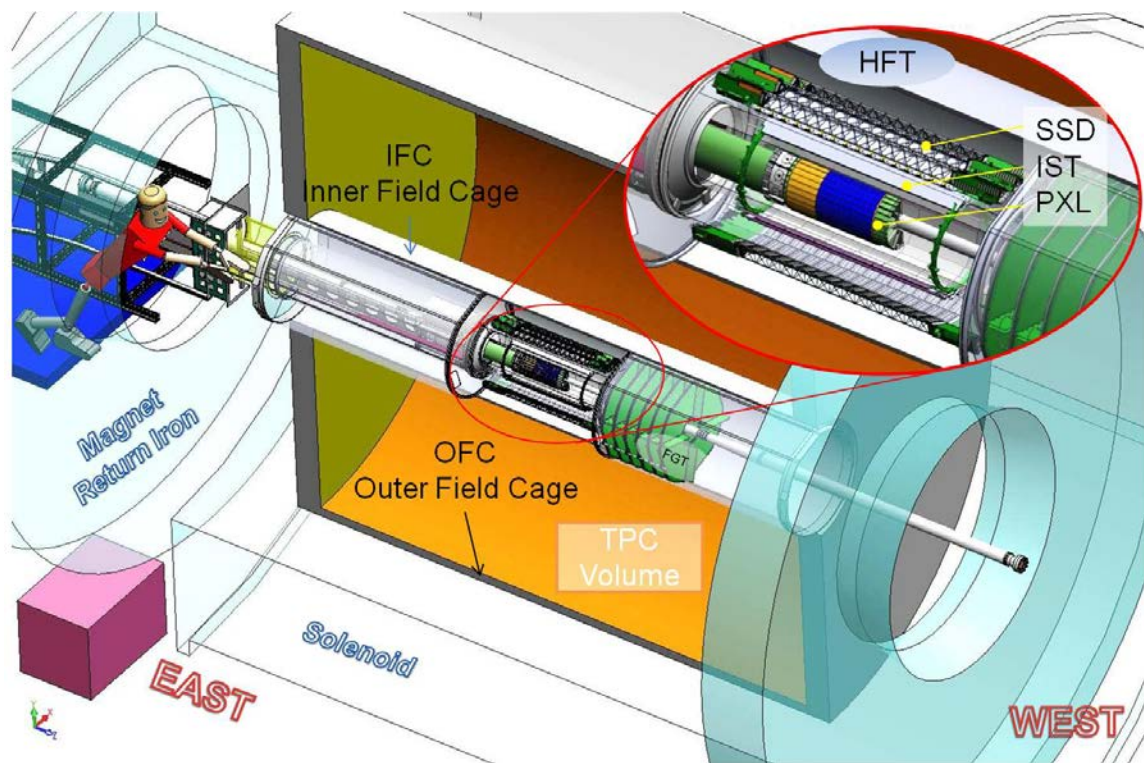


CBM MVD (0.08 m^2 –146M pixels)



ALICE ITS Upgrade (10 m^2 –12Gpixel)

应用1: STAR顶点探测器

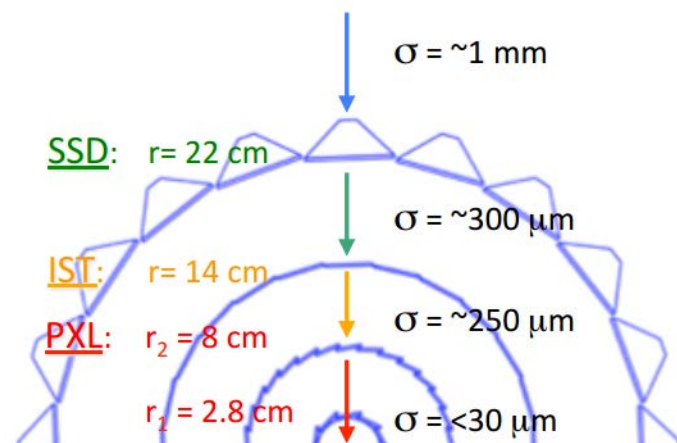


L. Greiner (LBL) / CPIX-2014

TPC – Time Projection Chamber
(main tracking detector in STAR)

HFT – Heavy Flavor Tracker

- SSD – Silicon Strip Detector
- IST – Inner Silicon Tracker
- PXL – Pixel Detector
- $r = 2.8, 8 \text{ cm}$



Tracking inward from the TPC with graded resolution:



STAR Pixel Detector (PXL)

Mechanical support with kinematic mounts (insertion side)

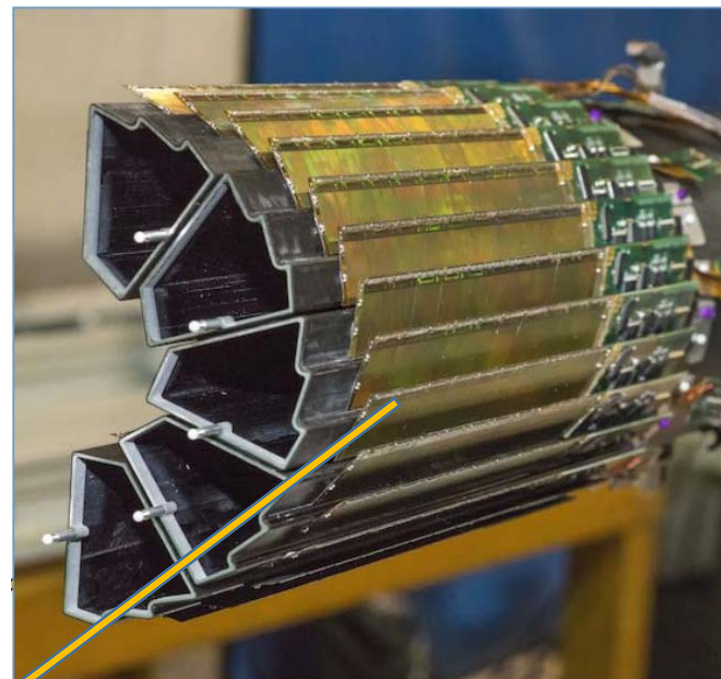
L. Greiner (LBL) / CPIX-2014

Key dates

- 3-sector prototype May 2013
- Full detector Jan 2014

- Insertion from one side
- 2 layers
- 10 sectors total (in 2 halves)
- 4 ladders/sector
- Air cooling

Ladder with 10 MAPS sensors ($\sim 2 \times 2$ cm each)



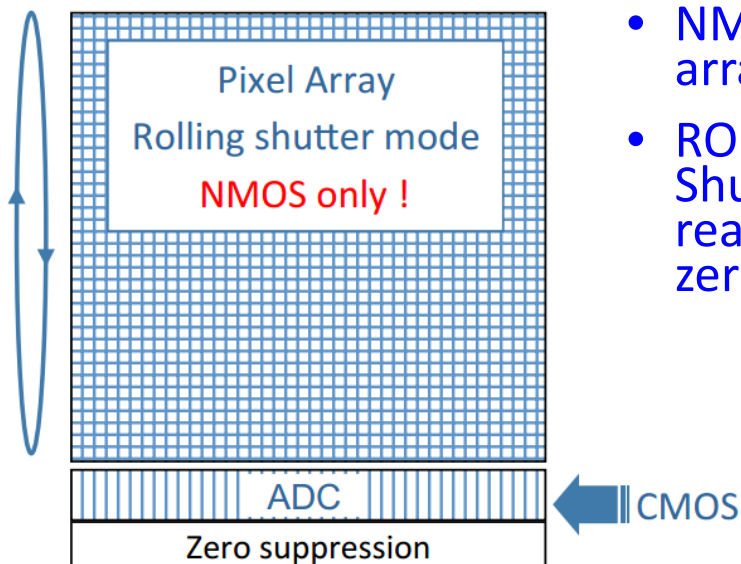
carbon fiber sector tubes
(~ 200 μ m thick)



2-layer kapton flex cable with Al traces

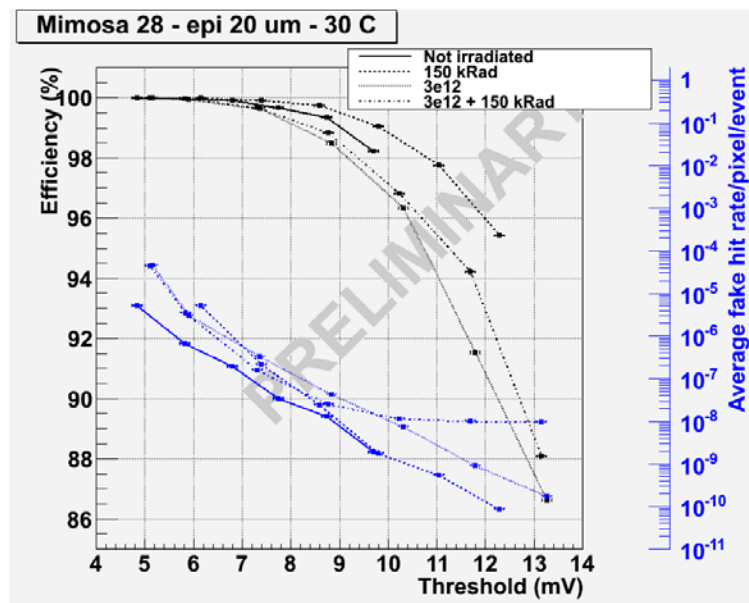
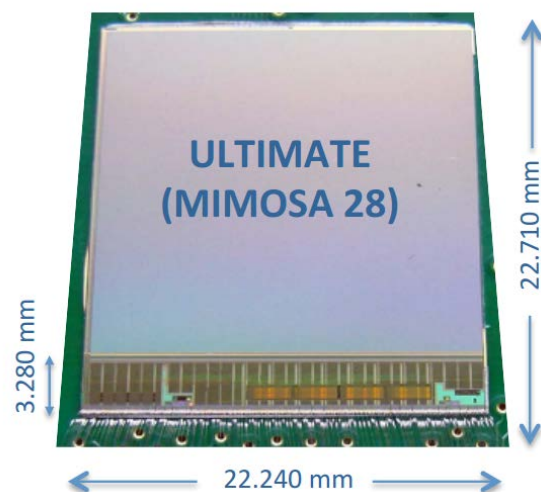
20 cm

STAR Pixel Detector (PXL)



- NMOS only in pixel array
- RO architecture: rolling Shutter column parallel readout with integrated zero suppression logic

- Technology: AMS 0.35 μm
- Reticle size: $(2 \times 2 \text{ cm}^2)$
- Pixel pitch: $20.7 \mu\text{m}$
- Array size: 928×960
- Integration time: $185.6 \mu\text{s}$
- In pixel CDS
- Sensors thinned to $50 \mu\text{m}$
- High Res Si option



STAR PXL – Detector Design Characteristics

DCA Pointing resolution	$(12^{(*)} \oplus 24 \text{ GeV/p}\cdot\text{c}) \mu\text{m}$
Layers	Layer 1 at 2.8 cm radius Layer 2 at 8 cm radius
Pixel size	$20.7 \mu\text{m} \times 20.7 \mu\text{m}$
Hit resolution	$3.7 \mu\text{m}^{(*)}$ ($6 \mu\text{m}$ geometric)
Position stability	$6 \mu\text{m}$ rms ($20 \mu\text{m}$ envelope)
Radiation length first layer	$x/X_0 = 0.39\%$ (Al conductor cable)
Number of pixels	356 M
Integration time (affects pileup)	$185.6 \mu\text{s}$
Radiation environment	20 to 90 kRad / year $2 \cdot 10^{11}$ to 10^{12} 1MeV n eq/cm ²
Rapid detector replacement	~ 1 day

L. Greiner (LBL) / CPIX-2014

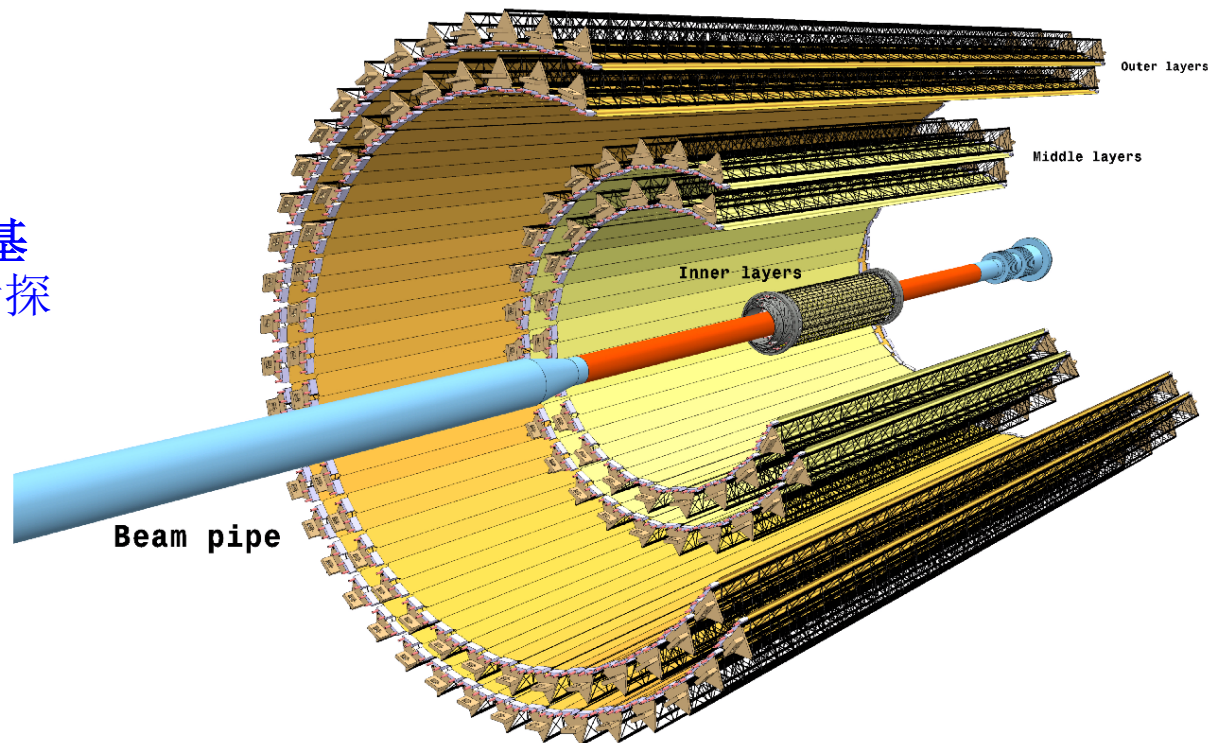
- 356M pixels on $\sim 0.16\text{m}^2$ of Silicon

(*) Simple geometric component, cluster centroid fitting gives factor of ~ 1.7 better

应用2: ALICE ITS 升级

10m², 约12G pixels

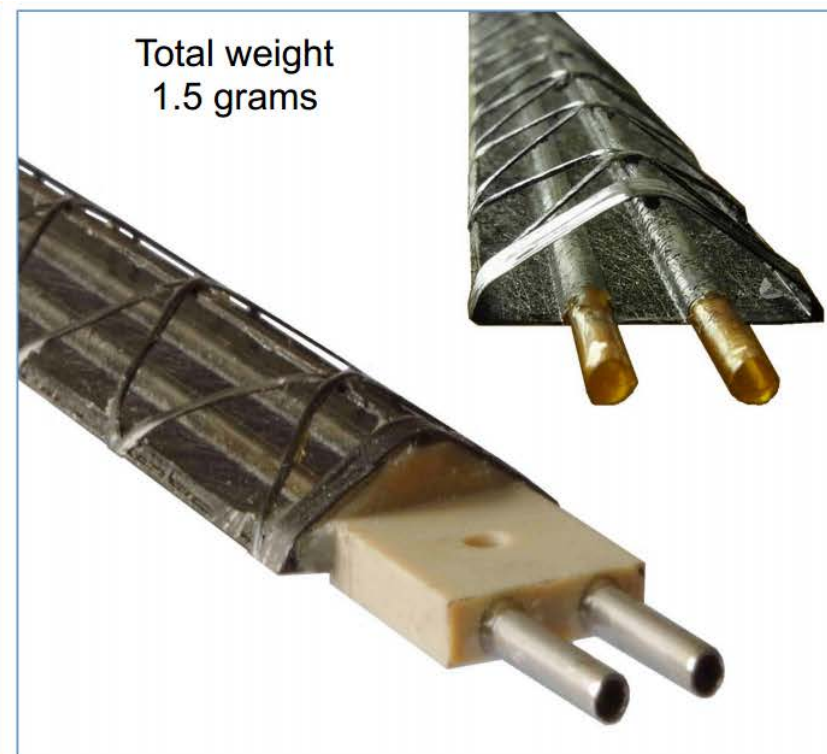
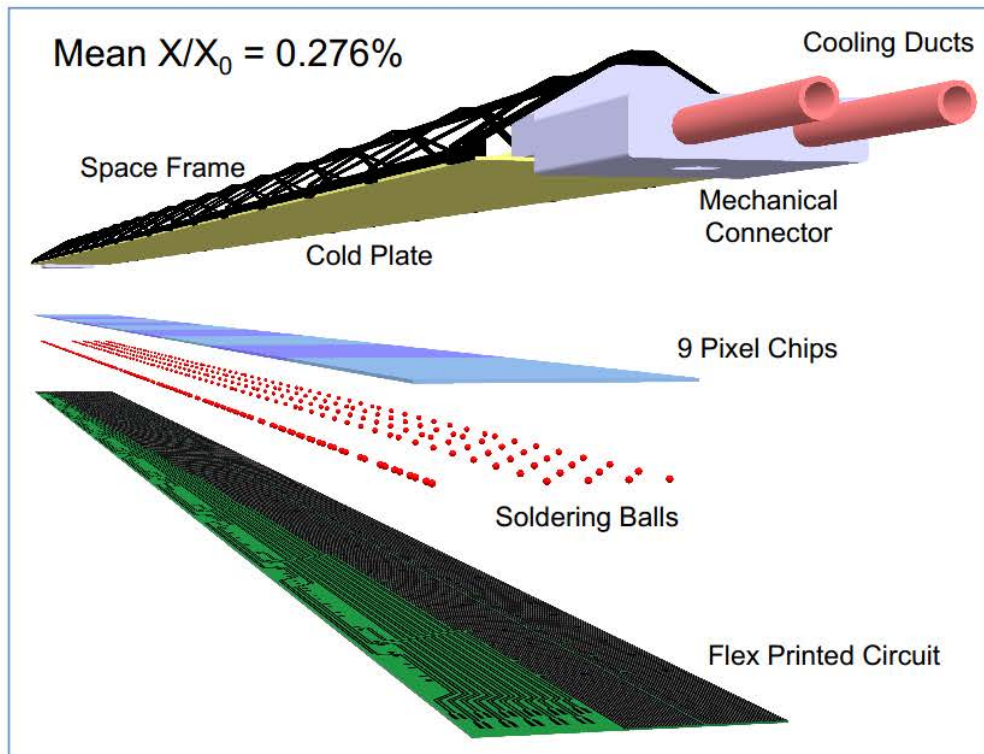
规模最大, 性能优异的基
于CPS芯片的单片型像素探
测器



- 7-layer barrel geometry based on CMOS pixel sensor
- r coverage: 23–400mm
- η coverage: $|\eta| \leq 1.22$ For tracks from 90% most luminous region

- 内桶3层 (Inner Barrel layers)
- 外桶4层 (Outer Barrel layers)
- 物质质量/层: 0.3% X_0 (IB), 1% X_0 (OB)

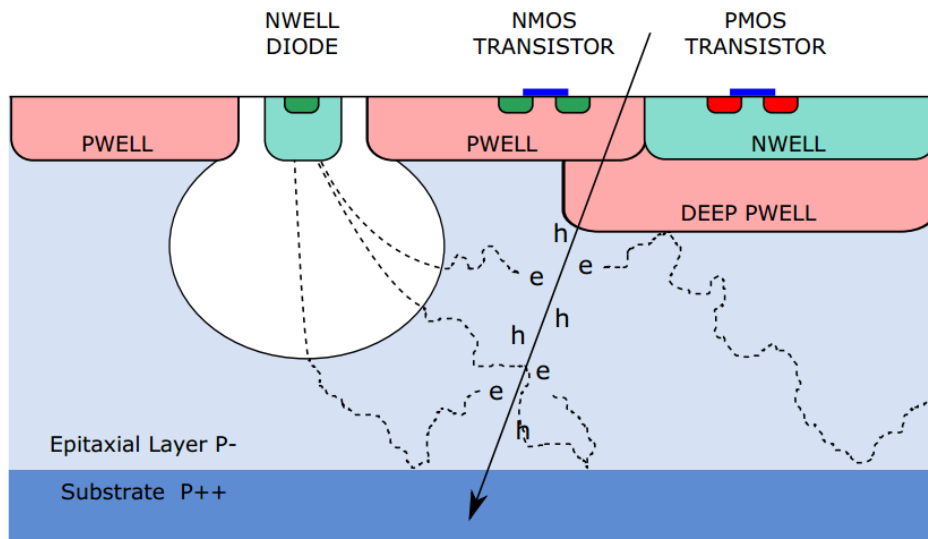
ALICE ITS探测模块



- 低质量模块设计
- 包含冷却系统

ALICE ITS芯片

CMOS Pixel Sensor using TowerJazz 0.18 μm CMOS Imaging Process



TowerJazz 0.18 μm CMOS

Feature size: 180nm

Metal layers: 6

Suited for high-density, low-power Gate oxide 3nm

Circuit radiation-tolerant

- P型衬底上的高阻 ($>1\text{k}\Omega\text{cm}$) p型外延层，厚度 $20\mu\text{m}$ - $40\mu\text{m}$
- 小n-well diode(直径 $2\text{-}3\mu\text{m}$)，约 $1/10$ 像素尺寸 $\rightarrow$ 低电容
- 合适的工作偏压增加n-well附近的耗尽层
- 可以使用p-well，电路设计更灵活

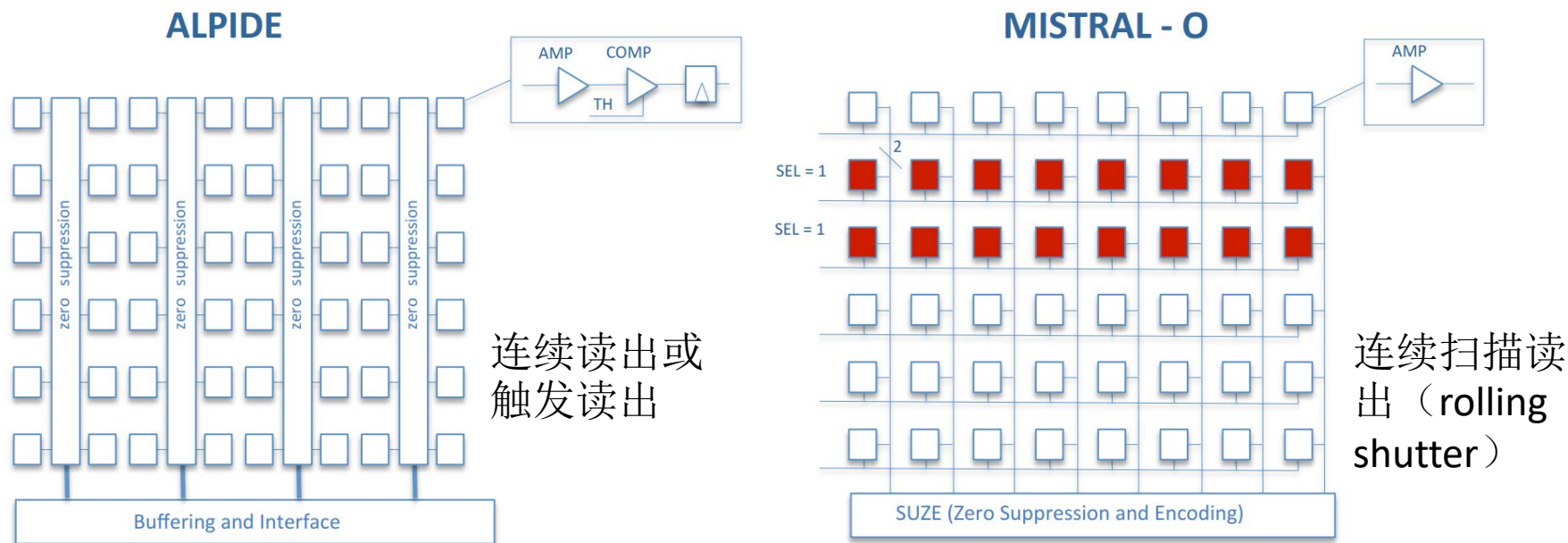
芯片参数要求

Parameter	Inner Barrel	Outer Barrel
Silicon thickness	50 μm	
Spatial resolution	5 μm	10 μm
chip dimensions	15 mm x 30 mm	
Power density	< 300 mW/cm ²	< 100 mW/cm ²
Event time resolution	< 30 μs	
Detection efficiency	> 99%	
Fake hit rate	< 10 ⁻⁵ per readout frame	
TID radiation hardness (*)	2700 krad	100 krad
NIEL radiation hardness (*)	1.7x10 ¹³ 1MeV n _{eq} /cm ²	10 ¹² 1MeV n _{eq} / cm ²

(*)10 × radiation load integrated over approved program
(~6 years of operation)

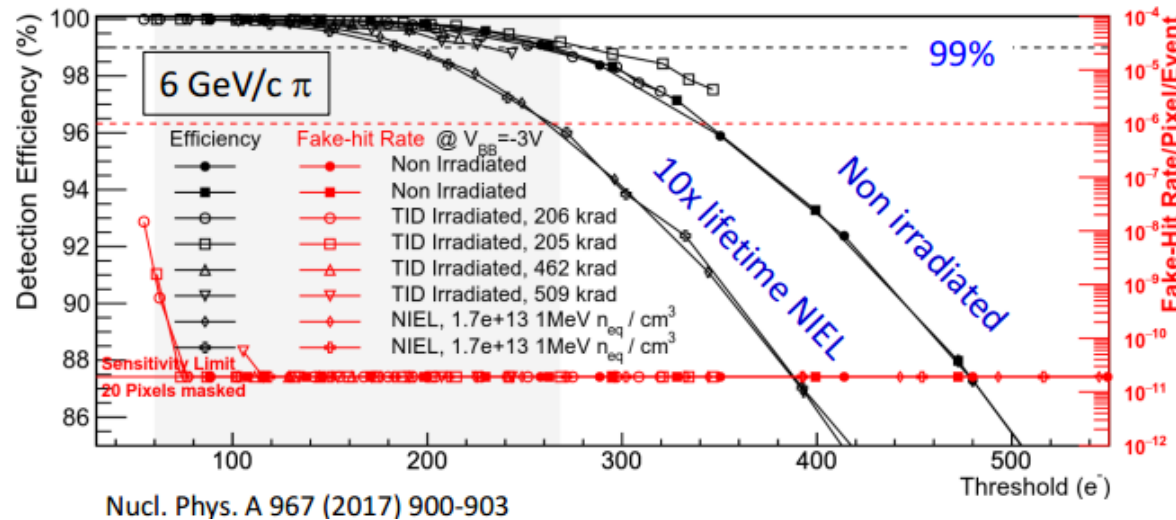
两款芯片

两款分别来自CERN和IPHC的芯片，读出方式不一样



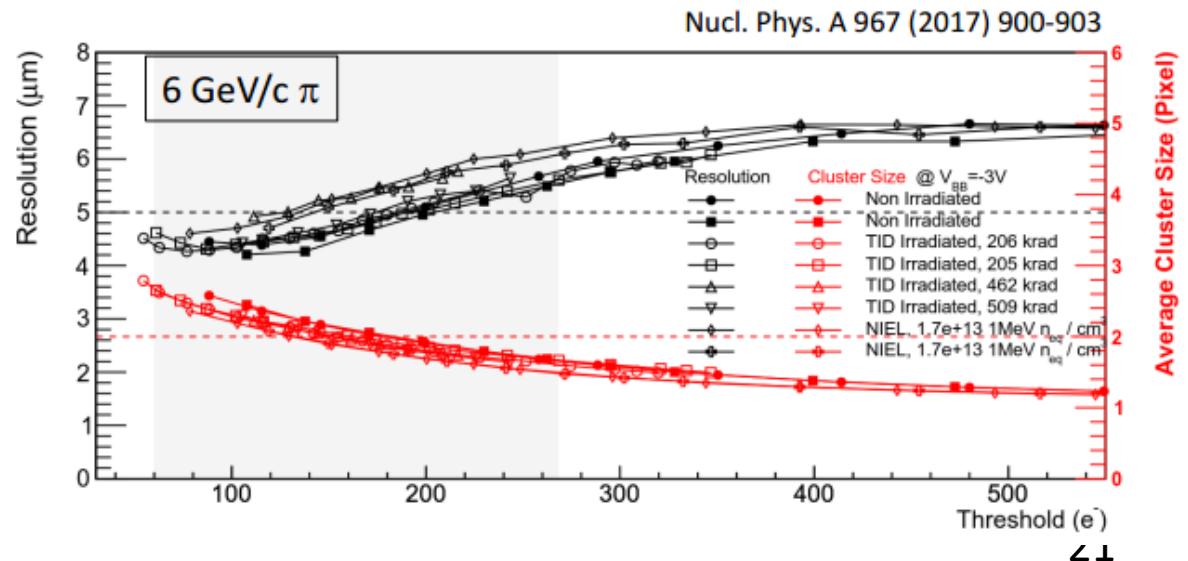
parameters	ALPIDE	MISTRAL-O
Chip size (mm × mm)	15 × 30	15 × 30
Dead area (mm × mm)	1.1 × 30	1.1 × 30
Pixel size (μm × μm)	28 × 28	36 × 64
Readout speed (μs)	<2	~20
Power consumption (mW/cm ²)	<40	97 (可能减小到73) 20

ALICE Pixel DEtector (ALPIDE)

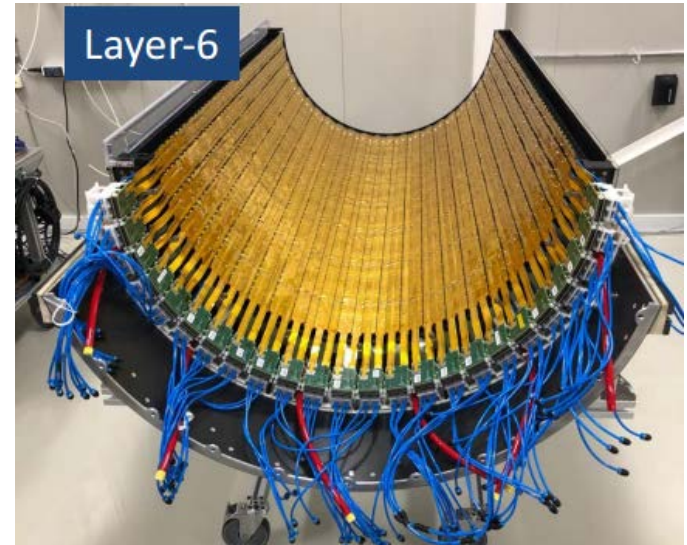
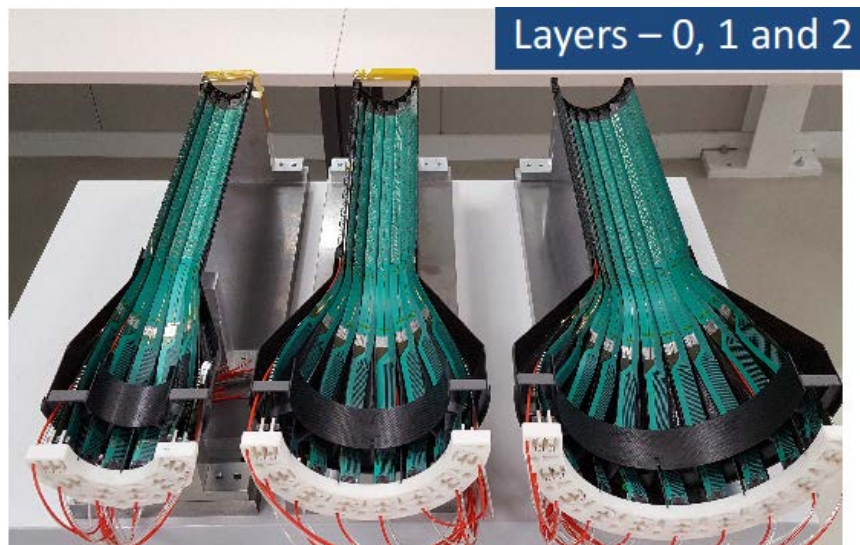
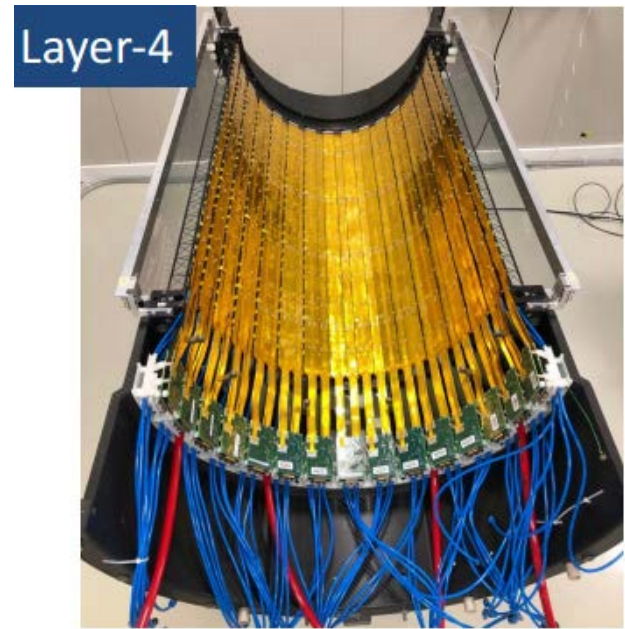
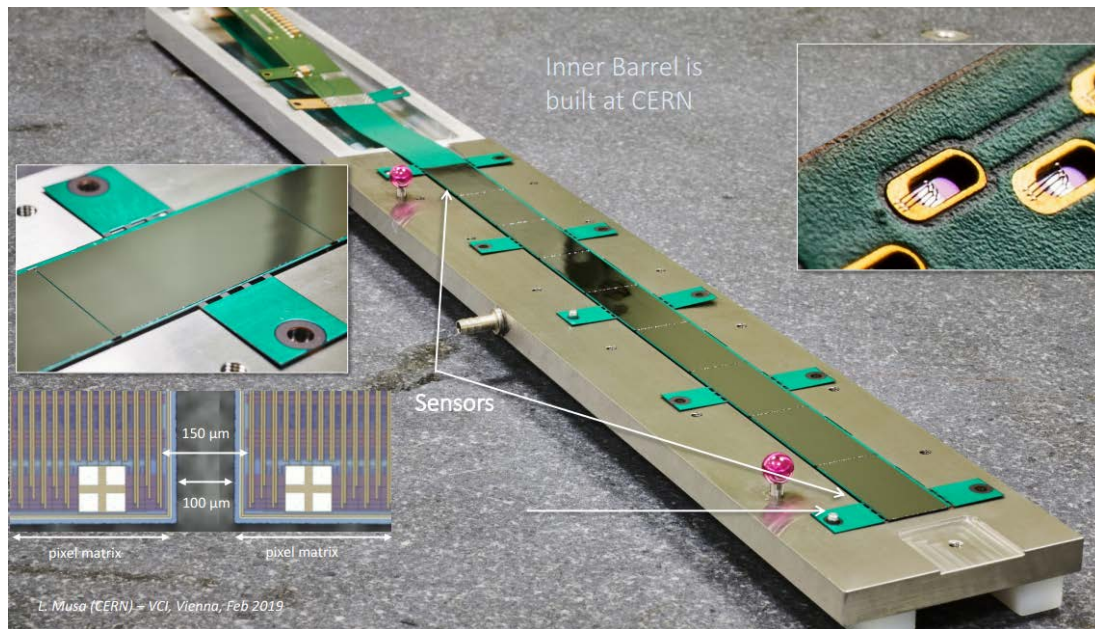


- Large operational margin with only 10 masked pixels (0.002%), fake-hit rate $< 2 \times 10^{-11}$ pixel/event
- Non irradiated and TID/NIEL chips similar performance

- 5 μm resolution @ 200 e^- threshold
- Chip -to - chip negligible fluctuations

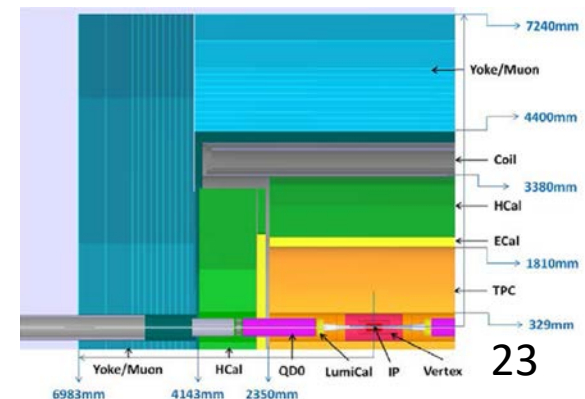
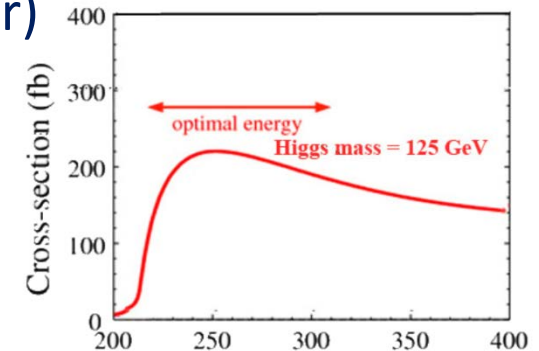
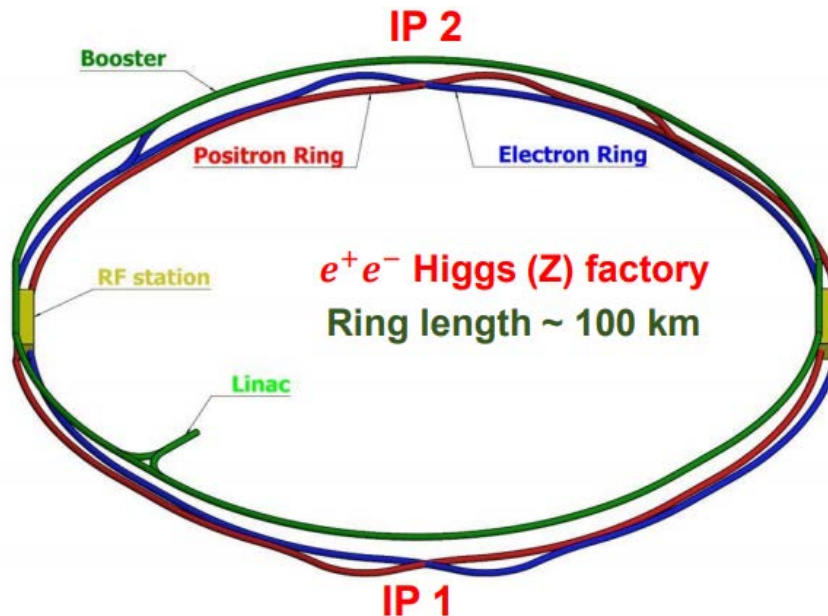


探测器组装



应用3. CEPC顶点探测器

- **CEPC (Circular electron positron collider) is proposed as e^+e^- Higgs (Z) factory**
 - The collider ring is about 100km
 - $E_{cm} \approx 240\text{GeV}$, luminosity $\sim 2 \times 10^{34} \text{ cm}^{-2}\text{s}^{-1}$, 2 IP, 1M Higgs in 10 years
 - can also run at the Z、W
 - **Precision measurement of the Higgs boson (and the Z boson)**
- **CEPC – possible** accelerator based particle physics program in China after the BEPCII (Beijing electron positron collider)



CEPC 顶点探测器研究

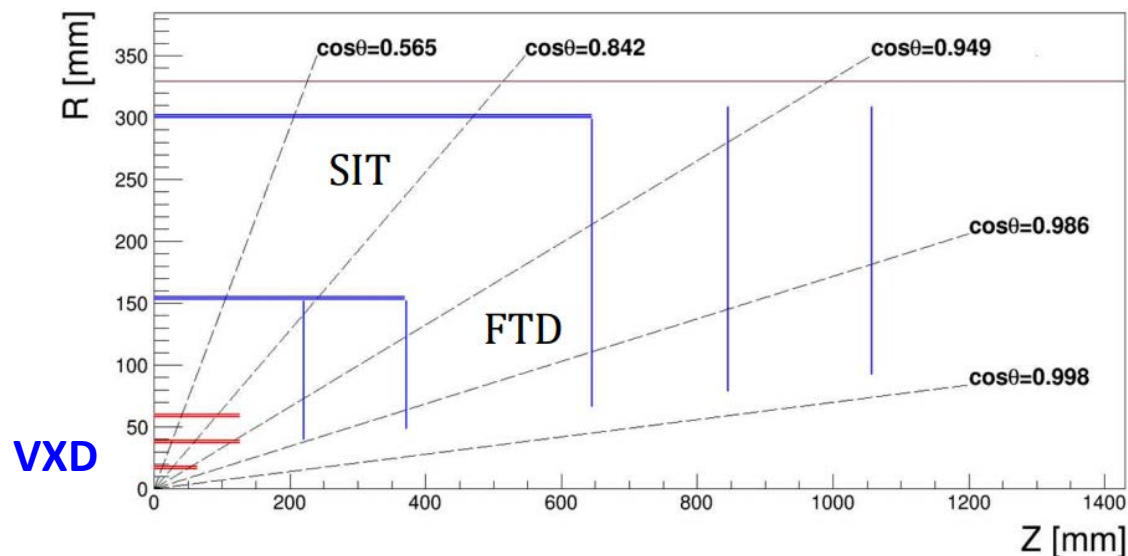
主要的性能指标: resolution on the track impact parameter

$$\sigma_{r\phi} = 5 \mu\text{m} \oplus \frac{10}{p(\text{GeV}) \sin^{3/2} \theta} \mu\text{m}.$$

- 最内层的空间分辨（Spatial resolution near the IP）： $\leq 3 \mu\text{m}$
 - 小像素尺寸： digital pixel $16 \mu\text{m}$
- 物质质量（Material budget）： $\leq 0.15\% X_0/\text{layer}$
 - 薄芯片： $50 \mu\text{m}$
 - 低功耗（可以风冷却）： $< 50 \text{ mW}/\text{cm}^2$
 - 极低物质质量的机械结构： 双面型探测模块
- 像素击中率（Pixel occupancy）： $\leq 1\%$
 - 小像素尺寸： $16 \mu\text{m}$
 - 高读出速度： $\sim \text{few-}20 \mu\text{s}$
- 第一层探测器的半径（radius of the first layer） $\sim 1.6 \text{ cm}$ （CDR指标）
 - 高读出速度： $\sim \text{few-}20 \mu\text{s}$
 - 强抗辐照能力： Ionizing dose: $\sim 1 \text{ Mrad}/\text{year}$, Non-ionizing : $\sim 10^{12} n_{\text{eq}}/(\text{cm}^2 \text{ year})$

顶点探测器设计

- 共6层， 包含3层 double-sided 模块
- 最内层空间分辨率要求： $2.8\mu\text{m}$



	R (mm)	z (mm)	$ \cos \theta $	$\sigma_{sp} (\mu\text{m})$	Readout time (μs)
Layer 1	16	62.5	0.97	2.8	20
Layer 2	18	62.5	0.96	6	1-10
Layer 3	37	125.0	0.96	4	20
Layer 4	39	125.0	0.95	4	20
Layer 5	58	125.0	0.91	4	20
Layer 6	60	125.0	0.90	4	20

芯片研发

- CMOS pixel sensor:
 - 2015, 2017两次流片: JadePix1, JadePix2, MIC4,
 - 2019年流片: JadePix3, TaichuPix1
 - 2020年流片: TaichuPix2
 - 2021年流片: TaichuPix full size, JadePix4等
- SOI: CPV1, CPV2, CPV3(2019), CPV4_3D (2020), CPV5_3D (2023)

	JadePix1 2015	JadePix2 2017	MIC4	JadePix3 2019
Architecture	Roll. Shutter + Analog output	Roll. Shutter + In pixel discri.	Data-driven r.o. + In pixel discri.	Roll. shutter + end of col. priority encoder
Pitch (μm^2)	33×33 / 16×16	22×22	25×25	16×26 16×23.11
Power con. (mW/cm ²)	--	--	150	~ 55*
Integration time (μs)*	--	40-50	~3	~100
Prototype size (mm ²)	3.9×7.9 (36 individual r.o)	3×3.3	3.1×4.6	10.4×6.1
Main goals	Sensor optimization	Small binary pixel	Small pixel + Fast readout+ nearly full functional	Smaller pixel + Low power + fully functional

芯片研发

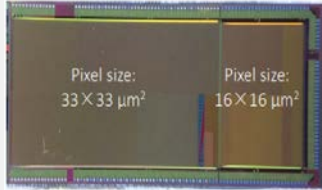
2015

2017

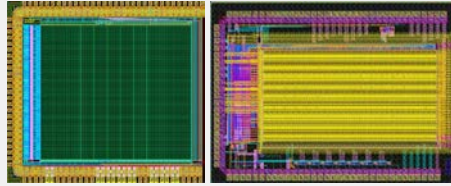
2019

2010

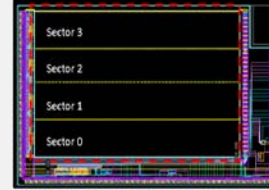
2021



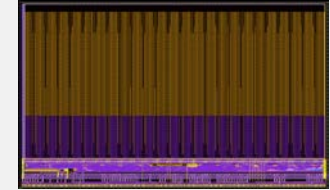
JadePix-1



JadePix-2/MIC4

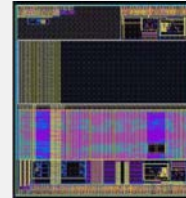


JadePix-3

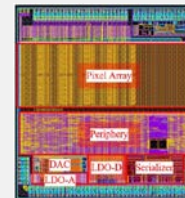


JadePix-4/MIC5

CMOS



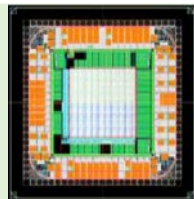
TaichuPix-1



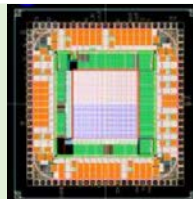
TaichuPix-2



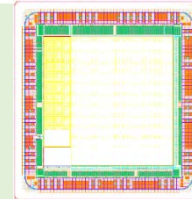
TaichuPix full scale



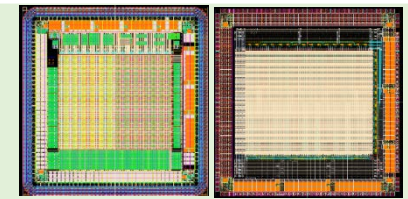
CPV-1



CPV-2



CPV-3



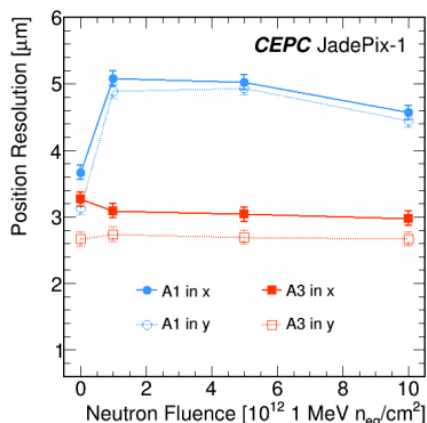
CPV-4

SOI

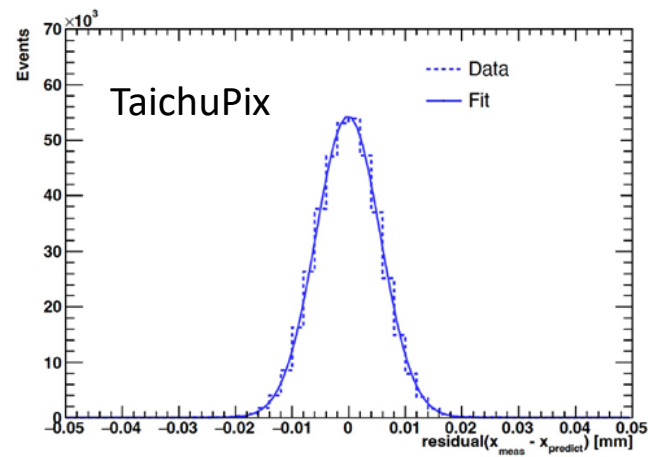
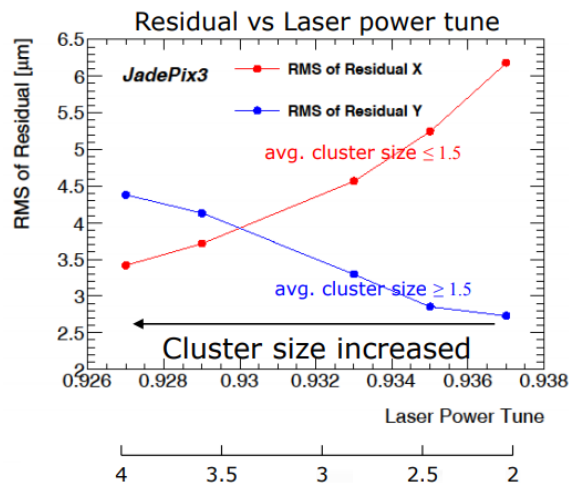
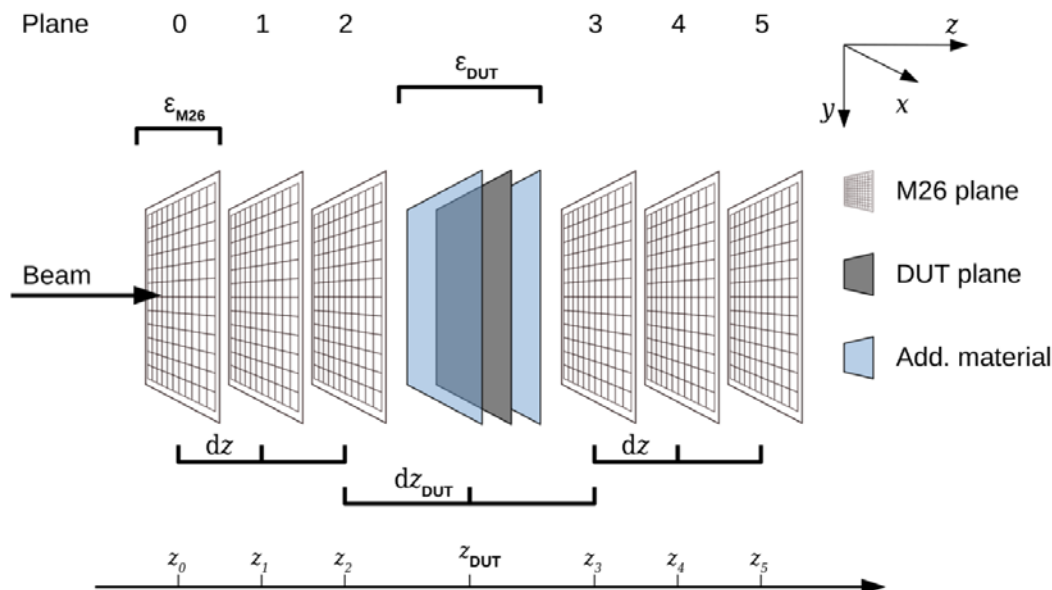
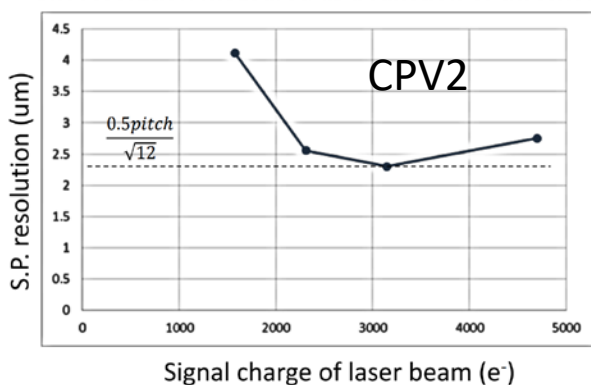
芯片性能研究

芯片性能研究方法

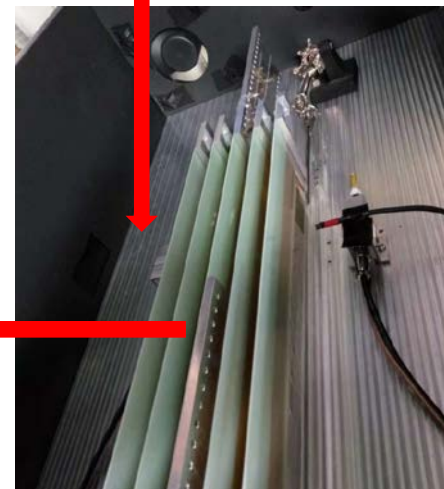
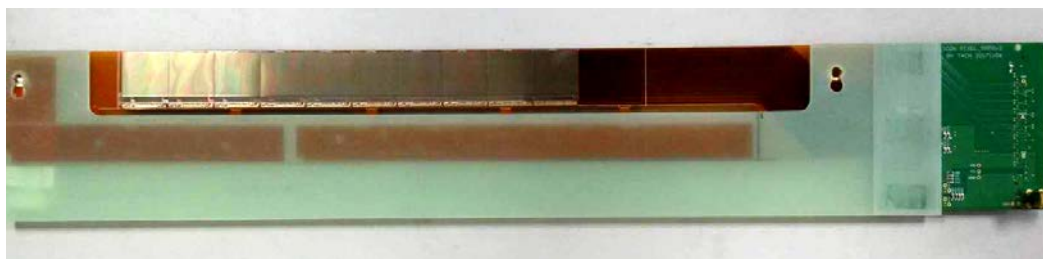
- 放射源测试：噪声、响应等
- 激光测试：初步检查性能
- 束流测试：性能标定



S.P. resolution measured as a function of threshold

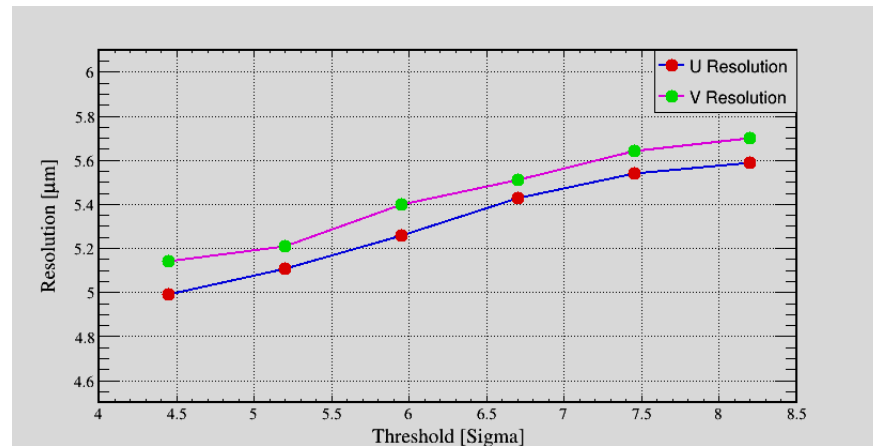
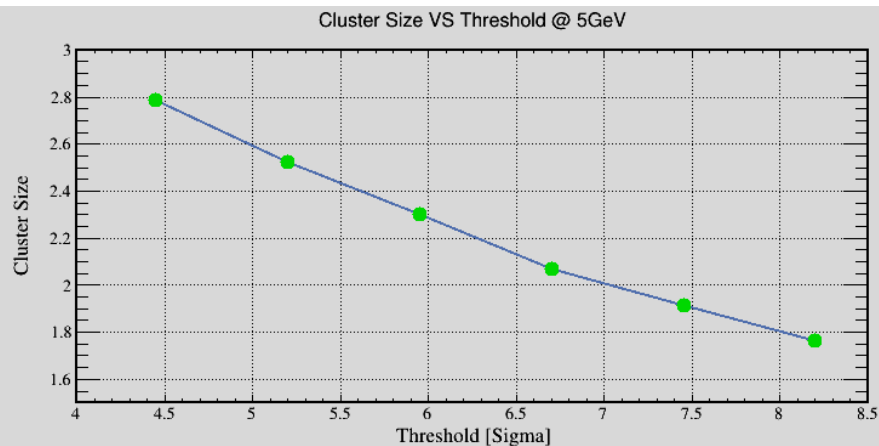
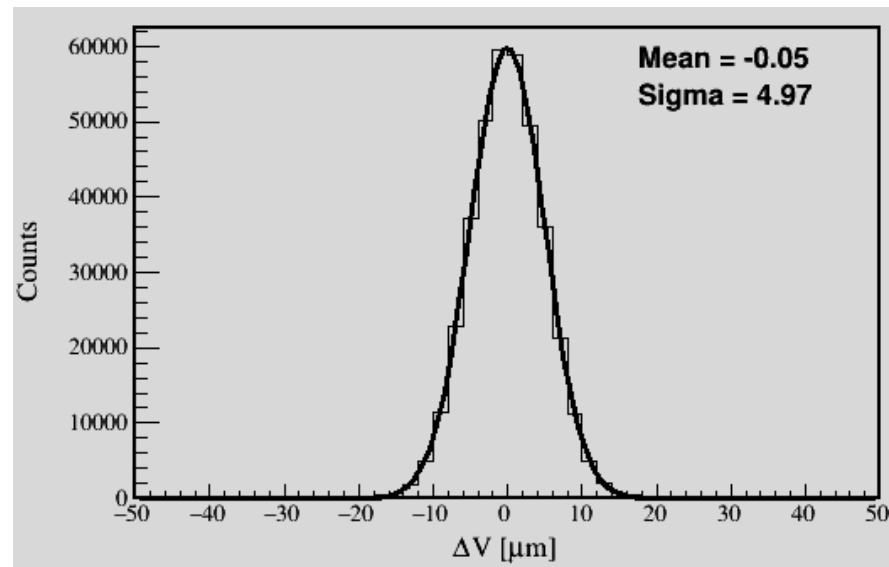
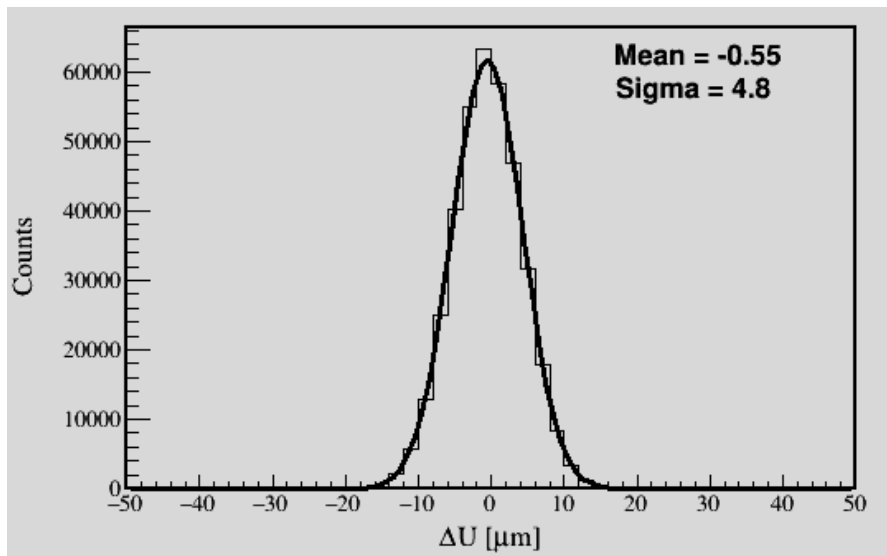


探测器模块研制及测试



- 低质量（ $0.37\% X_0$ ）、高芯片位置精度（ $\sim 10\mu\text{m}$ ）探测模块批量的研制
- 探测器模型系统在德国DESY进行束流测试

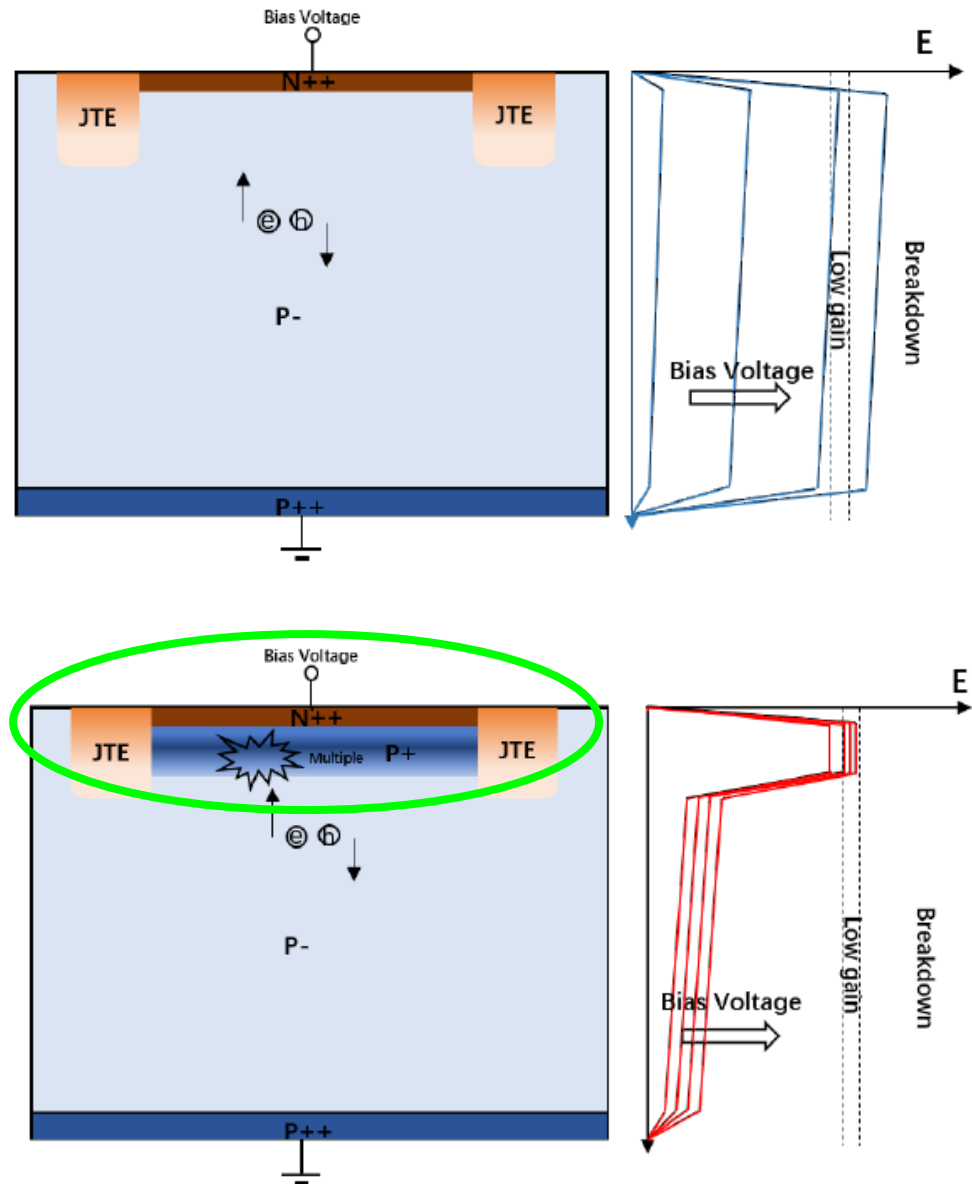
探测器模块束流测试



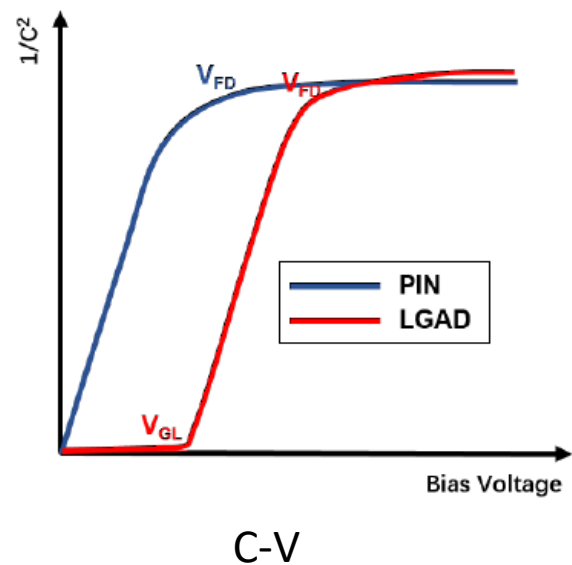
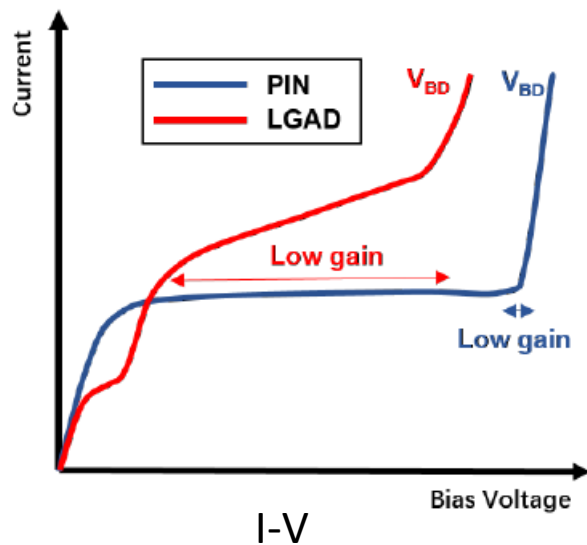
- 探测模块的位置分辨约 $5\mu\text{m}$

五、低增益雪崩探测器（LGAD）

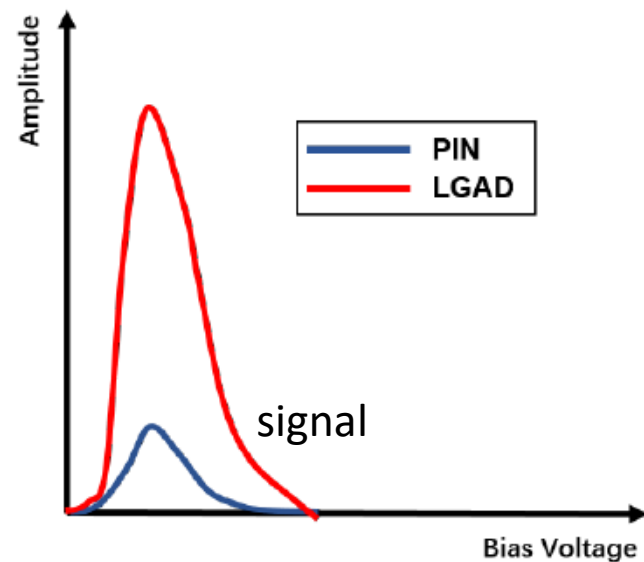
- LGAD（Low-Gain-Avalanche-detector）
结构在 N^{++} 电极下通过离子注入多了一层 P^{+} 增益层
- 在外加偏压时，其内部形成的高电场区能够让载流子发生倍增
- 实现信号放大
- 低增益（10-几十）



LGAD I-V和C-V



- 增益层中的高电场可以在较宽的电压范围内约束在低增益所需的电场区间而不会超过击穿电场阈值，实现对入射粒子信号的低增益放大
- LGAD 存在两个特征电压值
 - V_{GL} : 增益层耗尽电压
 - V_{FD} : 全耗尽电压



时间分辨

$$\sigma_t^2 = \sigma_{TimeWalk}^2 + \sigma_{LandauNoise}^2 + \sigma_{Distortion}^2 + \sigma_{Jitter}^2 + \sigma_{TDC}^2$$

$$\sigma_{Jitter} = \frac{N}{dV/dt} \approx \frac{t_{rise}}{S/N}$$

$$\sigma_{TimeWalk} = [t_{rise} * \frac{V_{th}}{S}]_{RMS} \propto \left[\frac{N}{\frac{dV}{dt}} \right]_{RMS}$$

$$\sigma_{LandauNoise}^2$$

$$\sigma_{Distortion}^2$$

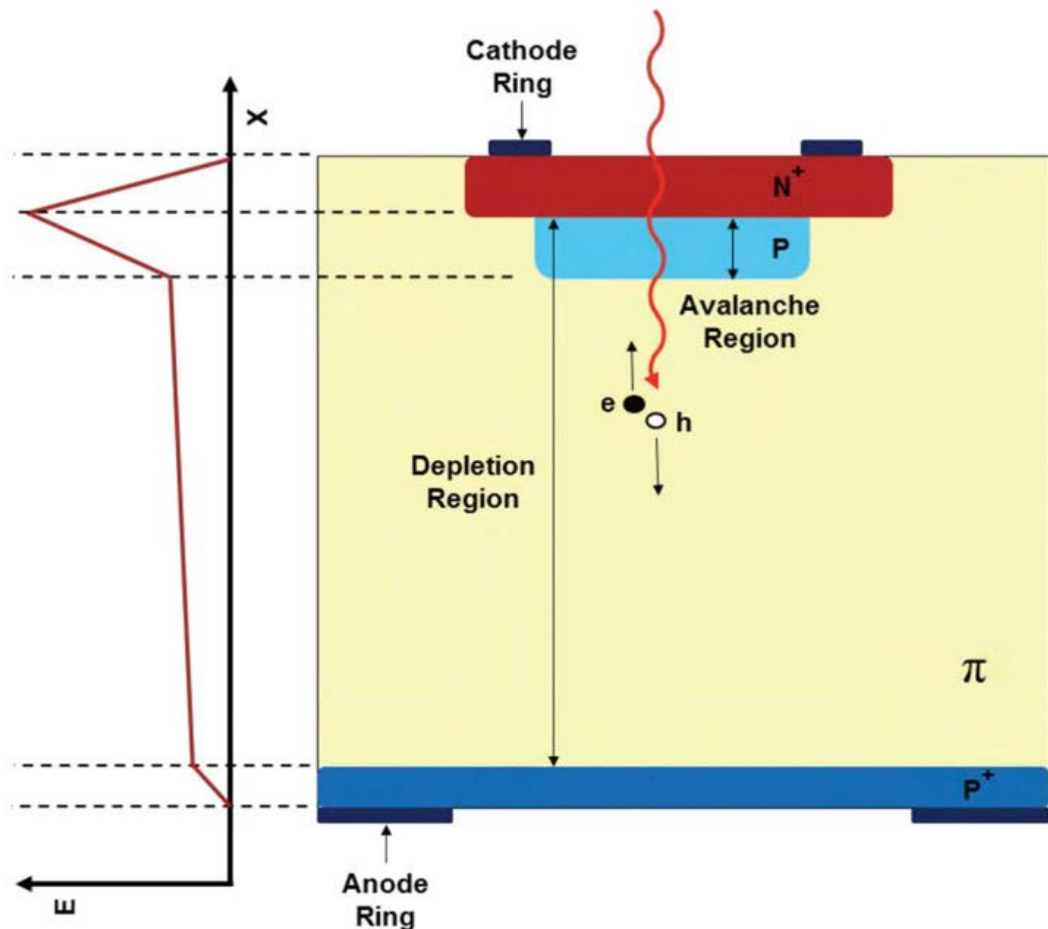
- Signal slope dV/dt rules:

- > 快信号:薄芯片
- >有增益、信号大
- >快电子学

- 采用恒比定时法(CFD)修正

- 不均匀电荷沉积引起的信号波动
- 减小sensor的厚度可以降低该项
- 要求电场均匀

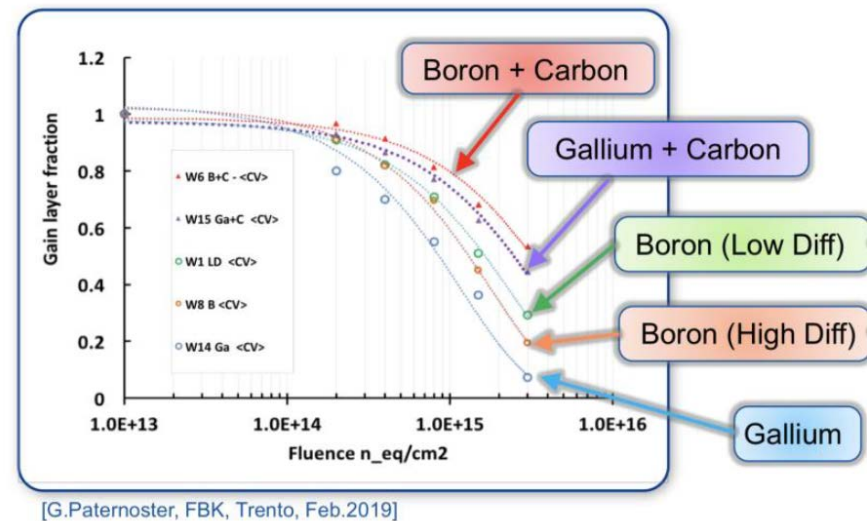
LGAD信号时间特性



- 快信号，很好的时间分辨性能
- 信号时间特性依赖于体硅（厚度）和增益层
- 时间分辨可达到 30ps，甚至更小

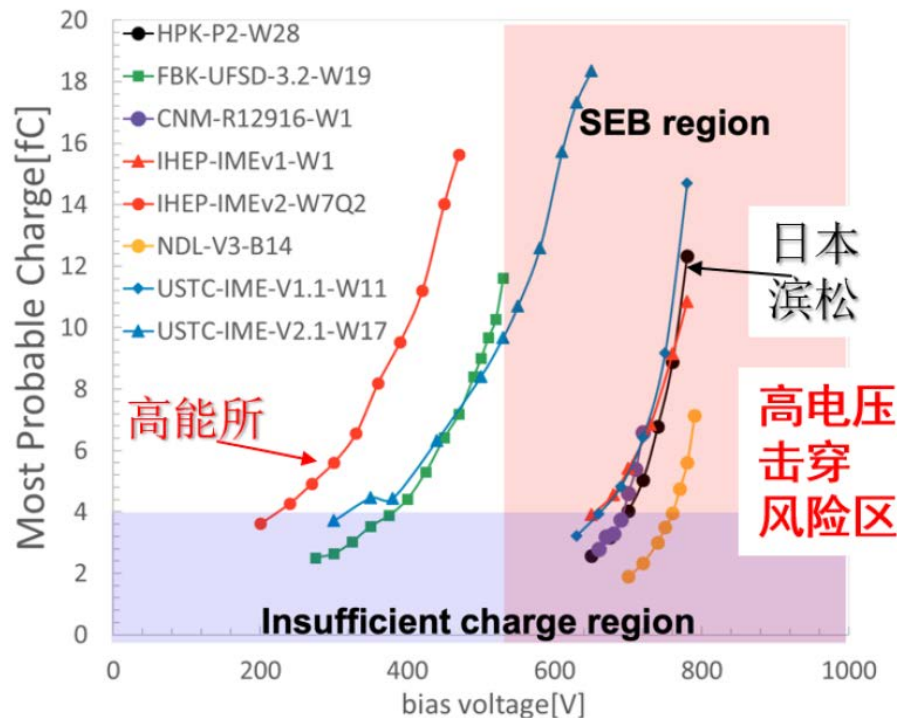
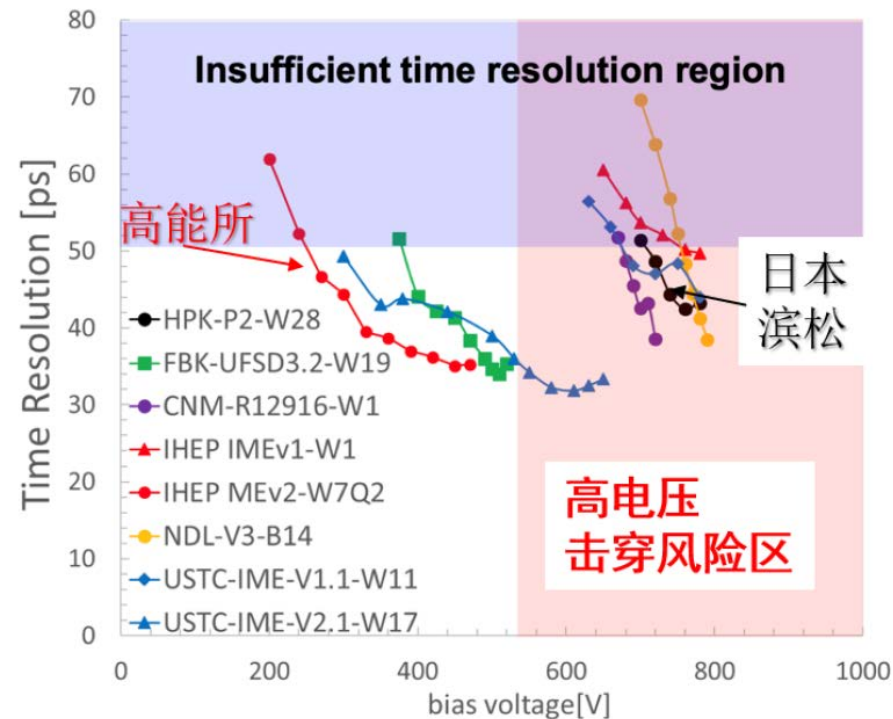
抗辐照性能

- 辐照后，增益区硼掺杂失去活性，LGAD传感器增益下降 (Acceptor removal)
- 且LGAD器件的电荷收集性能与时间分辨率随着辐照量的增加而变差



- 增益区进行碳注入可提高抗辐照性能
 - 不同的碳注入剂量和热处理条件：存在最优的碳注入剂量与退火条件。这个情况下，辐照后的器件具有最小的受主移除率（反映了器件的抗辐照性能）
 - LGAD中掺杂的碳可替代硼与辐照在晶格中形成的间隙的反应，因此，碳注入有助于抑制硼受体的去除

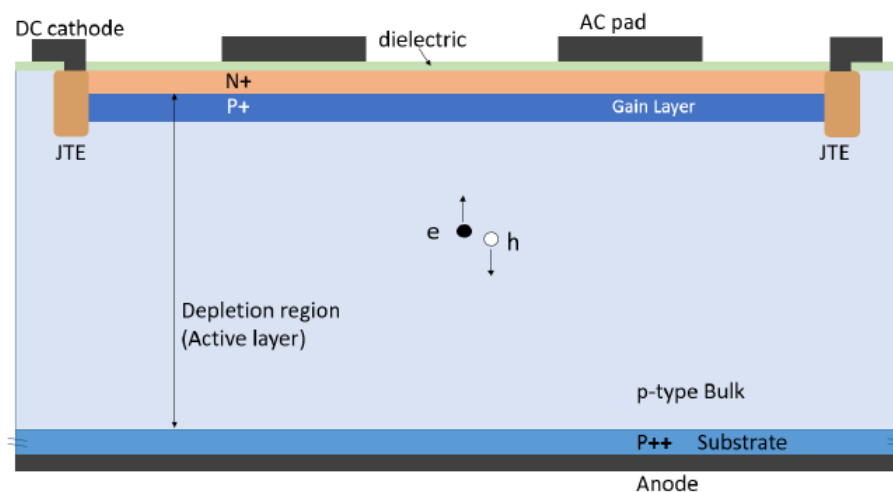
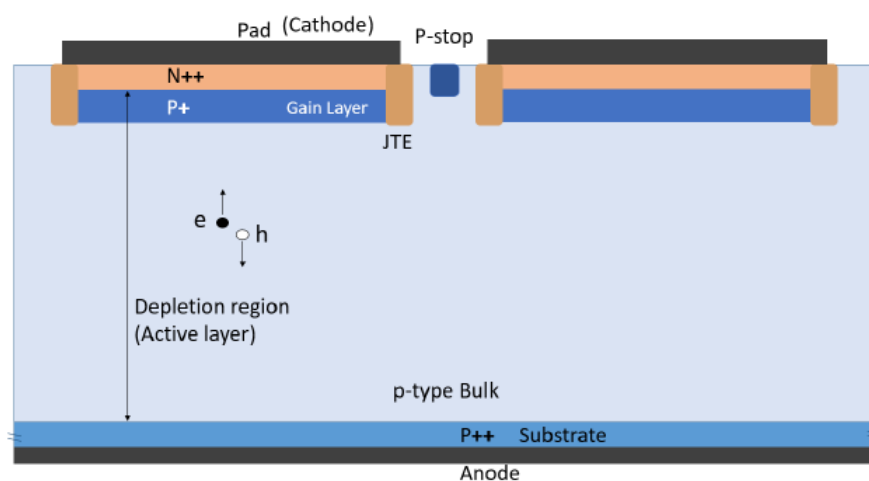
LGAD抗辐照性能举例



- **LGAD**器件辐照后 ($2.5 \times 10^{15} \text{ cm}^{-2}$ 等效中子) :
 - 在低于400V的电压下可以实现收集足够的电荷 ($>4\text{fC}$)
 - 可以达到30-50ps的时间分辨特性

AC-LGAD

- 与LGAD的金属焊盘连接到N⁺⁺层不同，AC-LGAD 的金属AC-pads通过薄电介质（Si₃N₄、SiO₂）与N⁺层分离，
- AC-LGAD的主要性能特点
 - 无死区（100%填充）
 - 在实现高时间分辨的前提下，实现空间分辨
 - 时间分辨可达到30ps
 - 位置分辨: < 10μm



AC-LGAD

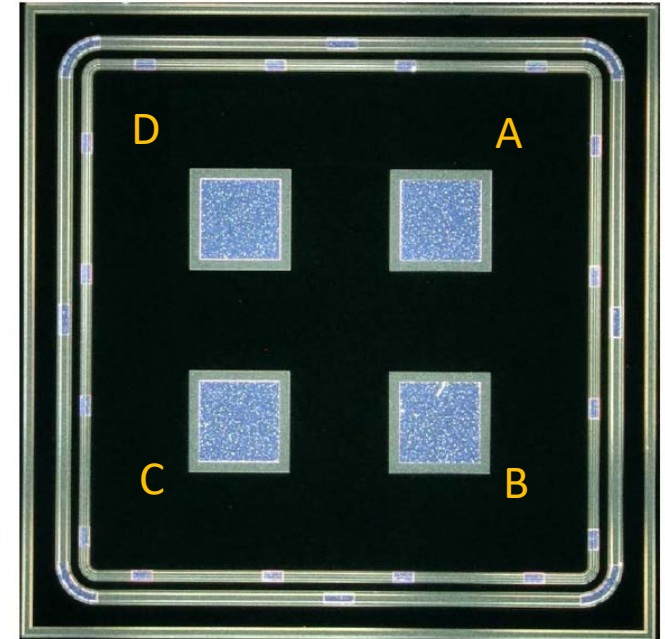
- AC-pads形状: 正方形, 长方形等
- Pad size: 可以为mm量级
- 相邻pad输出信号幅度与粒子击中位置 (距每个pad的距离) 相关

$$X = X_0 + k_x \left(\frac{q_A + q_B - q_C - q_D}{q_A + q_B + q_C + q_D} \right) = X_0 + k_x m$$

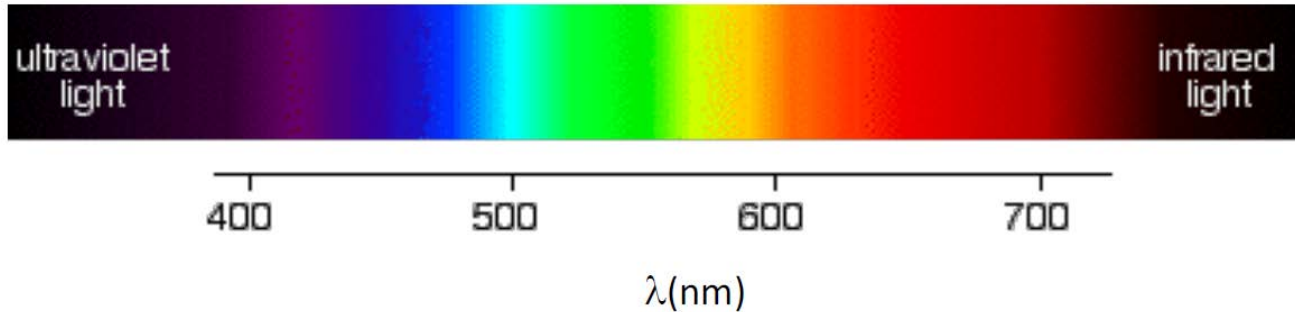
$$Y = Y_0 + k_y \left(\frac{q_A + q_D - q_B - q_C}{q_A + q_B + q_C + q_D} \right) = Y_0 + k_y n$$

Correction factor: k_x k_y

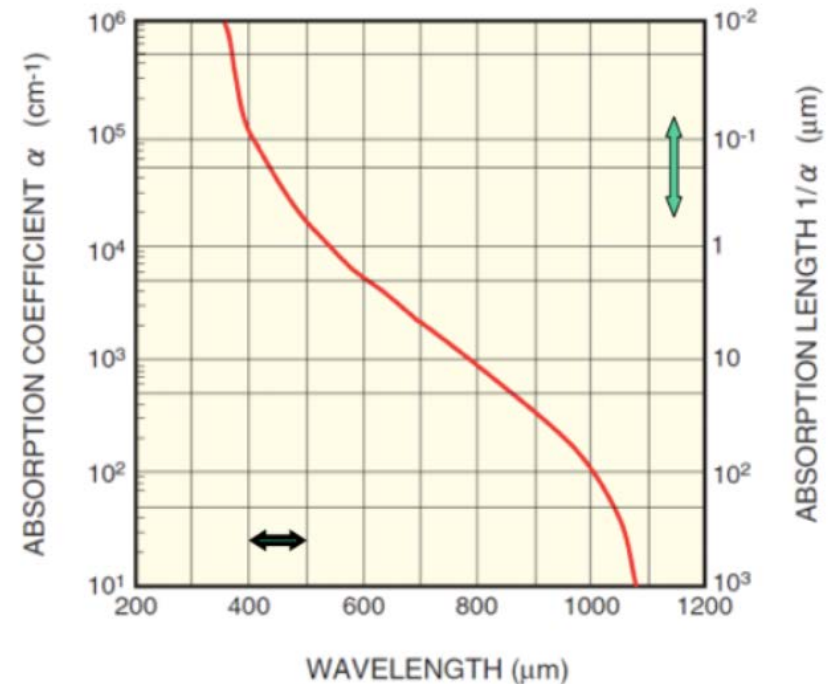
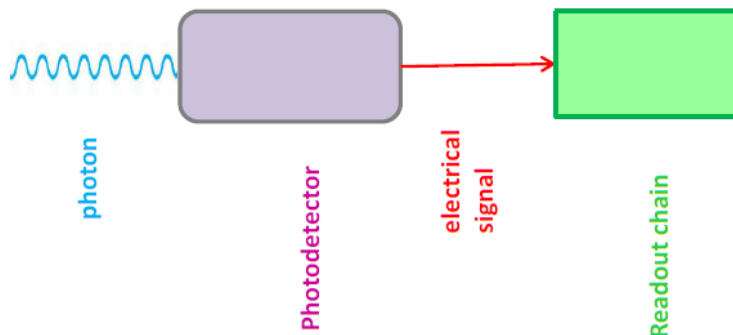
$$k_x = L \frac{\sum(m_{i+1} - m_i)}{\sum(m_{i+1} - m_i)^2} \quad k_y = L \frac{\sum(n_{i+1} - n_i)}{\sum(n_{i+1} - n_i)^2}$$



六、半导体光电探测（转换）器件

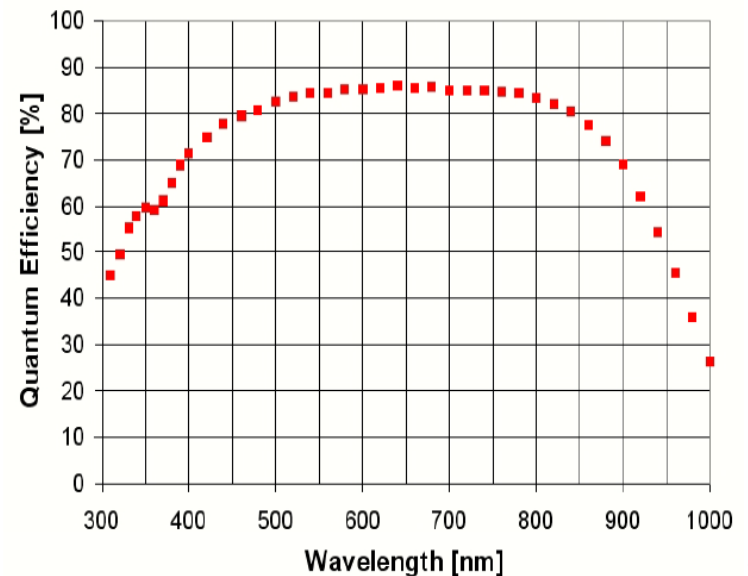
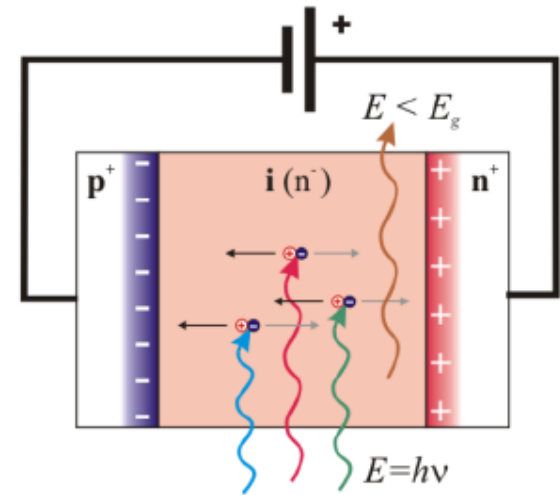


- 光电转换、光电子收集和信号倍增
- 光敏感
- 光电效应过程



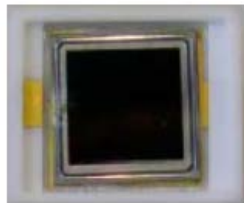
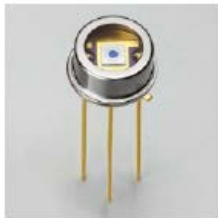
Pin-Diode

- PIN光电二极管是硅传感器首次大规模应用于微光探测的器件
- 为了在高能物理实验中找到光电倍增管的替代品（磁场下使用）
- 高量子效率（QE）：700nm时约80%
- 无放大，增益 = 1

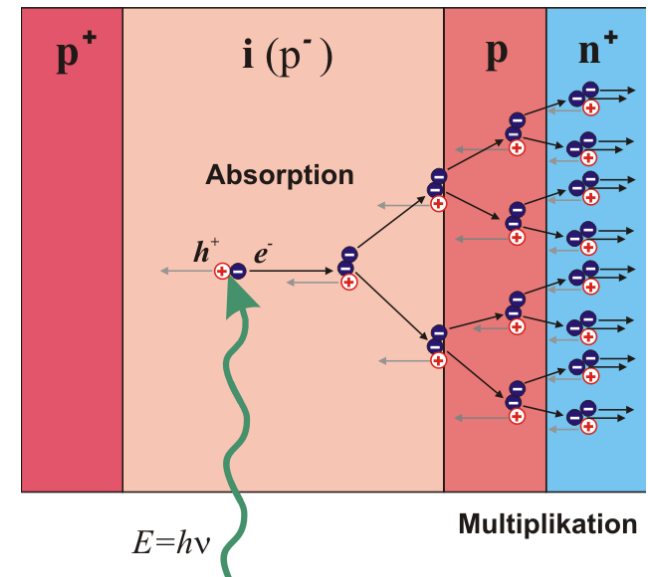


Avalanche Photodiode (APD)

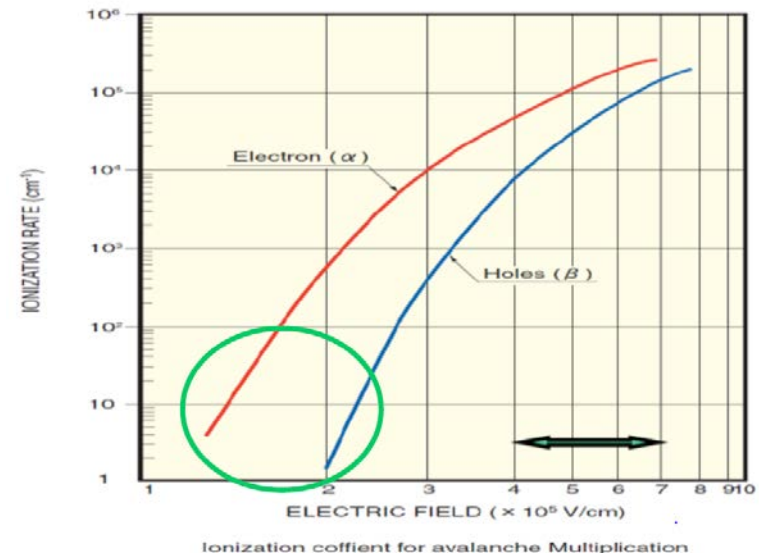
- pn结上加较高反向偏压 (50-200 V)
- 耗尽区形成高电场 ($\sim 10^5$ V/cm)
- 电子和空穴可以获得足够的能量, 进一步引起电离产生更多的电子和空穴, 产生雪崩放大



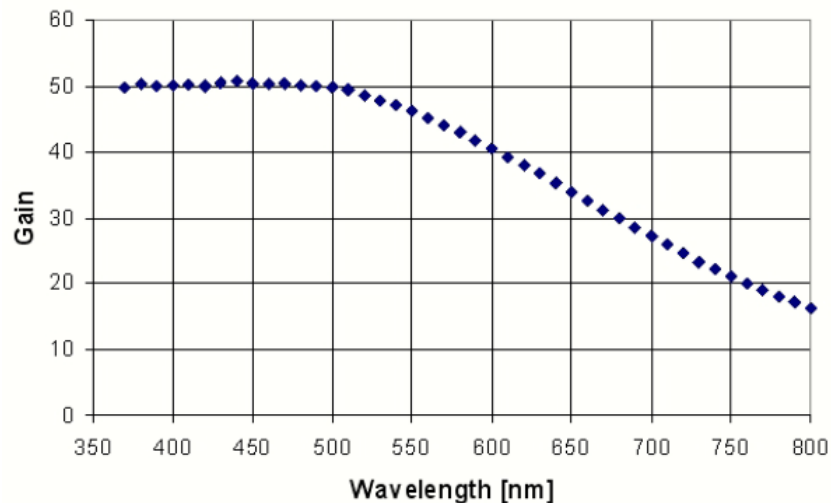
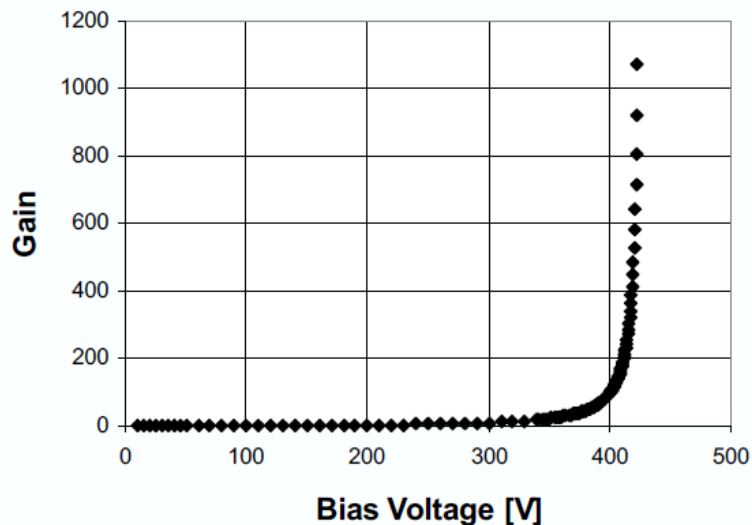
- $\sim 10^5$ 电场下, 空穴的碰撞电离系数比电子要低得多, 实际上只有电子雪崩过程
- 雪崩过程是单向的, 当载流子到达耗尽区的边界时, 它会自行猝灭



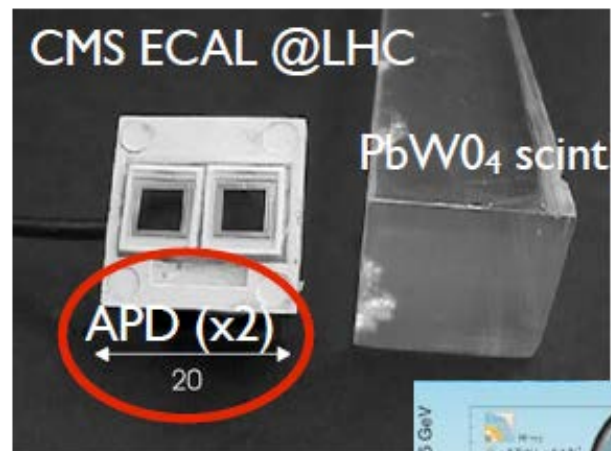
Ionization coefficients α for electrons and β for holes



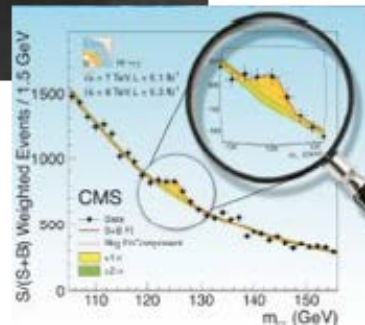
CMS电磁量器APD



- APD in CMS Ecal (约12万片)
- 偏压: 50–200 V
- 高QE, 500nm时为80%
- 增益 = 50–100
- 随温度和偏置电压变化较大: $DG=3.1\%/^{\circ}\text{C}$ 和 $-2.4\%/^{\circ}\text{C}$ (增益=50)

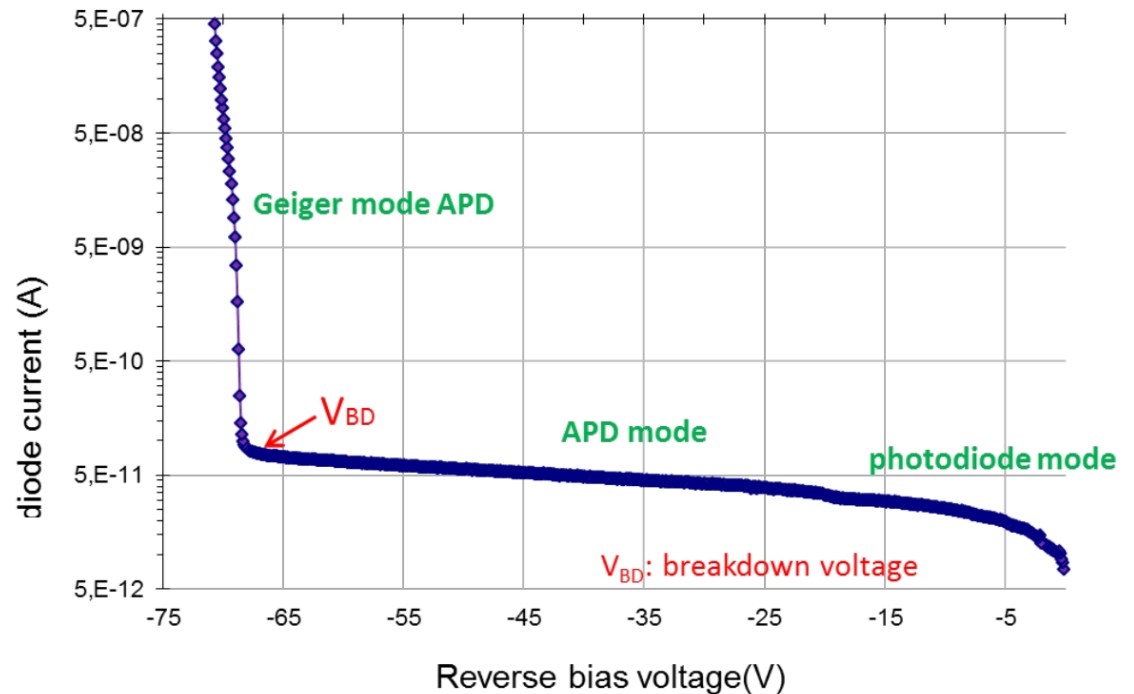


working gain ~ 50
V_{bias} ~ 70V



Geiger mode -APD

- 进一步提高偏压，
超过 $V_{\text{bias}} > V_{\text{breakdown}}$
- 信号变化情况？



Geiger mode -APD

- $V_{\text{bias}} > V_{\text{BD}}$
- $G \Rightarrow \infty$
- single photon level



APD

- $V_{\text{APD}} < V_{\text{bias}} < V_{\text{BD}}$
- $G = M$ (50 - 100)
- Linear-mode operation

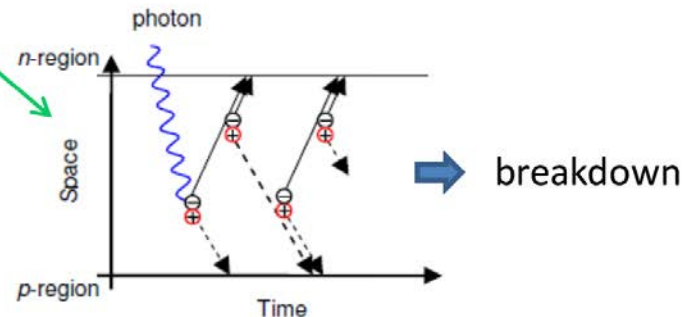
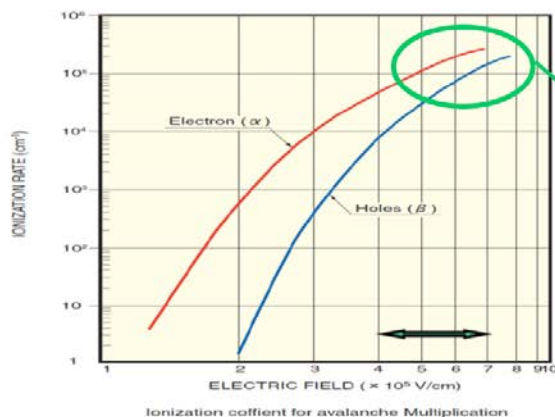
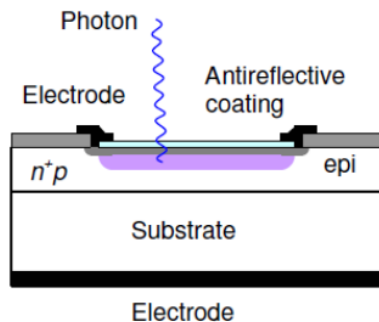


Photodiode

- $0 < V_{\text{bias}} < V_{\text{APD}}$ (few volts)
- $G = 1$
- Operate at high light level
(few hundreds of photons)

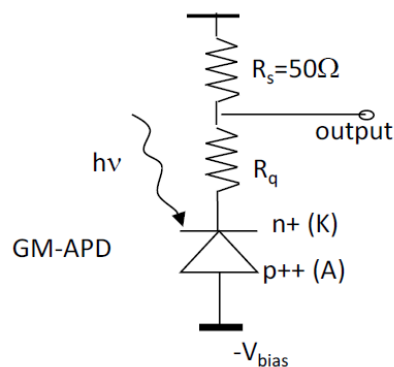
Geiger mode -APD

Valeri Savelliev, ISBN 978-953-7619-76-3

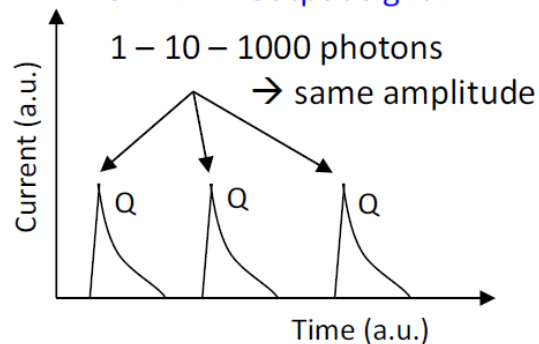


- 两种类型的载流子都参与了盖革模式雪崩过程，产生了自维持的雪崩电流，电流随时间呈指数级上升并达到击穿条件。
- 雪崩过程中没有内部“关断”，必须通过串联电阻器上的电压降来淬灭：淬灭电阻

equivalent electrical circuit



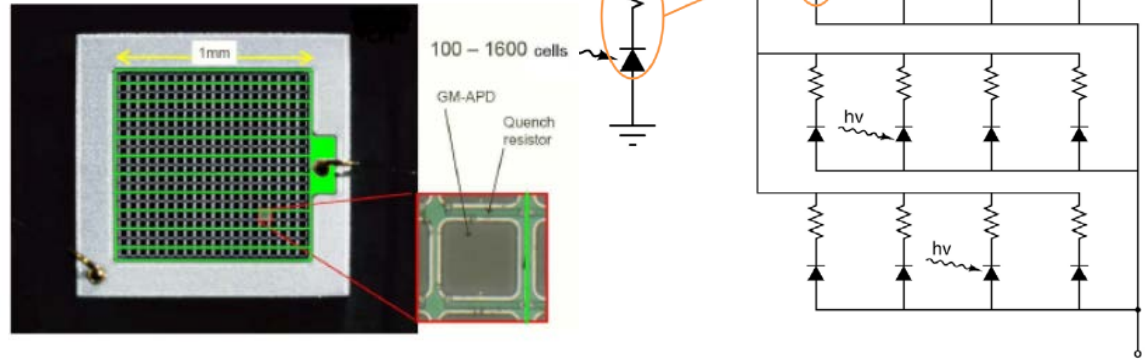
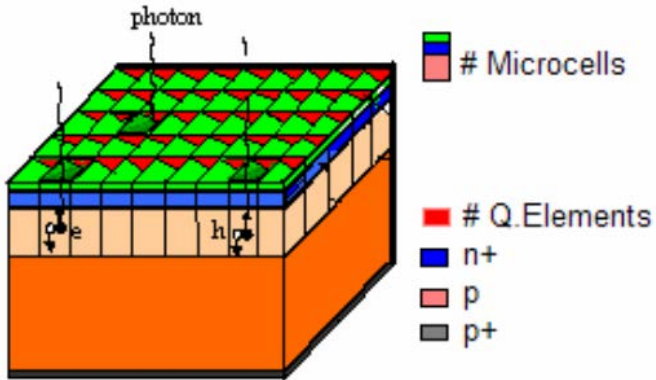
G-M APD output signal



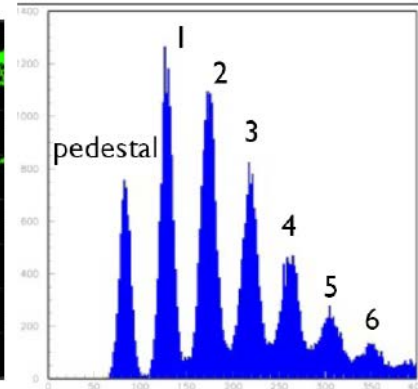
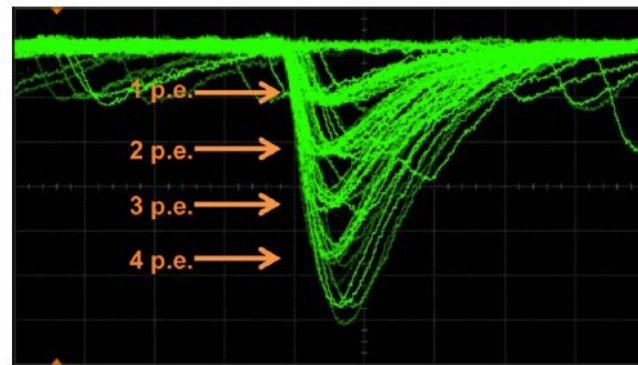
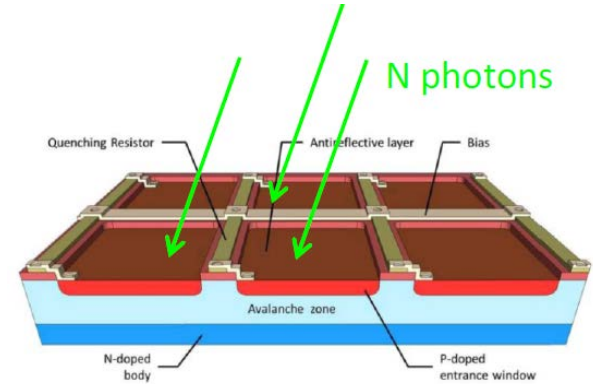
$$G = 10^5 - 10^6$$

输出信号幅度与入射光子的数量无正比关系，因此不能测量入射光强信息

SiPM

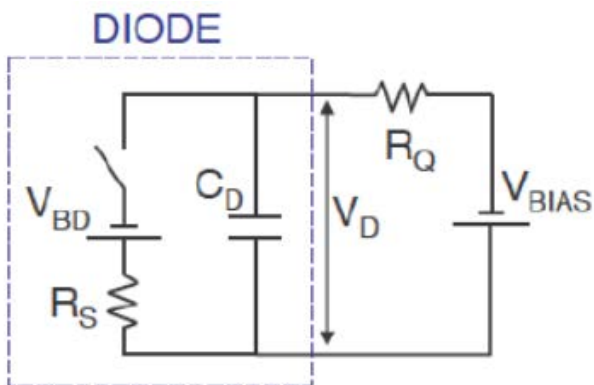


- GM APD（单元）组成阵列：几百个/mm²，并行连接
- 每个单元反向偏置击穿以上的偏压
- 单独串联电阻器形成盖革击穿自猝灭
- 每个单元都是独立的，当被光子激发时，它们会发出相同的信号
- 输出信号与入射光子的数量成正比



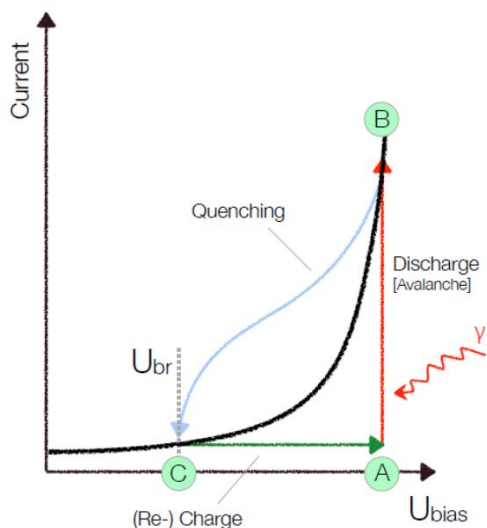
overlap display of pulse waveforms

SiPM



- V_{BD} : 击穿电压
- R_Q : 淬灭电阻
- R_S : Si衬底串联电阻 ($\ll R_Q$)
- C_D : 二极管电容
- V_{BIAS} : 偏置电压 ($V_{BIAS} > V_{BD}$)

- GM-APD的基本工作过程：静态模式、放电、淬灭和恢复阶段



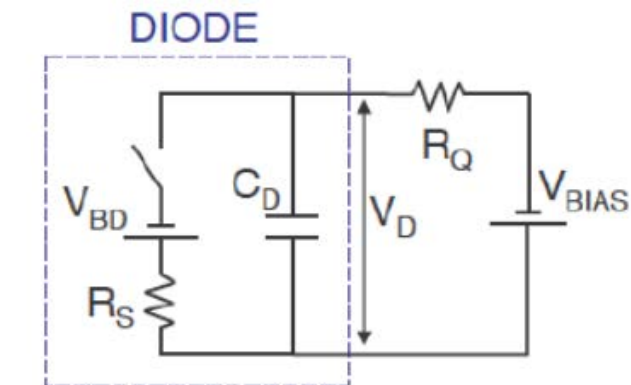
静态模式

- 开关打开
- 除非光子被吸收或发生暗事件，否则电流保持稳定

放电阶段

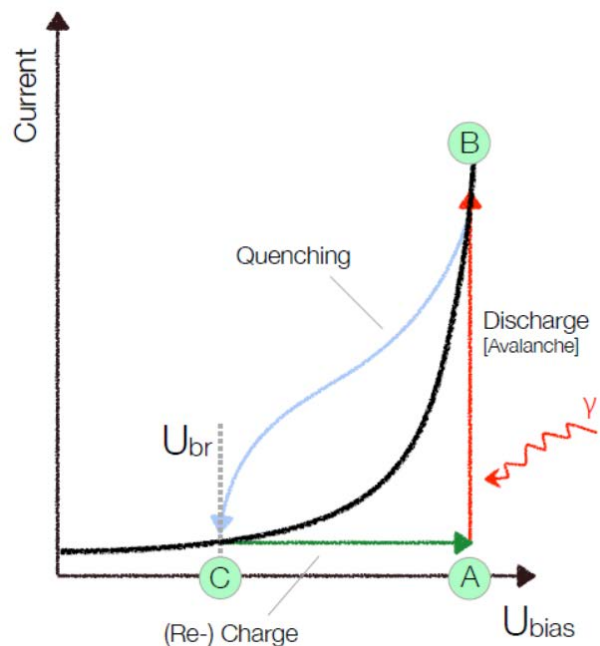
- A $\rightarrow$ B: 雪崩触发，开关闭合
- C_D 以时间常数 ($T_R = R_S \times C_D$) 放电，输出信号
- 在这个阶段，雪崩倍增在GM-APD内部进行，电流逐渐增长

- GM-APD的基本操作模式：静态模式、放电、淬灭和恢复阶段



淬灭阶段（B → C）：

- R_Q 两端的电流，导致二极管中的电压降低
- 通过倍增区的电荷载流子越来越少，从而使光电流淬灭，防止发生进一步的盖革模式雪崩
- 雪崩淬灭
- 开关打开



恢复阶段（C → A）：

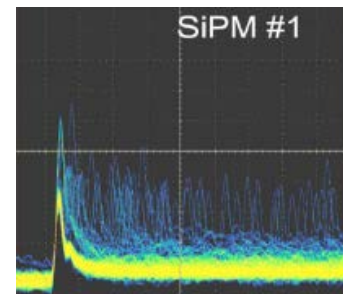
- C_D 通过 R_Q 充电，时间常数 $\tau = R_Q \times C_D$
- 系统重置
- GM-APD返回静态模式，准备检测新光子

SiPM 主要参数

- 光子探测效率：载流子产生、雪崩触发几率、探测器填充因子

$$PDE = Q_{\epsilon} \cdot P_{\text{trig}} \cdot \epsilon_{\text{geom}} \quad Q\epsilon = (1 - R) \xi [1 - e^{-\alpha d}]$$

R光反射率， $e^-/h\nu$ 对的收集效率，耗尽层中吸收的光子通量的比例



- 噪声水平：暗计数率（**DCR**）、后脉冲（**After-pulses**）、串扰

非光生载流子触发（结周围的体或表面耗尽区中生成）；后脉冲：雪崩过程中捕获的载流子会产生延迟的二次脉冲，跟杂质和缺陷在带隙中产生深能级相关；二次光子传播到相邻单元引起光学串扰

- 时间特性：快上升时间，几百ps $1 - e^{-t/T_R}$

- 信号形状：恢复时间，几十到百ns $e^{-t/\tau}$

- 增益：定义为多数载流子在一个单元中产生的电荷 $Gain = \frac{Q_{\text{cell}}}{e} = \frac{C_D \times (V_{\text{bias}} - V_{BD})}{e}$

- 温度相关性： V_{bias} 与温度相关，增益随温度变化，需要加入补偿

SiPM 主要参数

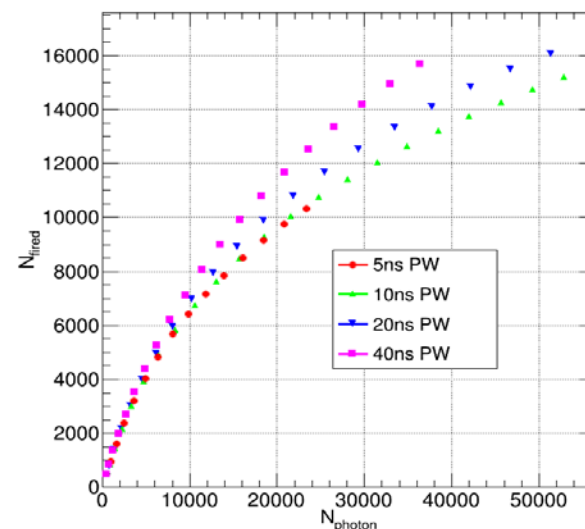
- 输出线性和动态范围:
$$N_{firedcells} = N_{total} \cdot (1 - e^{-\frac{N_{photon} \cdot PDE}{N_{total}}})$$

$N_{firedcells}$: number of excited cells

N_{total} : total number of cells

N_{photon} : number of incident photons in a pulse

- 抗辐照性能
 - 暗电流增加
 - 击穿电压变化
 - 增益和PDE变化(依赖偏置电压函数的)
- 几何尺寸、封装: 大尺寸SiPM, 阵列封装



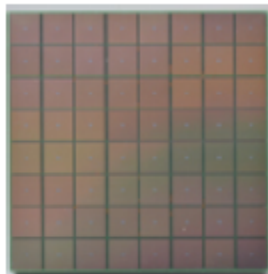
HAMAMATSU

S13361-3050NE-08

8x8 channels

1 channel = 3 x 3 mm²

3584 cells (50 x 50 μm²) /channel



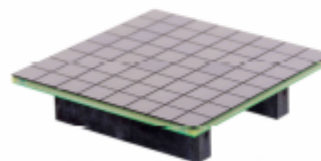
Sensl

ArrayJ-60035

8x8 channels

1 channel = 6 x 6 mm²

20 or 35 μm



SiPM 主要应用

- 量能器： CALICE AHCAL, CMS HCAL upgrade, GlueX, COMPASS II, PANDA, PEBS...
- 契伦科夫探测器： IACT (FACT, MAGIC CTA, ASTRI), RICH (Belle II, ALICE), DIRC (PANDA), JEM-EUSO, ...
- 中微子实验： T2K, NEXT, GERDA, ...
- 医学应用： PET, TOF-PET, PET-MRI, dose monitoring, radio-isotopic probes
- 其他：

§ 5-6 半导体探测器的发展

- 一、Sensor
 - 1. MAPS
 - 2. Passive CMOS
 - 3. Sensors for 4D-tracking
 - 4. 用于极端辐照环境下sensor
 - 5. 宽禁带半导体
- 二、半导体互联技术
- 三、半导体模拟工具

- 更小工艺尺寸实现更小的像素尺寸，以及芯片拼接技术（**stitching**）实现更大面积的芯片，满足顶点探测器中超高精度以及极低质量的要求
- 具有更强抗辐照能力的像素设计和更高计数能力的MAPS芯片（在 $1 \times 10^{15} \sim 1 \times 10^{16} \text{ n}_{\text{eq}} \text{ cm}^{-2}$ 非电离能量沉积（**NIEL**）后有足够的电荷收集效率；具有单事件干扰（**SEU**）和单事例效应（**SEE**）容错能力和功率优化逻辑，高数据量处理能力），满足高精度**tracker**的要求
- 实现足够高的时间分辨能力
- 相对大一点的像素尺寸和极低的功耗设计，应用于径迹和量能器等大面积探测器

- 仅有两层金属层，无晶体管等有源器件，信号像标准的硅微条传感器一样通过wire or bump bonding连接读出
 - 大面积生产相对便宜（成熟的CMOS工艺线）
 - 对特定CMOS工艺的依赖性不如有源传感器或读出电子器件的依赖性强，更多的生产商可以选择(AMS/TSI, ESPROS, IBM, Lfoundry, TowerJazz, Toshiba, XFAB等)
 - 大多数设计规则与传感器设计中使用的大型结构无关
 - 相对较容易将设计移植到新的生产线（生产商），并可以能在较短时间内实现
- 通常需要后处理来添加注入和金属化实现背面的欧姆接触

Sensors for 4D-tracking

- 位置测量（3维）+时间测量

- 除了位置分辨的要求，还要求具有很高的时间分辨能力（单点分辨：50-100ps或更小）
- 消除高事例率和高本底下的事例堆积，通过时间上的差异区分不同事例，在粒子簇射的详细重建中实现更高的径迹精度。

- 基本参数要求

- 充足的电荷量 ($>3 \text{ fC}$)
- 较窄信号宽度 ($<200\text{-}300 \text{ ps}$)
- 均匀的响应
- 低电容
- 高效率
- Low-Gain Avalanche Diodes (LGAD), 带柱或沟槽的3D芯片, BiCMOS MAPS（利用SiGe晶体管低噪声和高增益特性）等

用于极端辐照环境下sensor

- 高辐射本底的应用环境，尤其是接近对撞点的定点探测器
 - 通过低通量下测量的损伤参数（空间电荷的引入率、捕获概率、暗电流）预测高通量下的性能被证明过于悲观
 - 已经有 10^{15} - 10^{16} neq cm⁻² 辐照后性能的测量验证
 - 基本性能参数（可以评估的）：迁移率、电离系数、带电缺陷的引入、俘获中心等。
 - 对硅在极端辐照下（ $5-10 \times 10^{16}$ neq cm⁻²）特性的变化知之甚少
 - 局限性于研究技术本身，以及产生极端辐射水平下的设施

宽禁带半导体探测器

- 宽禁带半导体探测器，如金刚石、SiC等

- 电离能大，同样能量沉积下产生电子-空穴对少（SiC是Si的一半），
- 高温下低暗电流、低噪声，可以确保足够的信噪比。另外高击穿电场允许在高内部电场下工作，最大限度地减少了载流子传输时间和俘获概率。

- 金刚石探测器

- 金刚石传感器研究最多：探测器级多晶合成金刚石(pCVD), 其电荷收集距离达到 $400\text{ }\mu\text{m}$ ，未来将提高到 $500\text{ }\mu\text{m}$ ，并提高整个wafer电荷收集距离的均匀性（ $10\% \rightarrow 2\%$ ）
- 抗辐照性能： $\lambda = 16\text{ }\mu\text{m}$ @ 10^{17} cm^{-2} 24 GeV proton, $\varepsilon = \lambda/d = 3.4\%$ @ $d = 500\text{ }\mu\text{m}$, λ (Schubweg) 定义为载流子被捕获前传输的平均距离)
- 3D金刚石探测器具有更好的抗辐照性能。3D金刚石探测器计划用在高亮度LHC（HC-LHC） ATLAS上作为束流状态检测器（BCM）

宽禁带半导体探测器

• SiC探测器

- 起初：材质品质低、wafer尺寸小（50mm）、生产公司少
- 目前：广泛应用于功率器件，作为GaN LED的衬底的应用，推动了SiC的发展，标准晶圆尺寸达到150mm
- SiC传感器所需的高质量材料通常通过化学气相（CVD）沉积外延生长。外延可以精确控制晶体薄膜的厚度、掺杂和均匀性。目前高纯度探测器级的外延厚度达到150 μm
- 主要技术挑战（发展方向）
 - 高品质的抗辐照材料
 - 时间分辨性能
 - 可靠的模拟仿真模型
 - 与工业界合作生产高成品率的大面积平面探测器
 - 为极端辐照条件下的应用发展圆柱形电极（激光、湿法蚀刻、深度RIE）

宽禁带半导体探测器

- 创新的2D材料

石墨烯、过渡金属二硫族化合物（如 MoTe_2 ）等

- 利用其固有特性来探索快速信号采集（ps）、高空间分辨率（ μm ）、超薄活性膜（几nm）、高抗辐射性能（Grad或 $1 \times 10^{16} \text{ n}_{\text{eq}} \text{ cm}^{-2}$ ）

半导体互联技术

- 3D探测器（3D-vertical stacking layers by TSV 或3D with columns or trenches）和4D-tracker采用monolithic或hybrid探测器
- Hybrid: sensor和ASIC采用不同的技术工艺
 - Sensor: passive CMOS、LGAD、平面或3D硅、平面或3D金刚石等
- Sensor和ASIC间的互联技术主要为晶圆级后处理技术，包括包括2D bump、后道工序（BEOL）层沉积和3D集成技术等
 - 不同晶圆尺寸和传感器材料类型的工艺能力：在65nm技术节点或以下生产的200mm和300mm读出芯片（ROC），150/200/300mm硅传感器晶圆，单片/小尺寸金刚石晶圆
 - 对整体探测器低质量的需求要求用于超薄晶片的互联技术
 - 更小的互联尺寸：互连间距从标准的50 μm 减少到25 μm 左右，甚至低于20 μm

模拟软件工具

- Technology Computer-Aided Design (TCAD) ， 主要为半导体行业开发， 主要由工艺和器件模拟器组成。
 - 工艺模拟用于模拟传感器的各种制造步骤， 以获得真实的掺杂过程和结构。
 - 器件模拟器包含设计最先进器件所需的传输和物理模型
- 辐照性能模拟
 - 主要在于要模拟的结构尺寸， 以及实现由体损伤和表面损伤引起的辐射损伤效应的合适的模型
 - 有些半导体材料（SiC、 GaN等）物理模型与真实情况不一致， 有些半导体材料（金刚石）数值模型工具不存在
 - 通过高辐照环境下的实验数据对模拟模型的优化很重要
- Allpix²软件框架
 - 将TCAD模拟的电场与粒子与物质相互作用的Geant4模拟相结合，
 - 可用于研究硅传感器的性能模拟、 束流测试模拟等

结语

- 探测器为高能物理实验提供了测试平台，由于高能物理测量精度的需求，半导体探测器迅速发展，种类丰富，技术日新月异
- 半导体探测器（硅微条探测器与硅像素探测器）在高能物理实验中已经有非常广泛的应用，未来有建成全硅探测器的趋势及要求
- 目前的技术大都是特殊需求，不是工业标准，技术及成品率有待提高，成本是一个问题
- 高能物理与探测器技术相互促进发展