

中国科学院高能物理研究所
Institute of High Energy Physics, CAS

高时间分辨率TDC的研制

中国科学院高能物理研究所



报告人：蒋辉 导师：叶竞波

指导老师：严雄波、李筱婷

日期：2025-09-05



目录

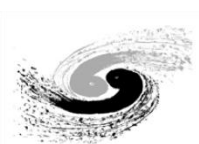
CONTENTS

1 研究背景

2 工作进展

3 研究计划

4 总结



1.1 项目背景

- 高时间分辨率的探测器在医学成像和粒子物理实验中具有重要作用；
- FPMT、SiPM等光电器件具有增益高、噪声低、响应时间快、时间分辨率高（多光子渡越时间展宽（TTS）小于10ps）；
- 需要极高时间分辨率（ps级）的时间测量芯片对探测器信号进行测量。

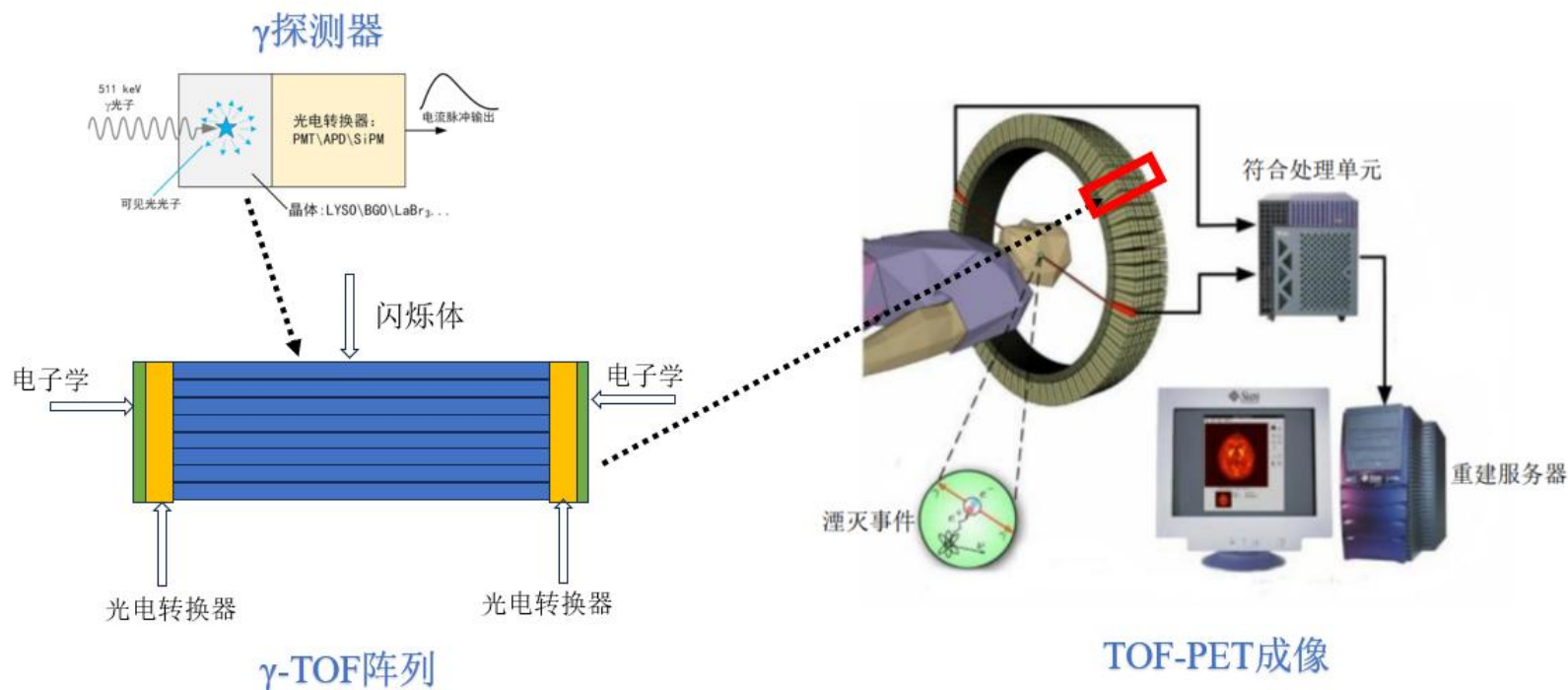
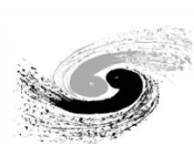


图1：TOF-PET结构示意图



1.2 工作规划

- I. 第一版TDC核心的设计与流片--已完成
 - II. 设计文档的撰写—已完成
 - III. 芯片测试—正在进行
 - IV. 编码器与模拟前放的设计—正在进行
 - V.
- 测试完成后预计26年1月进行下一版流片

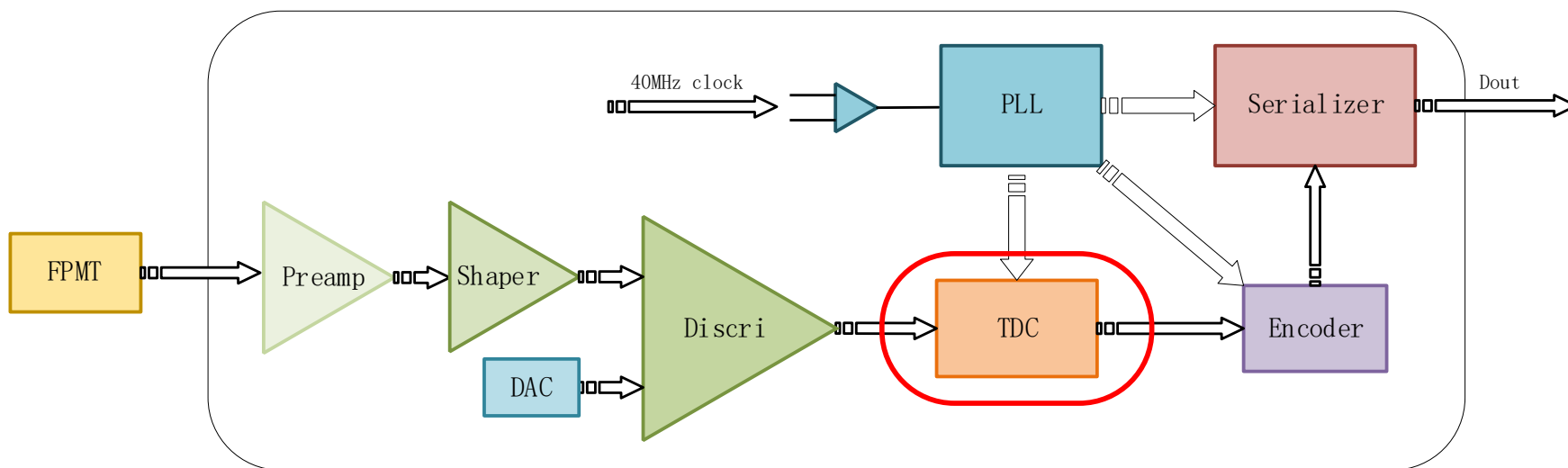
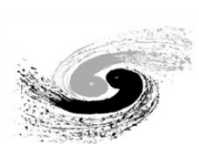


图2：系统整体框图



2.1 TDC原理

- 两条振荡环中与非门的延迟不同，其中START链的延迟为 τ_1 ，STOP链的延迟为 τ_2 ，延迟之差为游标值，即时间分辨率： $\Delta\tau = \tau_1 - \tau_2 > 0$ 。
- 时间测量的原理如图所示，二者相位差不断减小；通过鉴相器得到追赶中的延迟单元数，即可计算得到时间测量值。

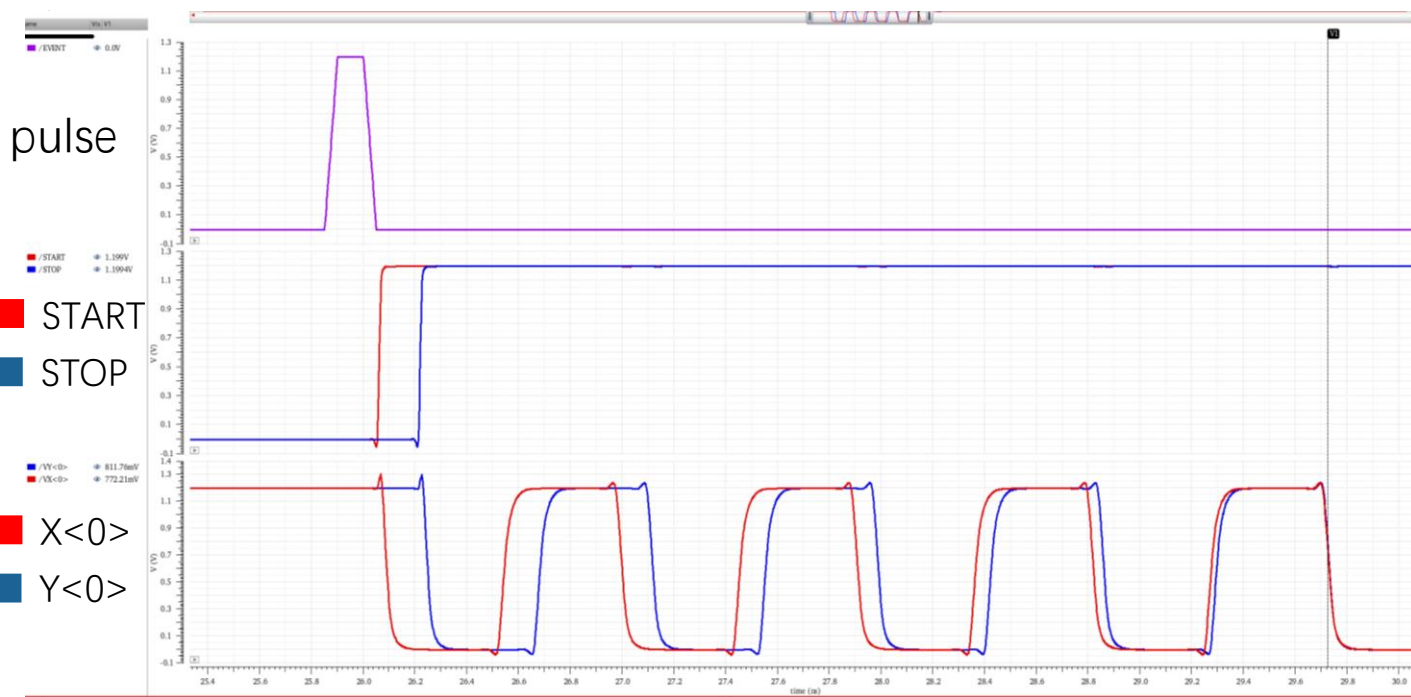


图4：TOT时间测量示意图
(VX代表START链、VY代表STOP链)

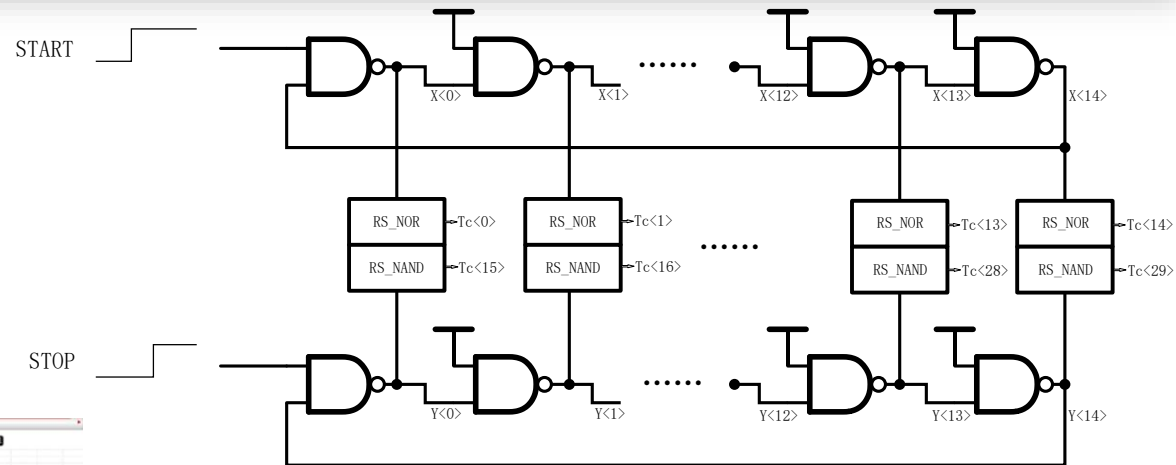


图3：游标振荡环的结构

压控游标振荡环结构：

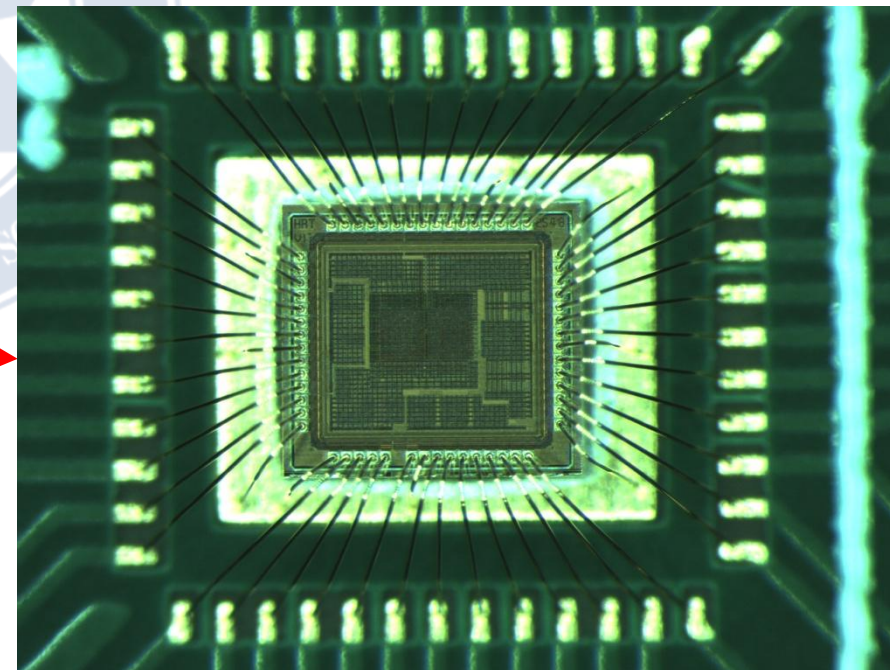
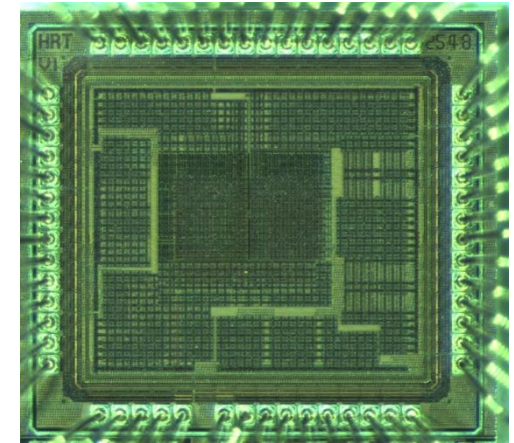
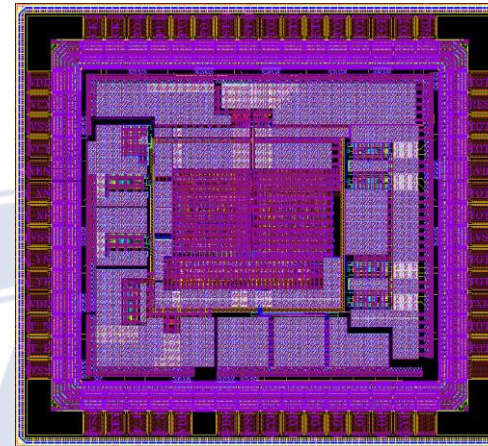
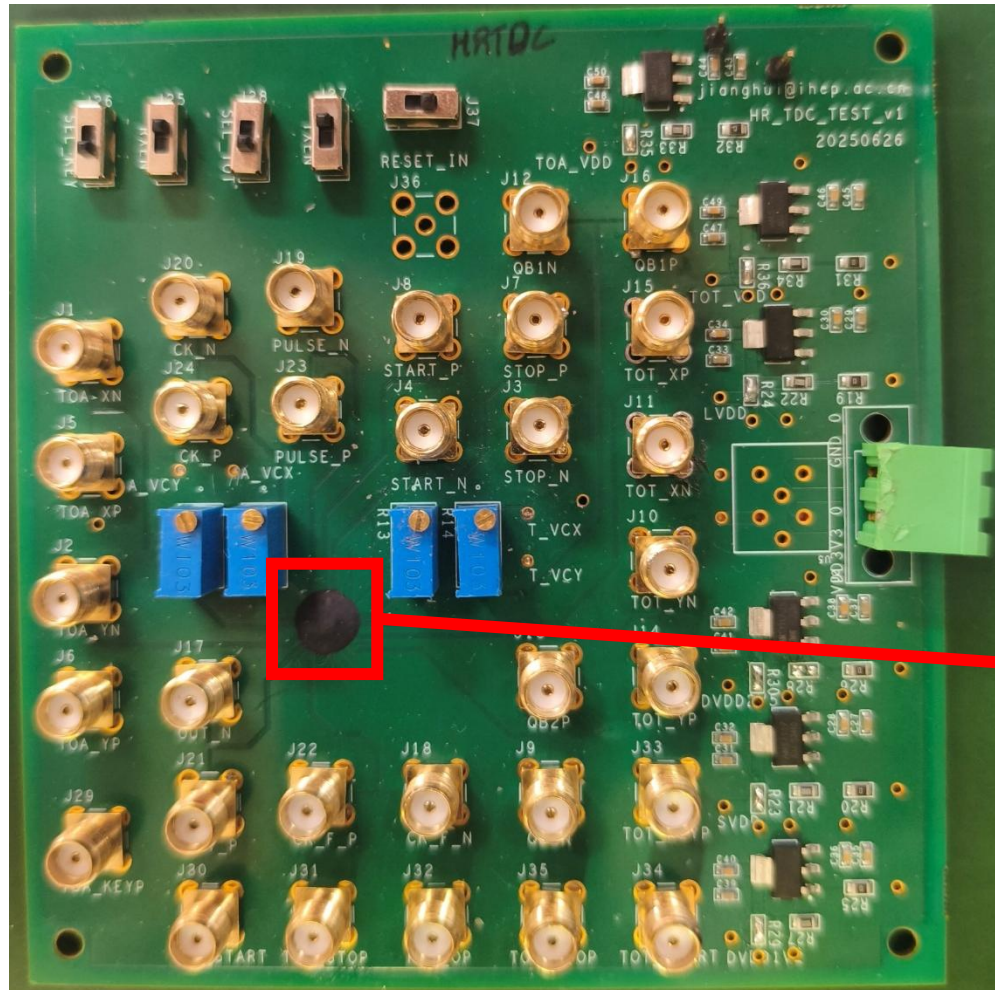
优点：

- 游标型能够达到工艺限制之下的时间分辨；
- 振荡环结构能够提高TDC的动态范围；

缺点：

- 对layout对称性要求高，高分辨率时游标型容易出现“误追”、“反追”现象。

2.2 芯片打线图



2.3 测试系统

- 测试系统由测试板、电源、时钟板、FPGA和电脑组成，如右图所示。
- 各构成的作用为：
 - 电源：提供3.3V电压，经过LDO稳压并降压至1.2V和2.5V给芯片供电；
 - 时钟板5347：提供时钟，包括：参考时钟（40MHz）、串行器输入时钟（640MHz）、用于“追赶法”的时钟（1.99999MHz）、FPGA数据获取时钟（320MHz）；
 - FPGA：进行数据获取，读取串行器输出数据；
 - 示波器：测量芯片内部振荡环振荡频率；
 - 电脑：控制时钟板、进行数据处理。
- 关键问题：受设备限制，脉冲发生器无法产生ps级可调脉冲，目前有效手段为使用时钟进行追赶测量，但时钟板在要求频率之下波动较大。

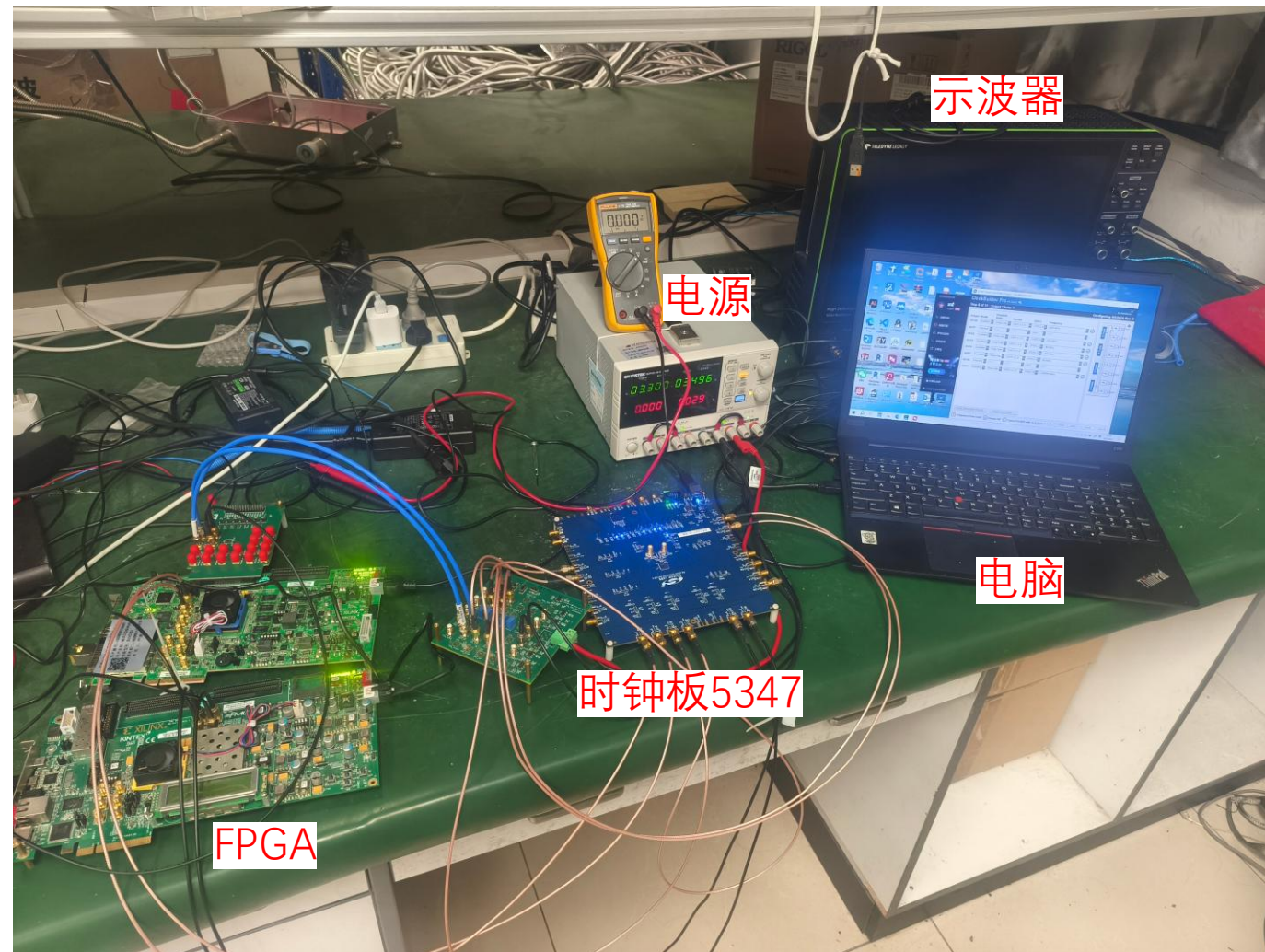
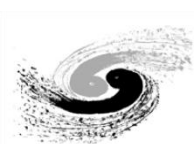


图4：测试系统



2.4.1 测试结果——时间分辨率

- 直接测量TDC中振荡环频率，可以得到振荡环中各延迟单元的延迟时间（Delay）与偏置电压的关系。
- 通过控制X链与Y链的偏置电压，可将二者延迟时间差调至5~30ps，即TDC的时间分辨率为5~30ps

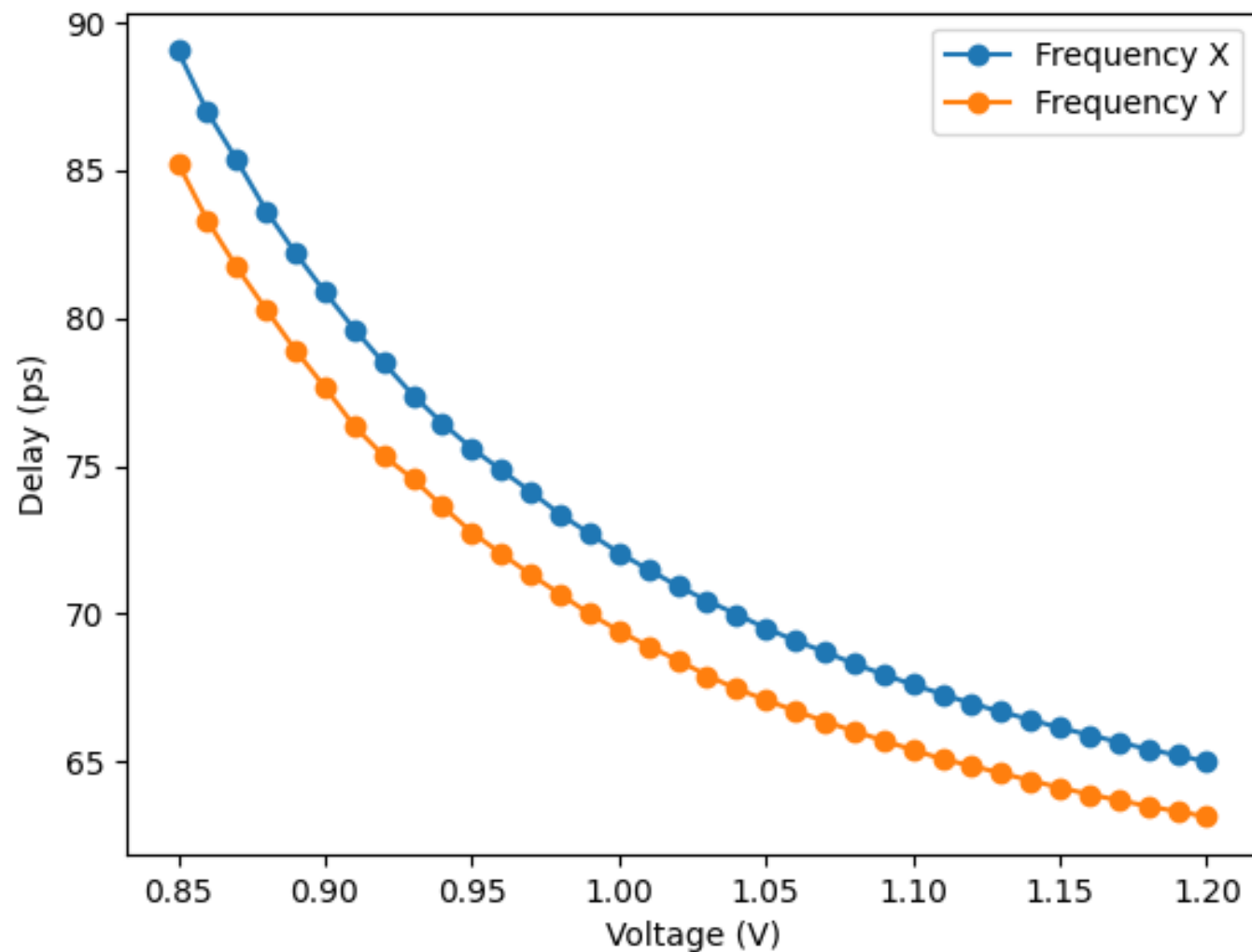


图5：振荡环频率与偏置电压的关系

2.4.2 测试结果——转移曲线

- 通过“追赶法”对TDC的TOA转移曲线进行测试，参考时钟频率为40MHz，追赶时钟频率为1.99999MHz，计算得到每次追赶step约为2.5ps；
- 图中为测试得到LSB=26ps时的转移曲线，

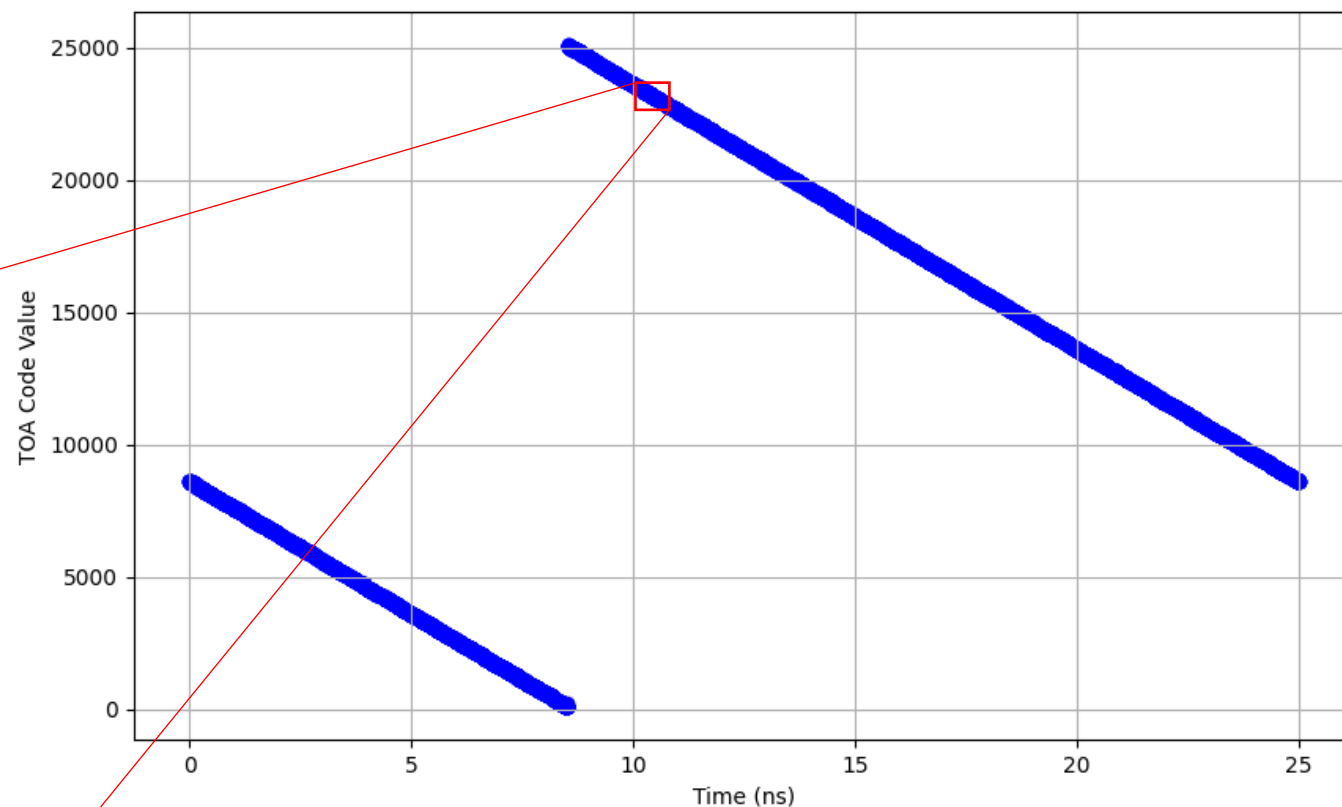
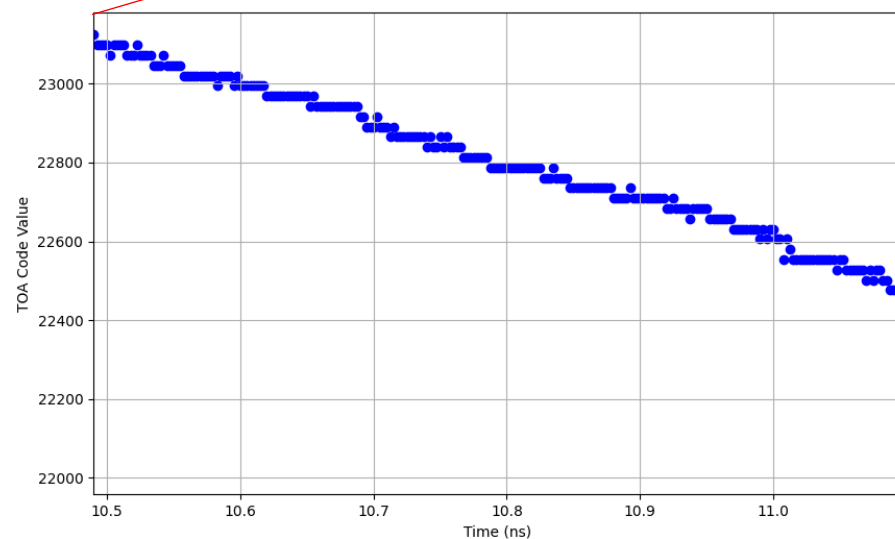
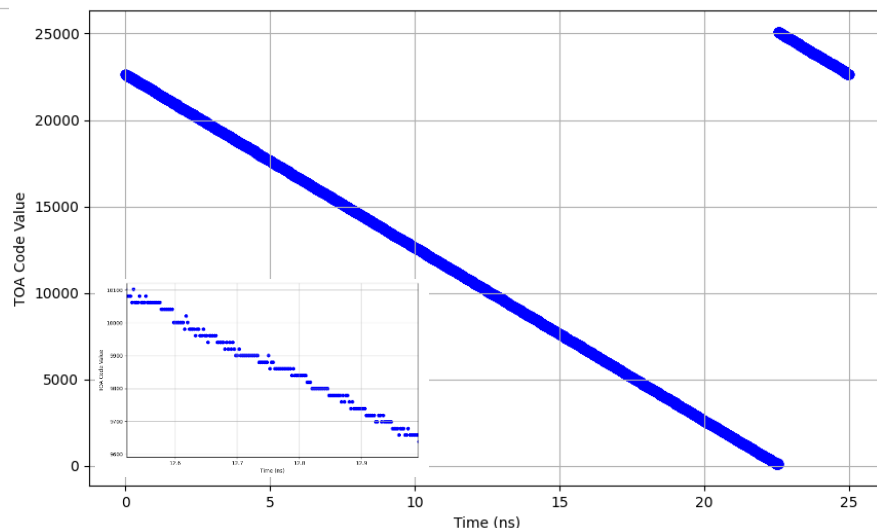


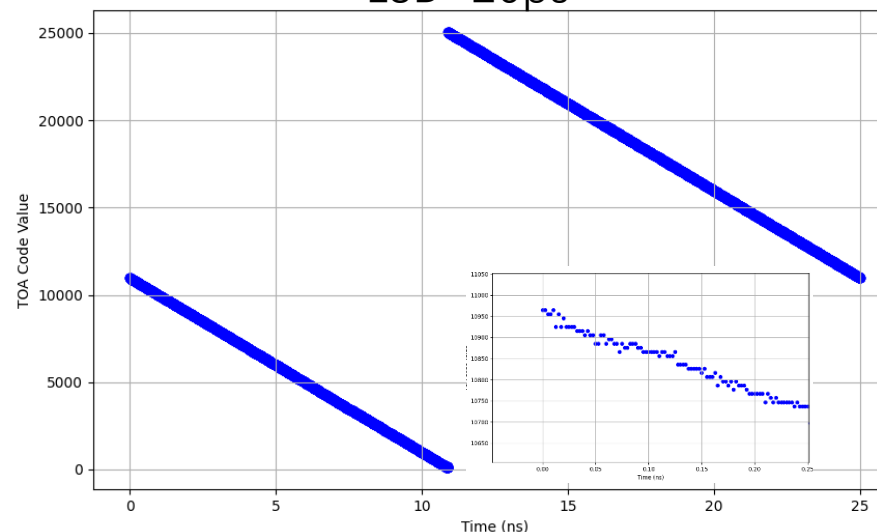
图6：转移曲线——LSB=26ps

2.4.2 测试结果——转移曲线

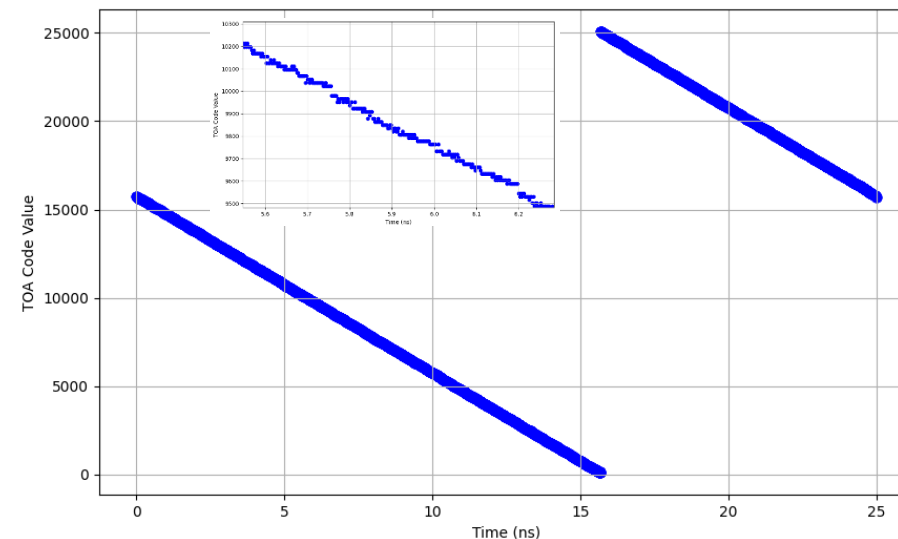
- 同样测试条件下通过调节偏置电压，可以得到不同时间分辨率下的转移曲线；
- 通过对转移曲线的分析可知，当 $LSB < 23ps$ 时会出现缺码现象，初步分析原因可能是振荡环中延迟单元layout时不对称导致。



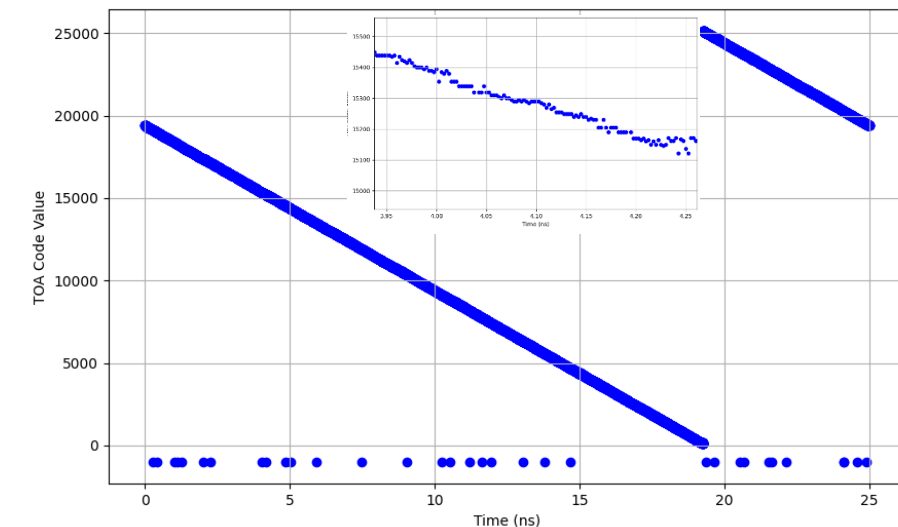
LSB=20ps



LSB=10ps



LSB=15ps



LSB=5ps

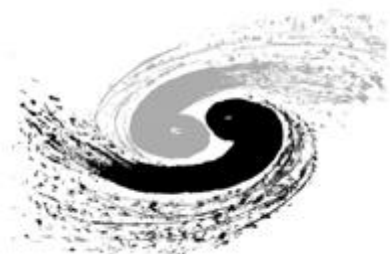
3 研究计划

研究工作	预期成果	时间
<div><div>✓ 调研各种TDC结构和FPMT项目要求，确定设计方案</div><div>✓ TDC各模块的设计、仿真、验证</div></div>	提交流片	2024年7月 ~2025年4月
<div><div>✓ 研究芯片的系统级测试方案，制备测试PCB</div><div>✓ TDC芯片测试</div></div>	完成芯片测试	2025年4月 ~2025年10月
<div><div>➤ TDC编码器的设计、仿真、验证</div><div>➤ 模拟前端放大器的设计、仿真、验证</div></div>	完成功能芯片	2025年4月 ~2026年
<div><div>➤ 多通道TDC设计与电子学系统集成</div><div>➤ 电子学系统与探测器系统连接进行测试</div></div>	完成系统集成	2026年 ~2028年

4 总结

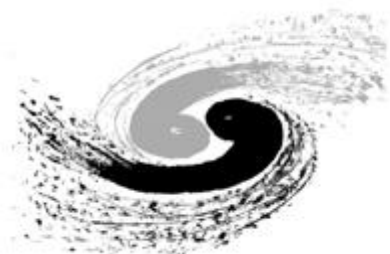
- 研究课题：基于FPMT的高时间分辨时间测量系统的研制。
- 工作内容：
 - ✓ 第一版TDC芯片流片完成；
 - ✓ 初步测试得到TDC可调时间分辨率范围为5~30ps；
 - ✓ 针对测试中存在的问题进行分析。

指标	需求	后仿 (tt27@VC=0.9V)	测试
工艺	SMIC55	——	——
LSB	2ps	1.77ps	5~30ps
测量范围	>400ps	300ps~2us	目前测试到1us
DNL/INL	±0.5LSB/±1LSB	±1LSB/±2LSB	后续继续测试分析



中国科学院高能物理研究所
Institute of High Energy Physics, CAS

请各位老师指正



中国科学院高能物理研究所
Institute of High Energy Physics, CAS

Backup