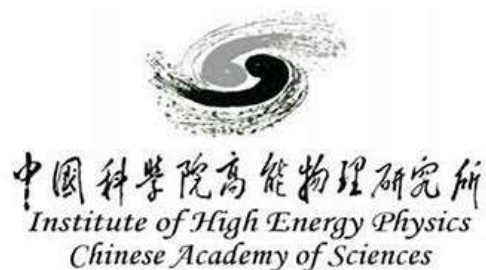


# GNNU-IHEP



赣南师范大学  
Gannan Normal University

## 季度考核

汇报人：朱秋生

导师：严雄波、王兴权

指导老师：李筱婷、叶竞波

时间：2025年9月5日

## Electronics

# 目录

## CONTENTS

- 晶体管性能研究
- 高精度窄脉冲产生电路设计
- FPMROC1测试
- 单通道FPMT读出系统设计

# 晶体管性能研究

## 1.1 需求和目的

- 前端ASIC设计有抗辐照需求
- 通过对晶体管进行辐照前后性能前后性能测量，能给芯片设计提供一定的指导

## 1.2 测试对象

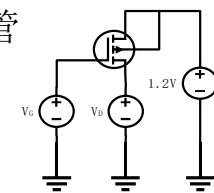
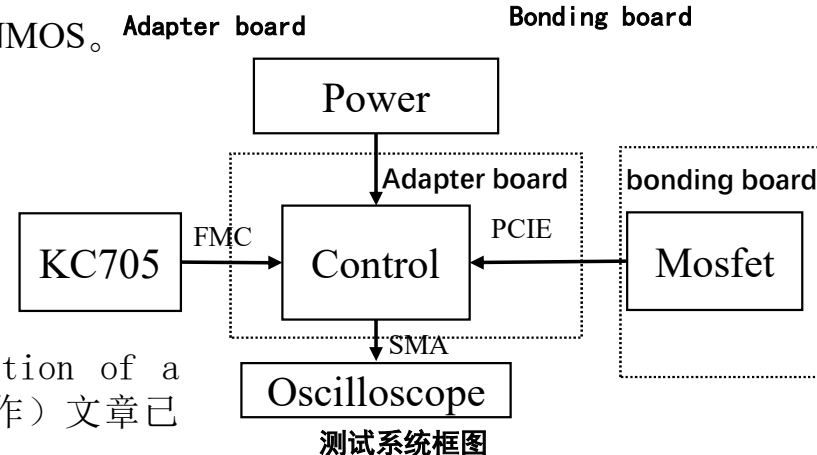
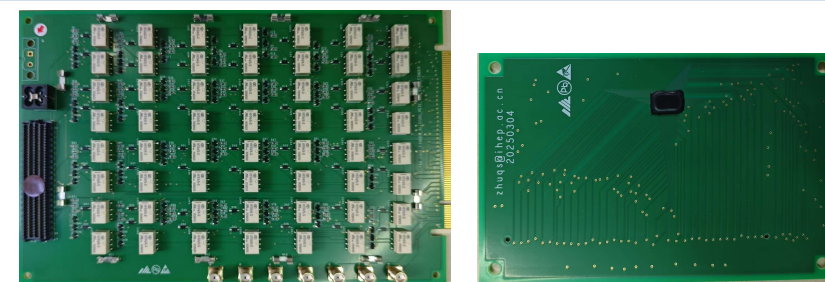
- 1号片子有12个MOS管，里面包含4个PMOS、4个NMOS和4个DNMOS；
- 2号片子有28个MOS管，里面包含10个rfPMOS、10个rfNMOS、4个lvtPMOS和4个lvtNMOS。

## 1.3 测试内容

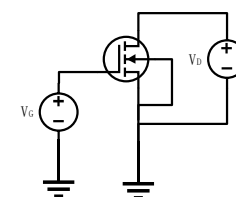
- 测量mosfet的漏电流以及I-V特性曲线；
- TID辐照测试。

## 1.4 进展

- 之前已经做了一部分某些工艺ASIC的整体测试，《TID characterization of a serial transmitter core for high-energy physics experiments》（二作）文章已经被RDTM接收。
- 测试系统初步调好，实现了基本的测试功能，在实验室环境中测了部分rfpmos管 (W/L:4u/0.06) 和部分lnmos管 (W/L:1u/0.06) 的输出特性曲线。



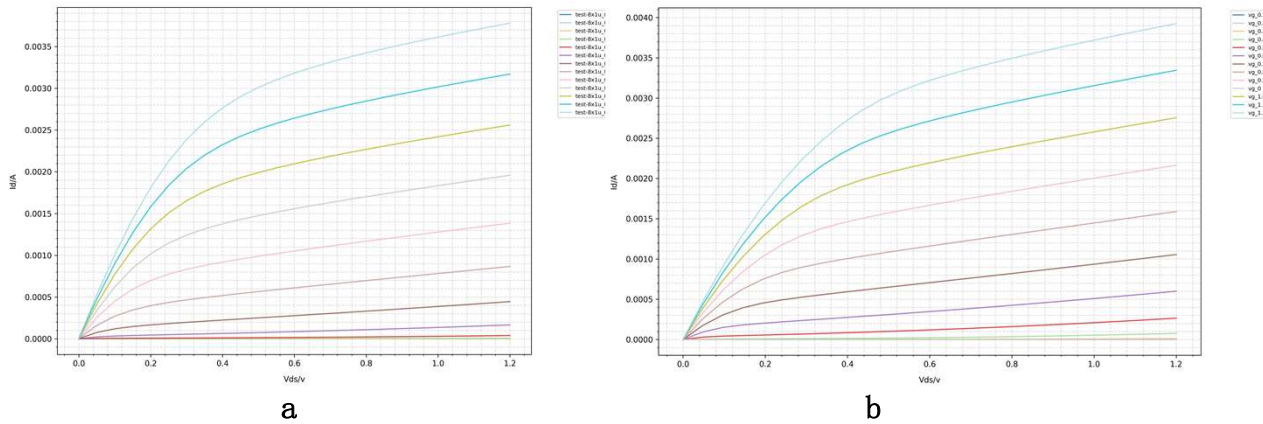
RFPMOS管测试电路



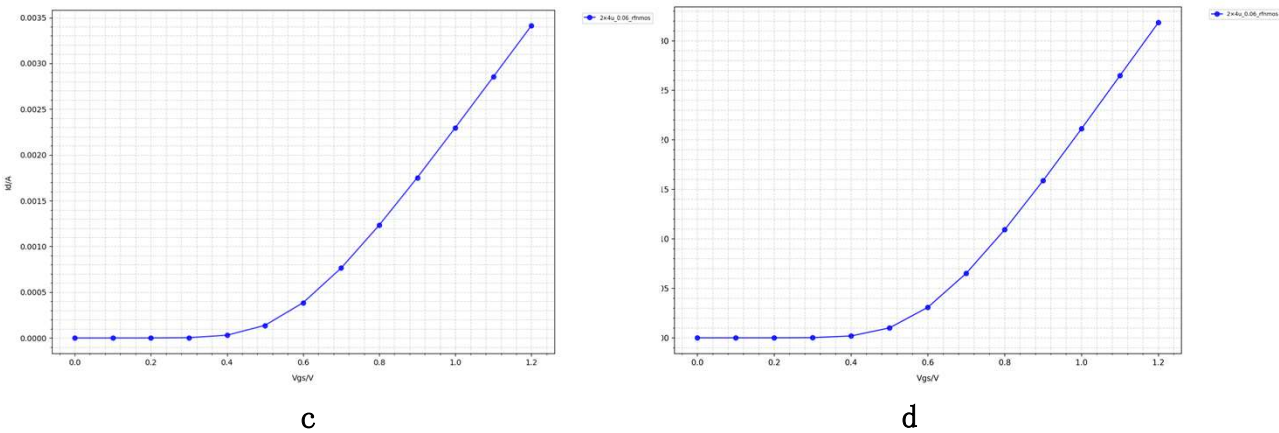
LNMOS管测试电路

# testmosfet

输出特性曲线 (a:测试结果 b:仿真结果)



转移特性曲线 (c:测试结果 d:仿真结果)



## 测试结果

测试结果与仿真结果存在一定误差，在接受范围内（测试回路中的电阻导致）。

## 下一步计划

将mos管进行抗辐照测试，研究使用的工艺中不同尺寸和不同类型的mos管的抗辐照性能。

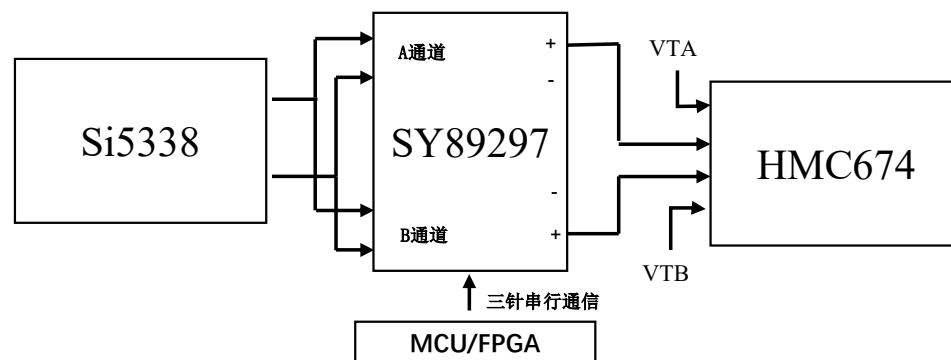
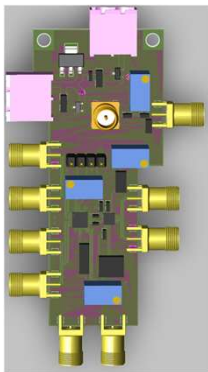
# 高精度窄脉冲电路方案

## 2.1 需求和目的

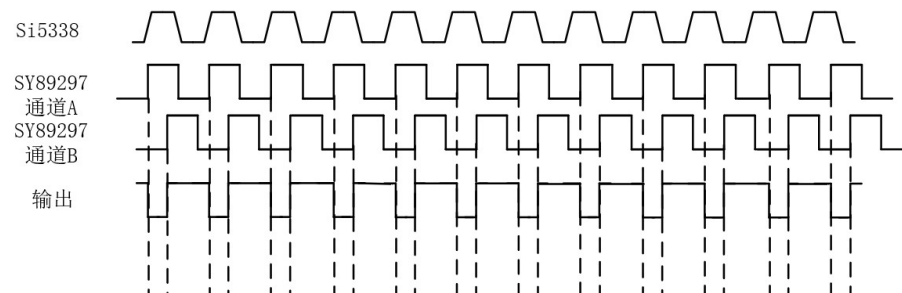
- TDC测试需要一个高精度的窄脉冲发生器
- 实验室的信号发生器脉宽最低1ns
- 设计一个能够提供ps级脉宽的高精度信号发生器

## 2.2 设计目标

- 输出信号与时钟源同步
- 输出脉冲频率100kHz-100MHz
- 输出脉宽50ps-2ns
- 输出信号jitter小于20ps



设计框图

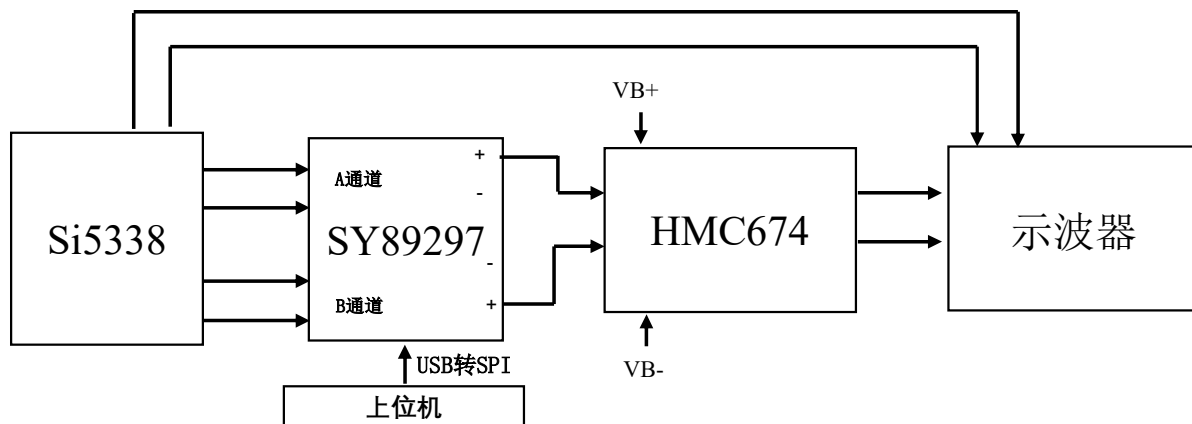


设计时序图

# 脉冲电路方案

## 2.3 测试

- Si5338其中两路输出给pulse电路作为输入
- 第三路作为触发时钟输入示波器测输出pulse与skew的sdev。



## 2.4 测试结论

- 输出脉宽50ps-4.6ns, step: 5ps;
- 输出脉冲的jitter约12ps;
- 输出脉冲幅度最大450mV (脉宽100ps以下, 输出幅值只有几十mv).



2025/9/5

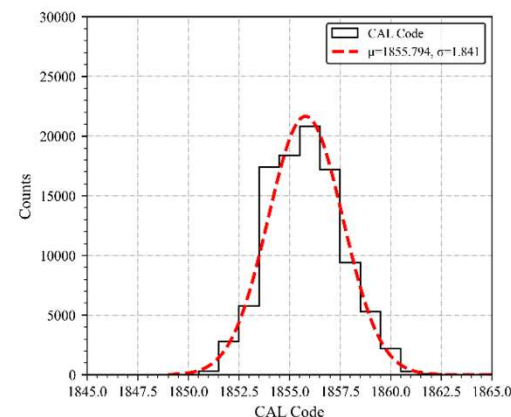
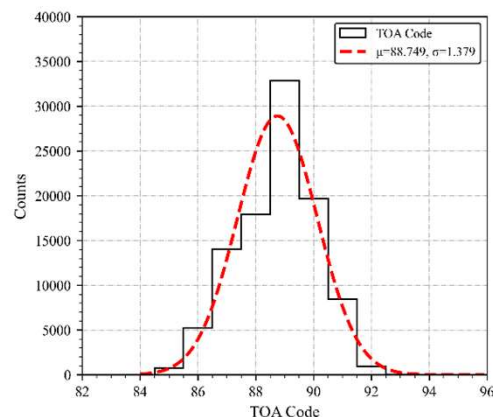




# FPMROC1测试

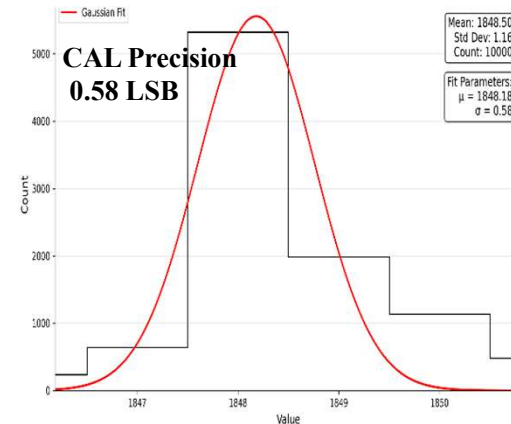
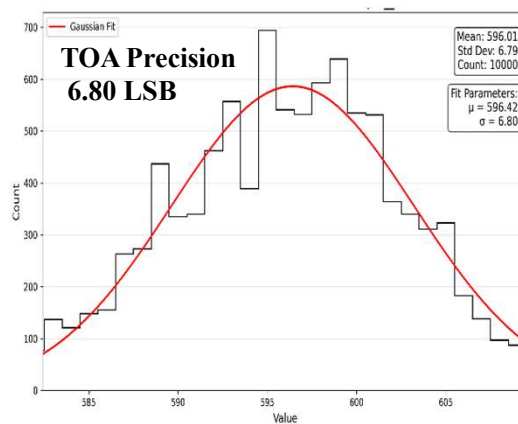
## Testmode测试结果

- Bin Size = 25 ns / 1878.739 ps = 13.306 ps
- TOA Precision: 1.38LSB
- CAL Precision: 1.84LSB



## Normalmode测试结果

- Bin Size :13.55ps
- TOA Precision:6.80LSB
- CAL Precision:0.58LSB

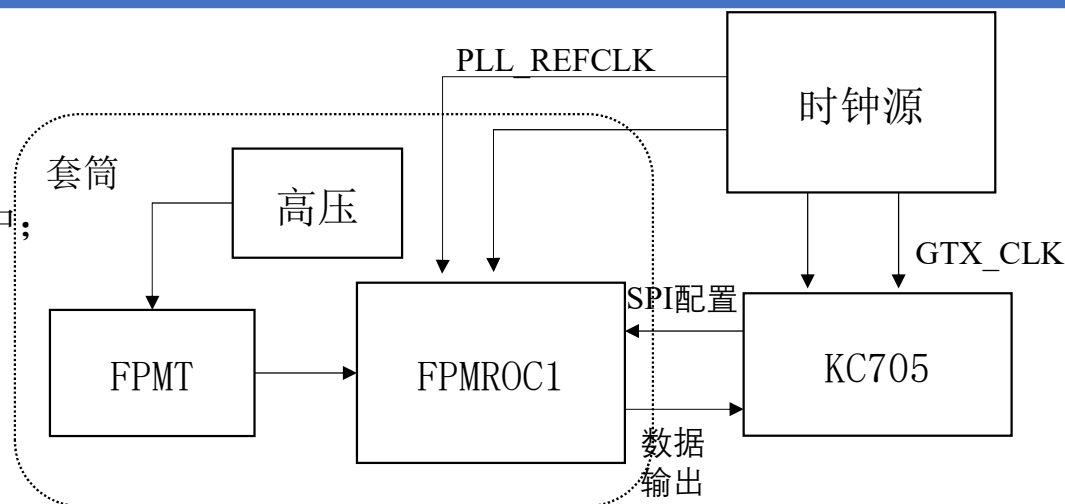




# 单通道FPMT读出系统设计

## 设计目标

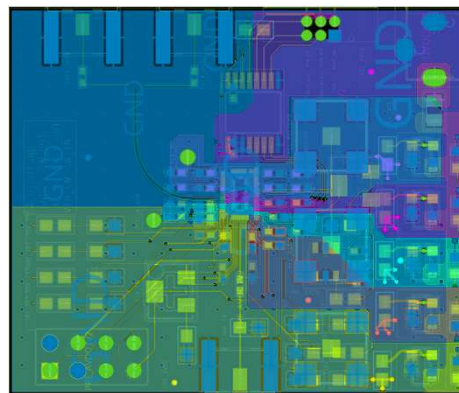
- 将FPMT、FPMROC1和高压集成到一个器件中；
- 输入信号：CLK、SPI配置和电源；
- 输出数字信号数据



读出系统框图

## 进展

- 完成了FPMROC1与FPMT连接的电路设计，
- 初步绘制了PCB



读出电路PCB图

# 下一步工作计划

继续推进单通道FPMT读出系统的设计

- 完成FPMT高压部分电路设计与制作；
- 完成后端DAQ的设计；

请各位老师批评指正