

中国科学院高能物理研究所
Institute of High Energy Physics, CAS

高时间分辨率TDC的研制

中国科学院高能物理研究所



报告人：蒋辉 导师：叶竞波

指导老师：严雄波、李筱婷、李怀申

日期：2025-12-25



目录

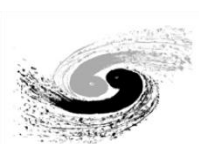
CONTENTS

1 研究背景

2 工作进展

3 研究计划

4 总结



1.1 项目背景

- 高时间分辨率的探测器在医学成像和粒子物理实验中具有重要作用；
- FPMT、SiPM等光电器件具有增益高、噪声低、响应时间快、时间分辨率高（多光子渡越时间展宽（TTS）小于10ps）；
- 需要极高时间分辨率（ps级）的时间测量芯片对探测器信号进行测量。

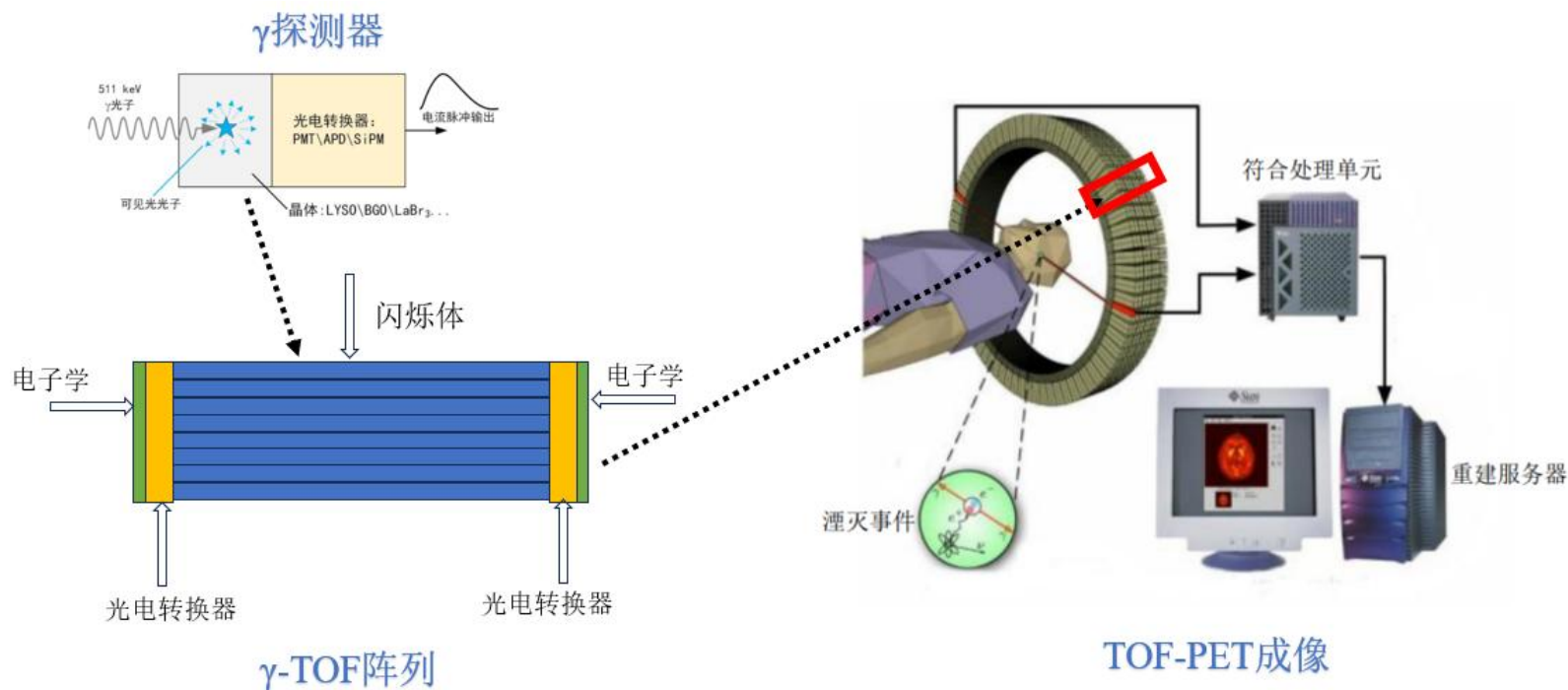


图1：TOF-PET结构示意图

1.2 工作规划

一、游标型TDC (vTDC)

- I. 第一版vTDC流片--已完成 (2025.04)
 - II. 初步测试--已完成 (功能基本正常, 高分辨率下存在丢码现象)
 - III. 后续测试—正在进行 (修改PCB板并已完成制板、打线)
 - IV.
- 预计26年2月提交文章

二、伪差分内插型TDC (xpcTDC)

- I. xpcTDCcore的设计与版图--已完成
 - II. 数字模块Encoder与Event_Builder 的设计与仿真—正在进行
 - III. xpcTDC顶层集成—正在进行
 - IV.
- 预计26年4月进行流片

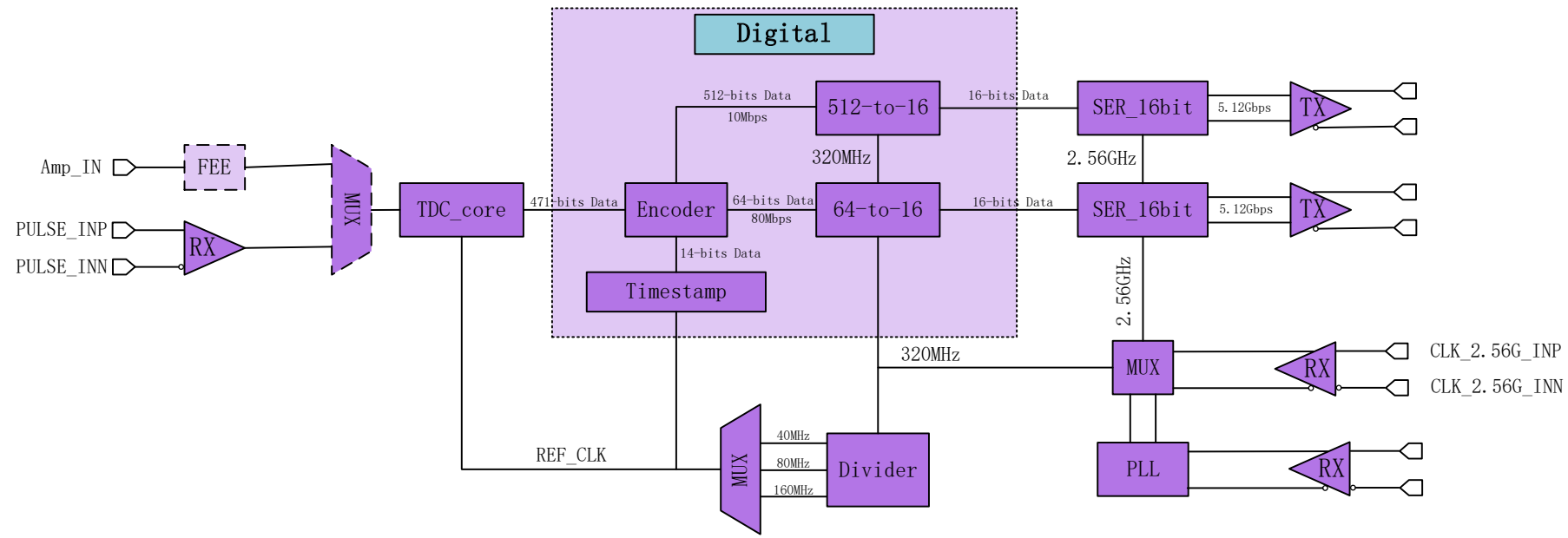
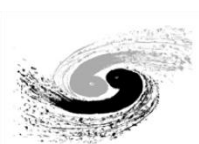


图2: xpcTDC系统整体框图



2.1 xpcTDC方案

- 使用两条使能型反相器链构成伪差分振荡环，使能开始时振荡环开始振荡，可以实现事例驱动的时间测量；
- 每一级振荡信号中间插入5级电阻，实现振荡环的内插，降低TDC的最低有效位（LSB），整体结构如图3所示。

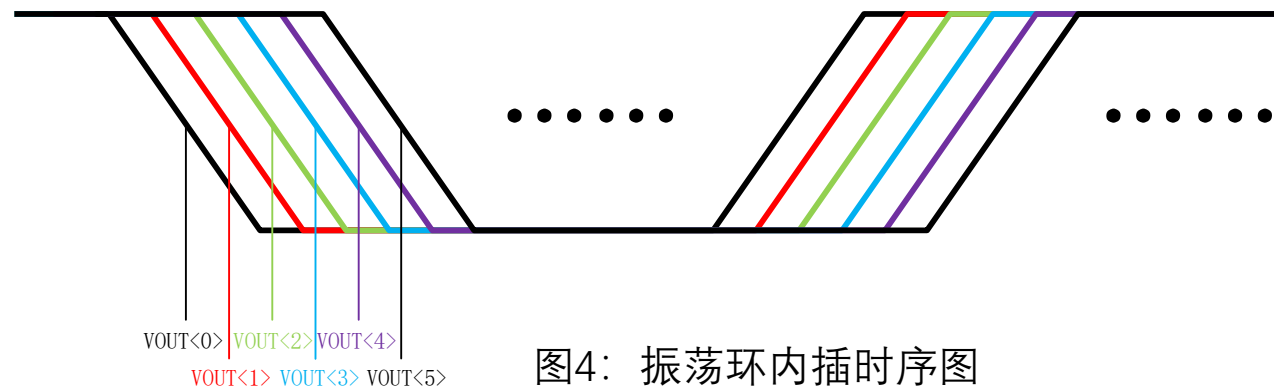


图4：振荡环内插时序图

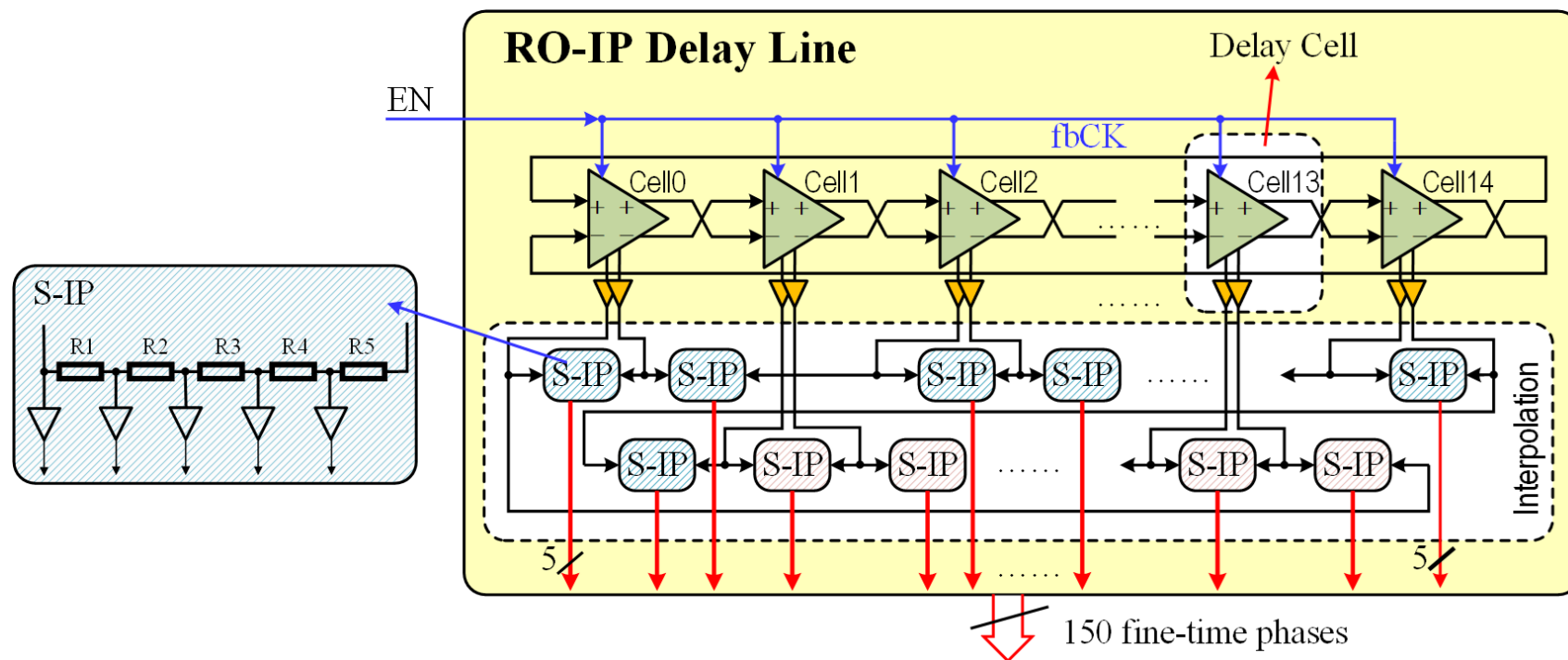


图3：xpcTDC结构示意图

- 内插后的振荡信号如图4所示，通过对这些信号进行锁存即可实现时间的量化。
- 通过内插的方法可以将时间分辨率提高至亚门级。

2.2 Controller

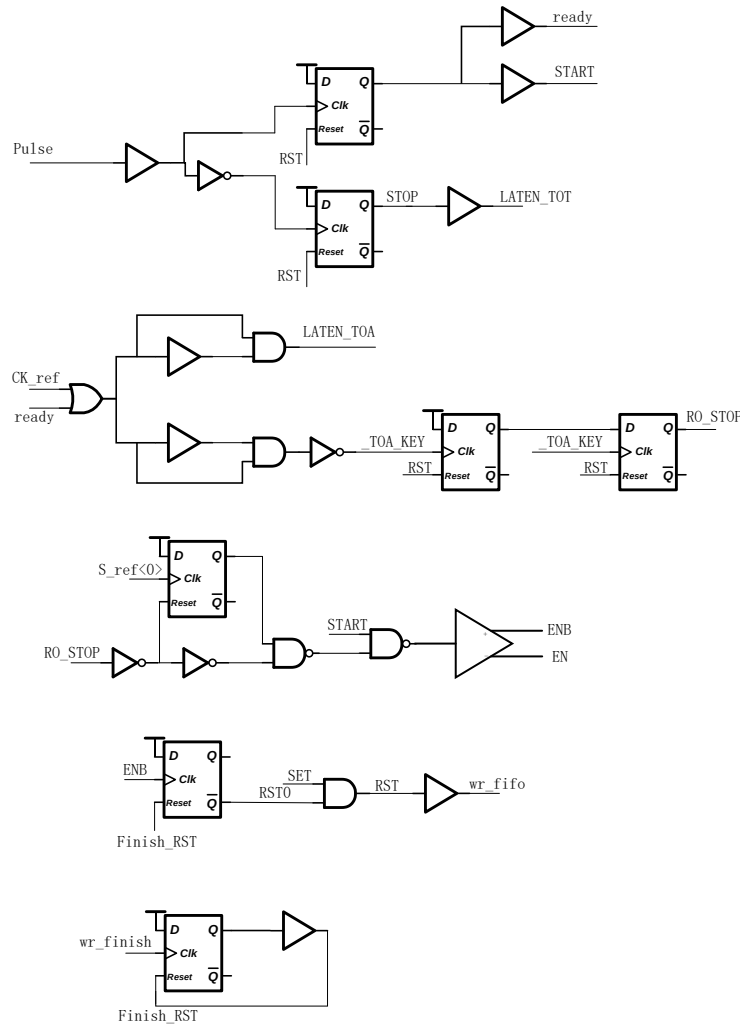


图5: Controller结构示意图

- Controller只有在Pulse到达时才会工作，能够工作在三种时钟模式下（40MHz、80MHz、160MHz）
- Pulse到达后，Controller提取Pulse前沿、后沿（TOT），并且分辨Pulse到达后时钟的两个上升沿（分别作为TOA与CAL的锁存信号）；
- Pulse前沿到达时振荡环开始振荡，CAL测量结束振荡环停止，并对Controller进行复位，同时Encoder进行编码；

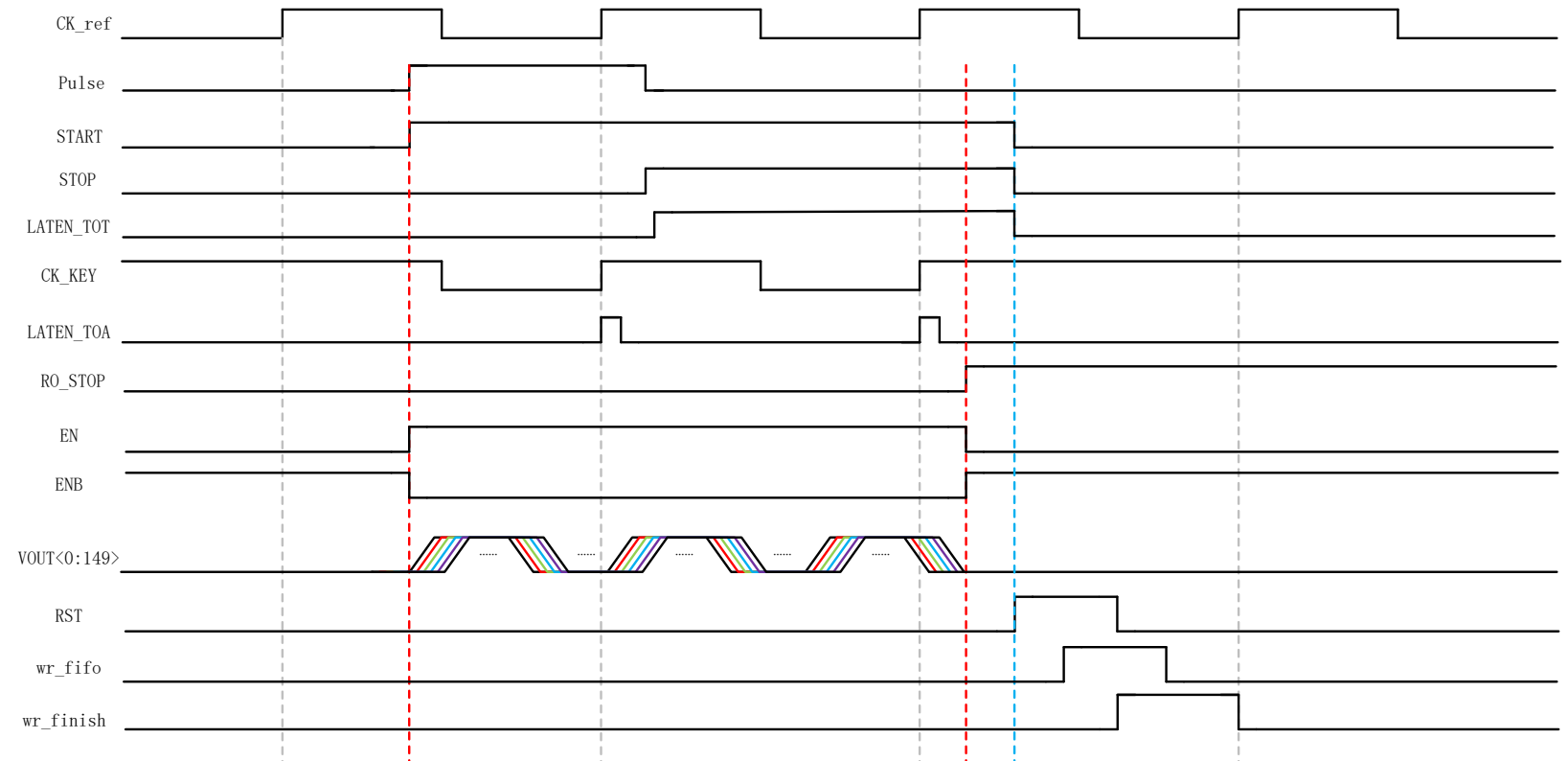
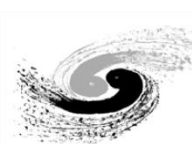


图6: Controller时序图



2.3 Encoder & Event_Builder(梁泽洪)

- Encoder和Event_Builder使用数字工具进行设计, 结构如图7所示。
- Encoder先对TOT、TOA、CAL的量化结果进行锁存, 在wr_fifo信号到达时开始进行编码操作。
- 编码后的结果与原始码字分别输入Event_Builder中, 二者分别转换为16位数据后通过高速串行器输出。

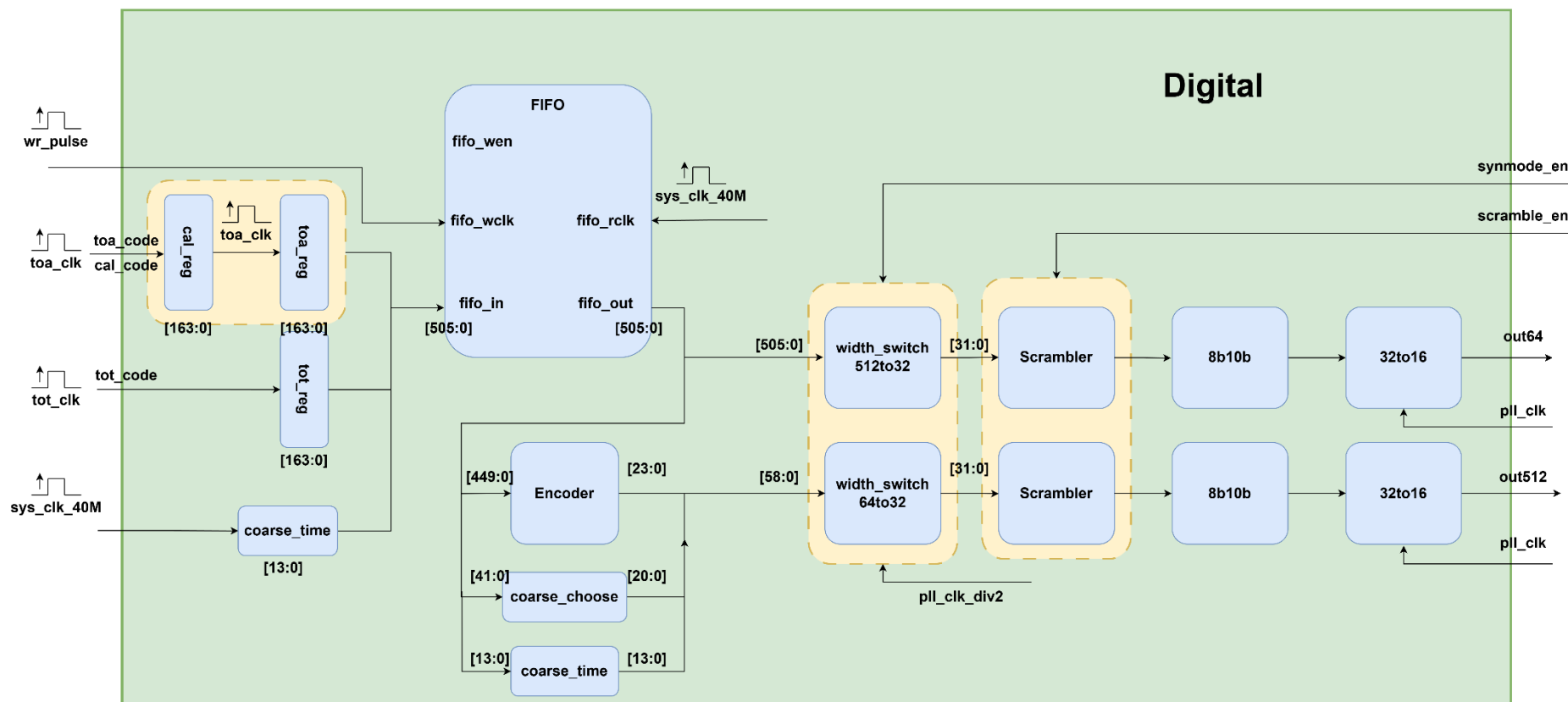


图7：数字模块结构示意图

2.4.1 仿真结果——Controller

- 仿真条件：后仿真、tt27、CK_ref=80MHz;
- 图8中分别为Controller对TOA和TOT的转换结果，从结果可以看到二者斜率均为1000，表示转换线性度高。
- 其他工艺角的后仿真已经完成;

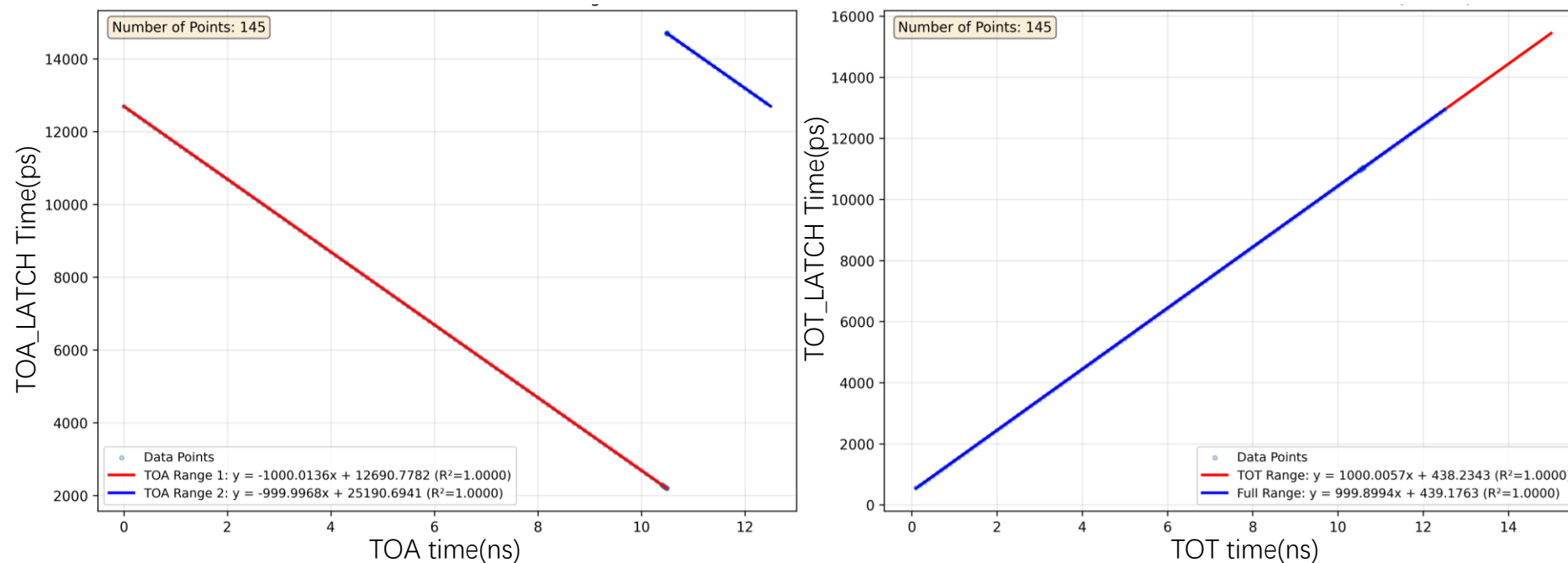


图8：Controller后仿结果

2.4.2 仿真结果——转移曲线

- 对TDCcore进行整体前仿得到转移曲线，step=10ps，TOA与TOT的仿真结果线性度高；
- TOA转换具有周期性，且在两个周期交界处成线性分布；
- TDC前仿时间分辨率约为3ps，后仿时间分辨率约为6ps；

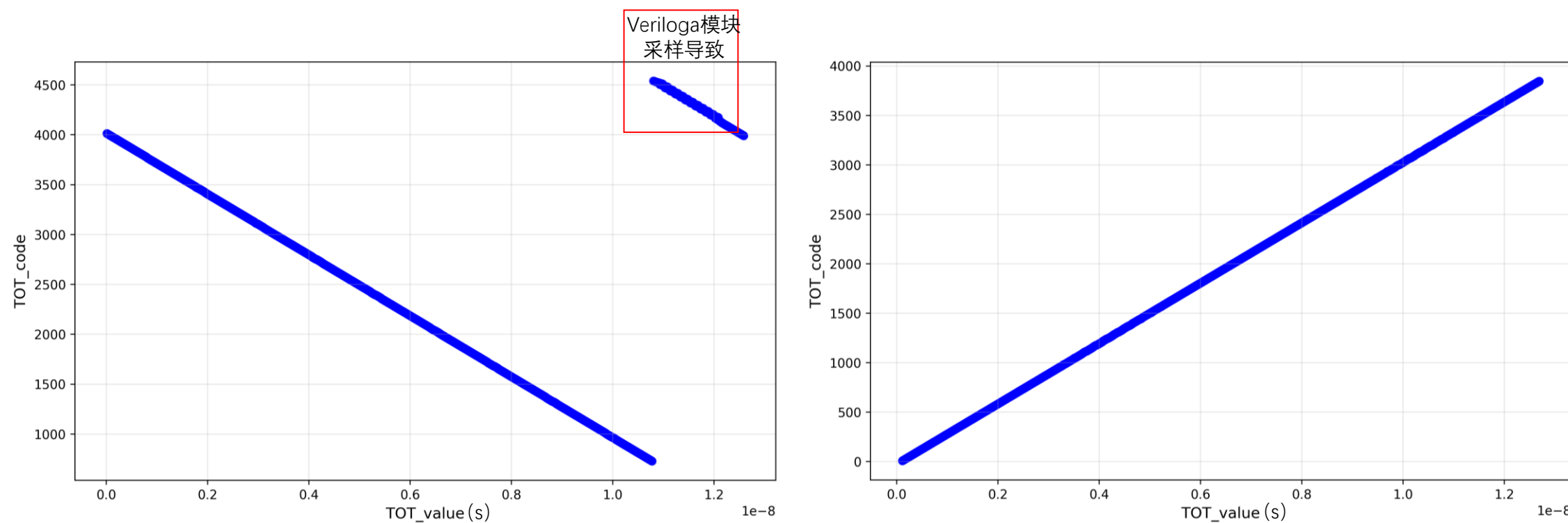


图9：TDC整体转移曲线

2.5 版图绘制——TDC整体

- TDCcore的面积为 $200 \times 300 \mu\text{m}$ ，包括Ring Oscillator、Quantizer、Controller、Counter。所有锁存之后的数据从右端引出，数字模块在右端接收信号。
- xpcTDC整体的面积为 $900 \times 700 \mu\text{m}$ ，包括TDCcore、Encoder&Event_Builder、Serializer。
- 正在进行顶层版图和初步布局。

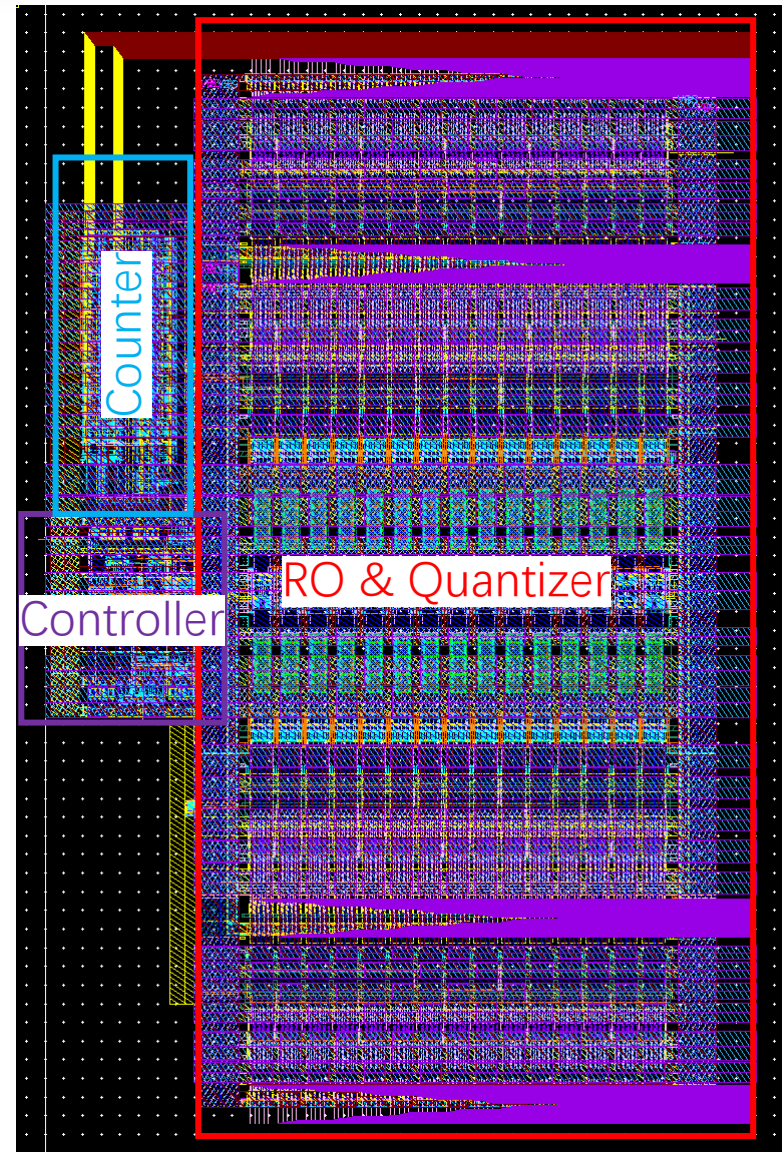


图10: xpcTDCcore版图

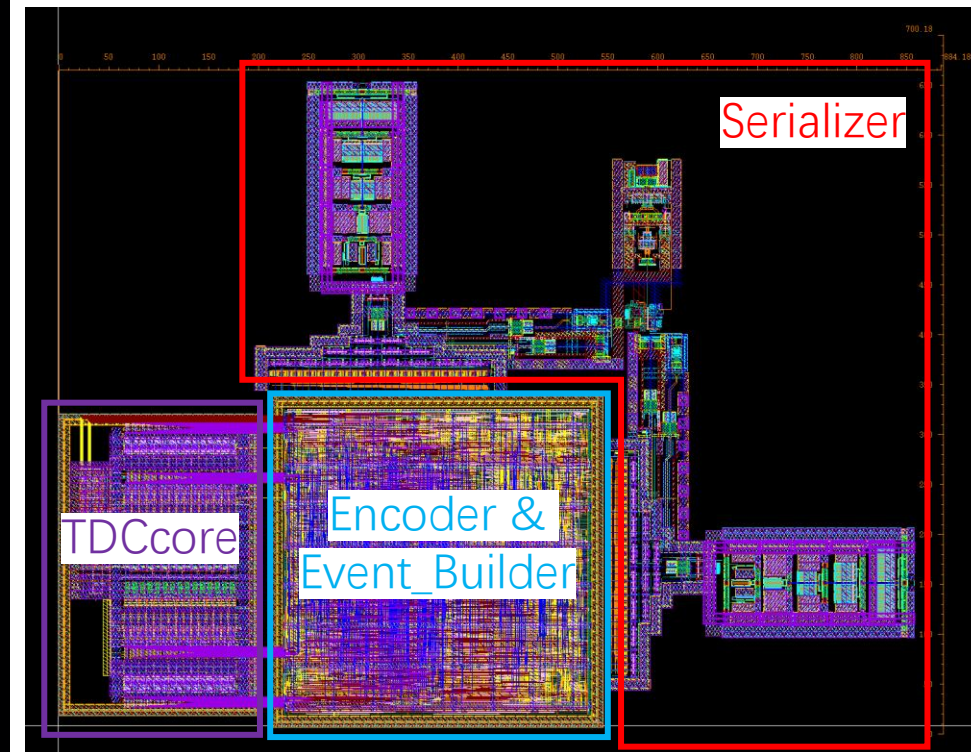
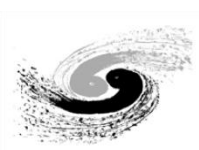


图11: xpcTDC整体版图

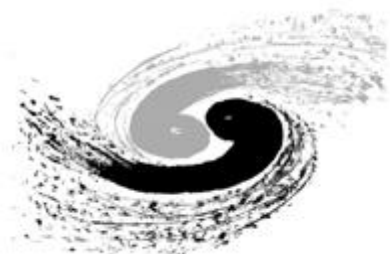
3 研究计划

研究工作	预期成果	时间
✓ 调研各种TDC结构和FPMT项目要求，确定设计方案 ✓ TDC各模块的设计、仿真、验证	提交流片	2024年7月 ~2025年4月
✓ 研究芯片的系统级测试方案，制备测试PCB ✓ TDC芯片测试	完成芯片测试	2025年4月 ~2025年10月
➤ xpcTDC的设计、仿真、验证 ➤ vTDC测试，撰写文章	完成功能芯片	2025年4月 ~2026年
➤ 多通道TDC设计与电子学系统集成 ➤ 电子学系统与探测器系统连接进行测试	完成系统集成	2026年 ~2028年



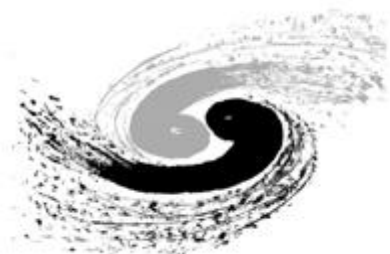
4 总结

- 研究课题：基于FPMT的高时间分辨时间测量系统的研制。
- 工作内容：
 - ✓ xpcTDCcore设计完成;
 - ✓ 初步仿真得到TDC时间分辨率约为6ps;
 - ✓ 数字模块逻辑初步确定。
- 其他工作：
 - ✓ 专利：严雄波，蒋辉，李筱婷，叶竞波，一种高分辨时间测量量化电路，初审通过
 - ✓ HSTD14会议海报：A 5-26ps Event-Driven Vernier Time-to-Digital Converter in 55-nm CMOS
- 下一步计划：
 - 26年2月底前完成vTDC文章撰写和投稿;
 - vTDC测试和问题分析，设计优化;
 - 完成xpcTDC的设计并流片。



中国科学院高能物理研究所
Institute of High Energy Physics, CAS

请各位老师指正



中国科学院高能物理研究所
Institute of High Energy Physics, CAS

Backup