

中国科学院高能物理研究所
Institute of High Energy Physics, CAS

12月季度考核报告

中国科学院高能物理研究所

报告人：黄文豪 导师：叶竞波



指导老师：赵梅，严雄波，李筱婷，李怀申

日期：2025.12.25

目录 ▶

1

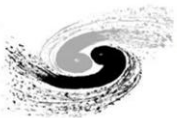
背景介绍

2

工作进展

3

后续工作

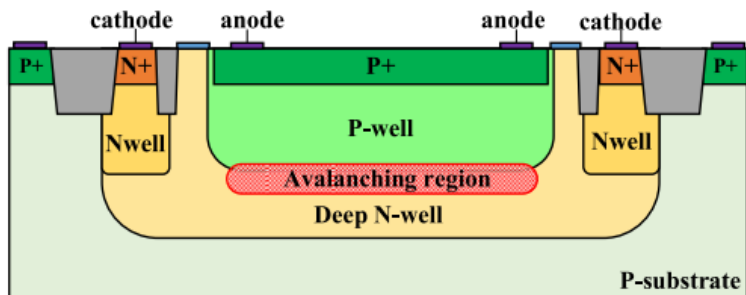


■ 背景介绍

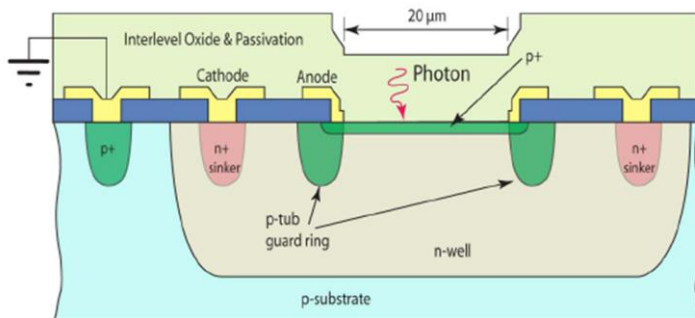
- 单光子雪崩二极管（SPAD）是一种具有极高灵敏度的半导体光电探测器，已在多个需要单光子灵敏度的领域得到深入研究与应用；
- 随着对低时间抖动、且基于 SPAD 阵列的毫米级传感器单元的需求不断增长，要求器件具备更高的集成度
- 标准 CMOS 工艺提供了一种成熟且可靠的技术方案，使得 SPAD 与电子电路能够以低成本实现共集成，用于高能物理的 CMOS SPAD 开发在构建高粒度的大面积探测阵列方面具有潜在应用价值

■ 探测器结构与版图

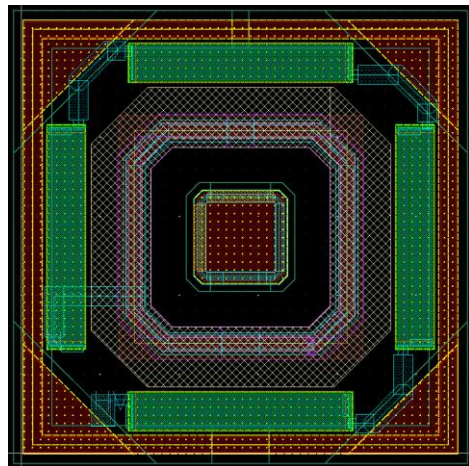
- 利用标准工艺制作SPAD探测器与SIPM阵列并将其与跨阻放大器（TIA）和被动淬灭电路结合，实现具有片上前端的SPAD和SIPM探测器芯片，该芯片已在十月流片。
- 设计的SPAD有以下两种结构：
 - 结构一采用Pwell层与深N阱来形成PN结，具体使用smic55nm工艺中的PW层与DNW层
 - 结构二采用P+层和NW层形成PN结形成SPAD、
 - 对于探测器结构1设计了两种不同的n电极与p电极之间的距离的SPAD，流片共流了三种探测器，短SPAD1，长SPAD1，以及SPAD2



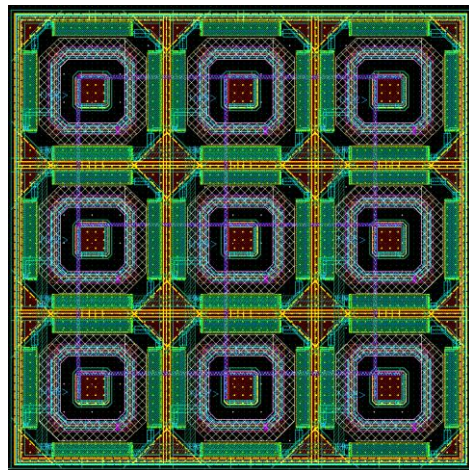
SPAD结构1



SPAD结构2



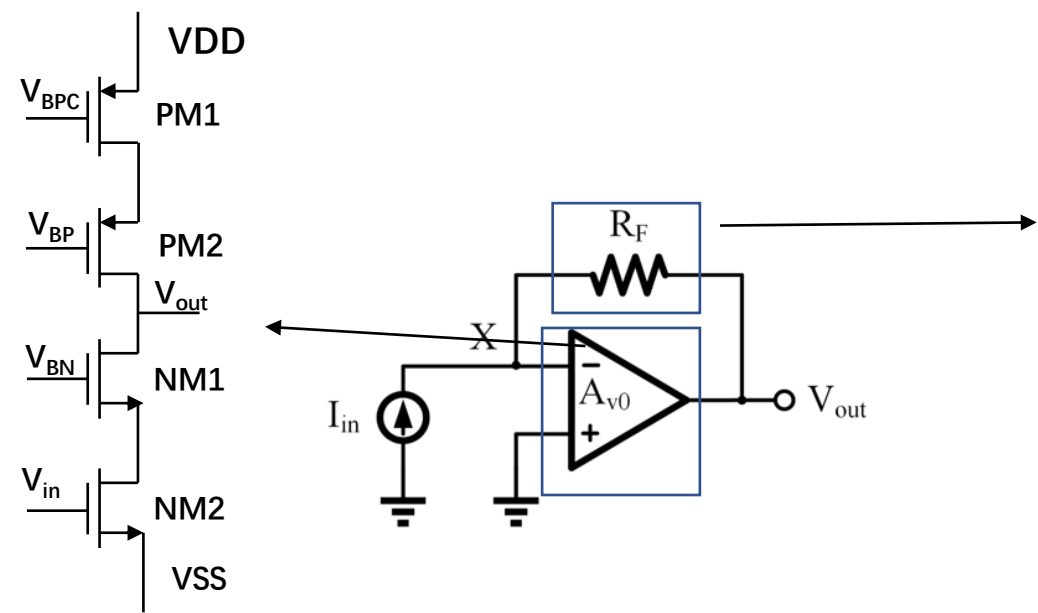
SPAD结构2版图



SPAD2 3*3阵列

■ TIA结构

- TIA使用了原先已经验证过的放大器，对其添加了三个不同的反馈电阻来调整TIA的跨阻增益用于应对SPAD及SIPM不同的增益，一共给TIA放置了3个不同的反馈电阻，用晶体管来控制关断。
- 仿真所得不同反馈电阻可以应对的SPAD/SIPM产生电子数如下表所示



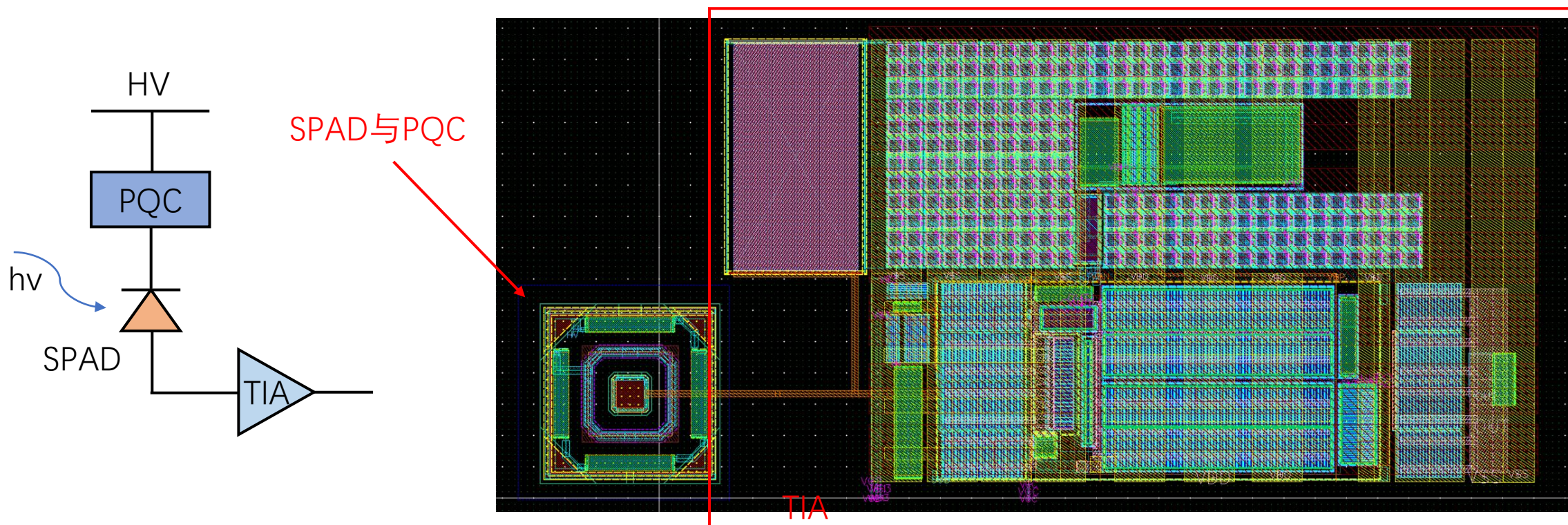
TIA结构及内部电路

反馈电阻 R_F	对应SPAD/SIPM产生电子数
500 Ω	(6.21e5 1e7)
3000 Ω	(9.80e4 1.56e6)
12000 Ω	(2.43e4 3.75e5)

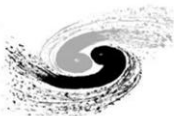
■ 单个SPAD与电子学电路集成

➤ SPAD与电子学电路的集成框图由左图所示，具体版图如右图所示。

- SPAD工作在雪崩状态下，SPAD的N端连接到被动淬灭电路（PQC），PQC由大电阻组成，P端作为输出端连接到TIA电路中



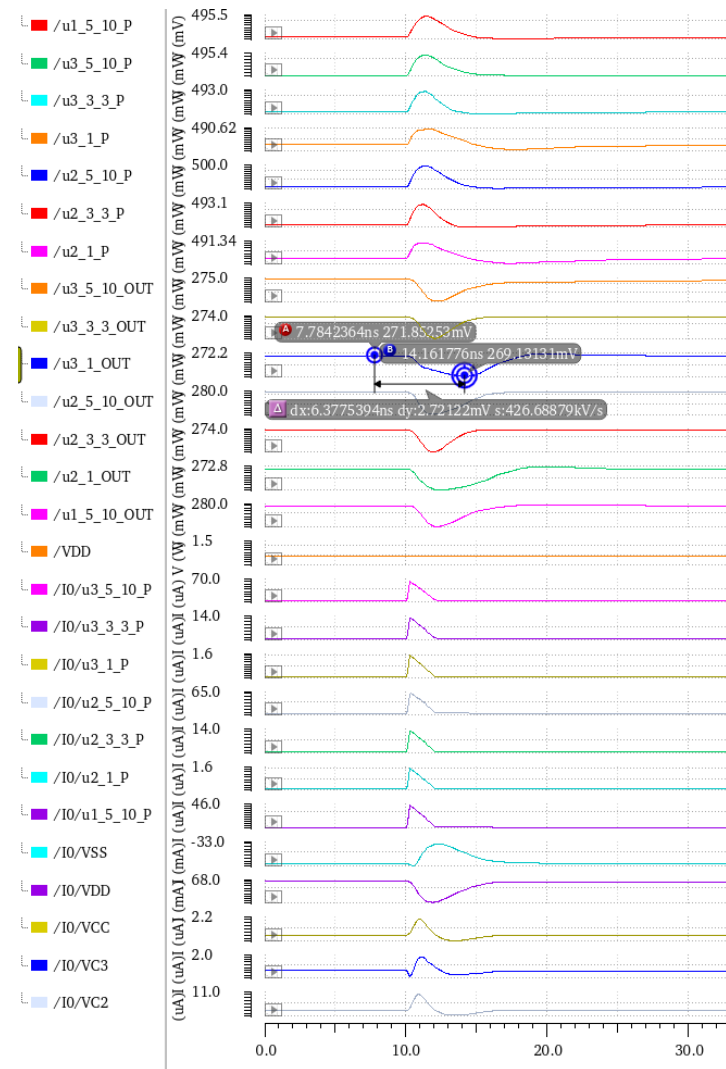
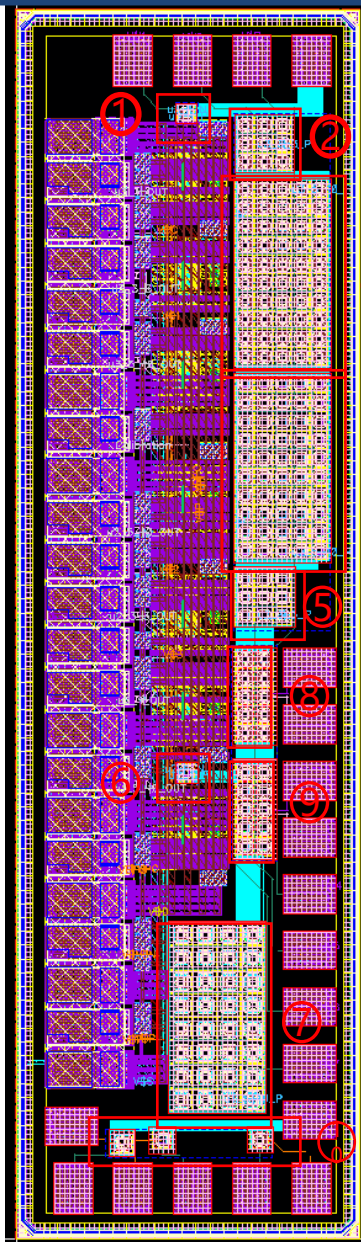
单个SPAD探测器与电子学电路结合的原理图与版图

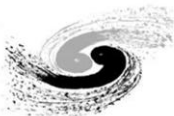


■ 顶层版图与仿真结果

➤ 本次流片整体版图如右图所示：

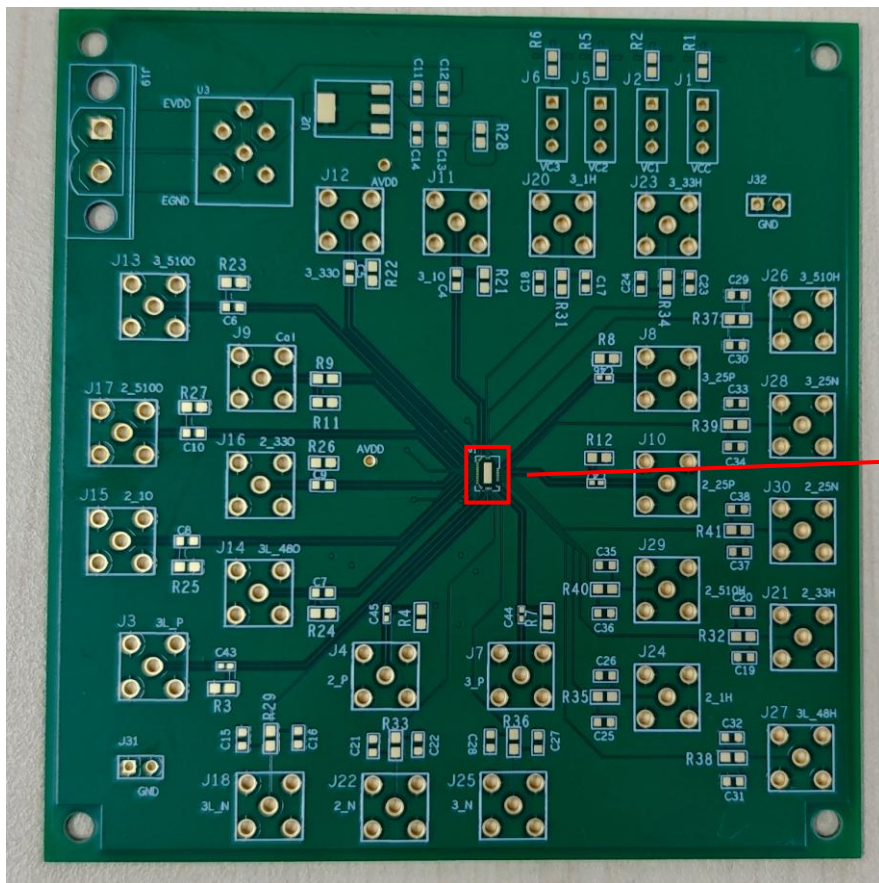
- ① ⑥：带有PQC和TIA的SPAD
 - ② ③ ④ ⑤ ⑦：带有PQC和TIA SIPM阵列
 - ⑧ ⑨ ⑩：单个SPAD和SIPM阵列，用于测试探测器的性能
- 右边为顶层后仿，用三角波来模拟SPAD/SiPM的输入，SPAD输入每一个通道都可以正常输出。



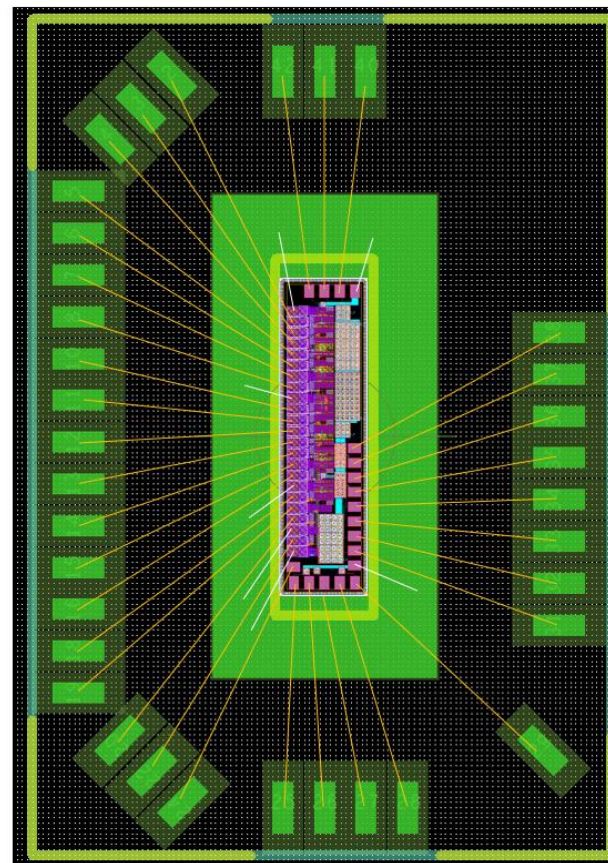


■ 芯片测试版绘制

- PCB测试版已经绘制完成并且已生产



PCB版



芯片打线示意图

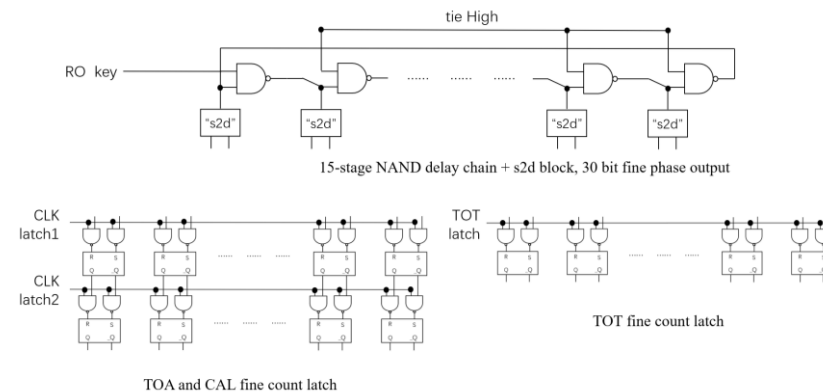
■ LATRIC_i工作（王传烨指导）

➤ 背景和目标：

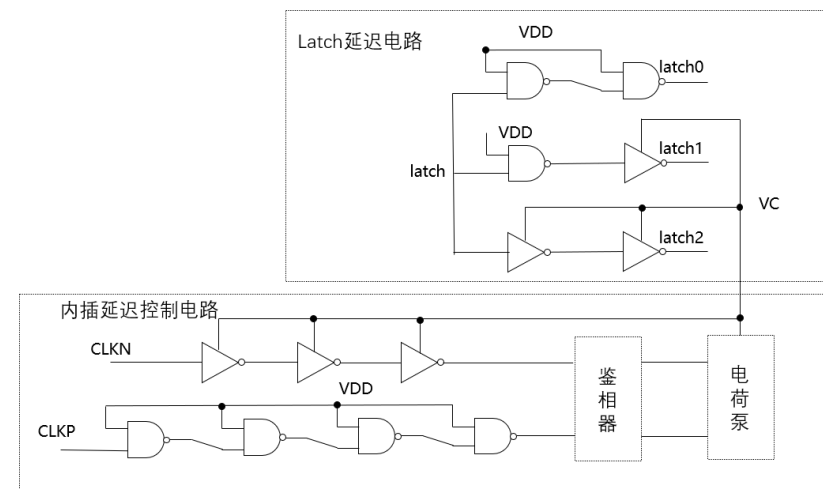
- LATRIC0初步实现了30ps的时间测量分辨，基本能满足LGAD的时间测量需求
- 可以进一步通过时间交织技术，对某些信号进行时间上的内插，以实现更高精度的时间分辨
- 当前方案是对锁存器锁存信号进行3级内插，做10ps低功耗的TDC。该芯片计划于2026/4流片

➤ 研究进展

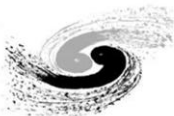
- | | |
|----------------------|------|
| ■ Latch延迟电路设计 | √已完成 |
| ■ 内插方案原理仿真 | √已完成 |
| ■ 内插延迟控制电路设计 | 待完成 |
| ■ LATRIC_i 的原理图及版图设计 | 待完成 |
| ■ LATRIC_i 顶层版图设计 | 待完成 |



LATRIC0延迟链及量化模块框图

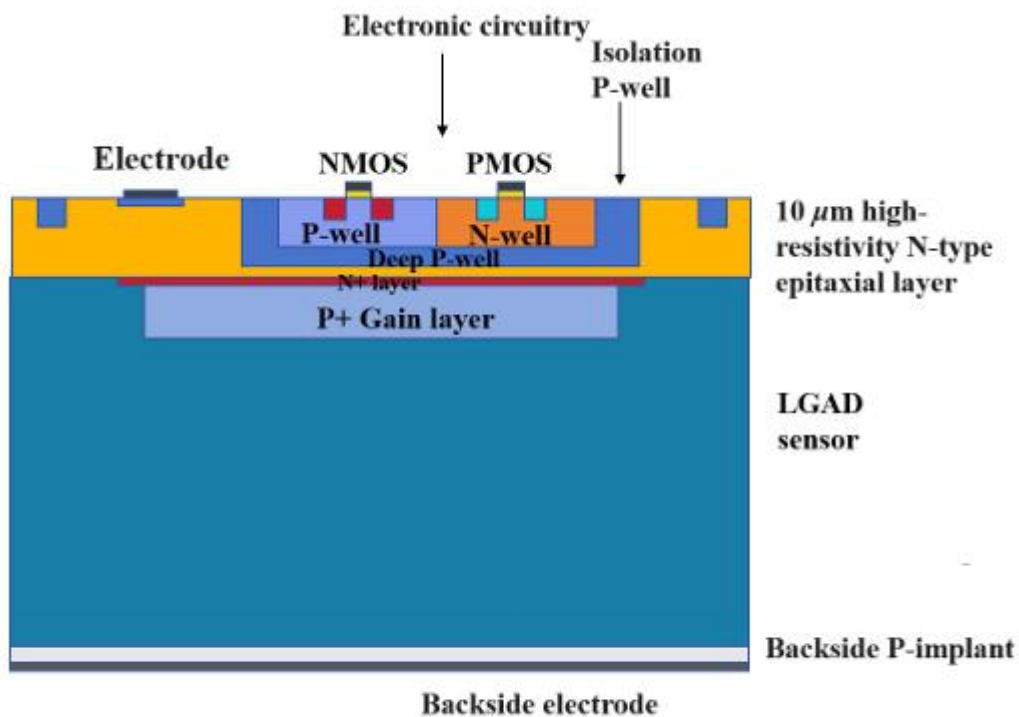


内插模块框图

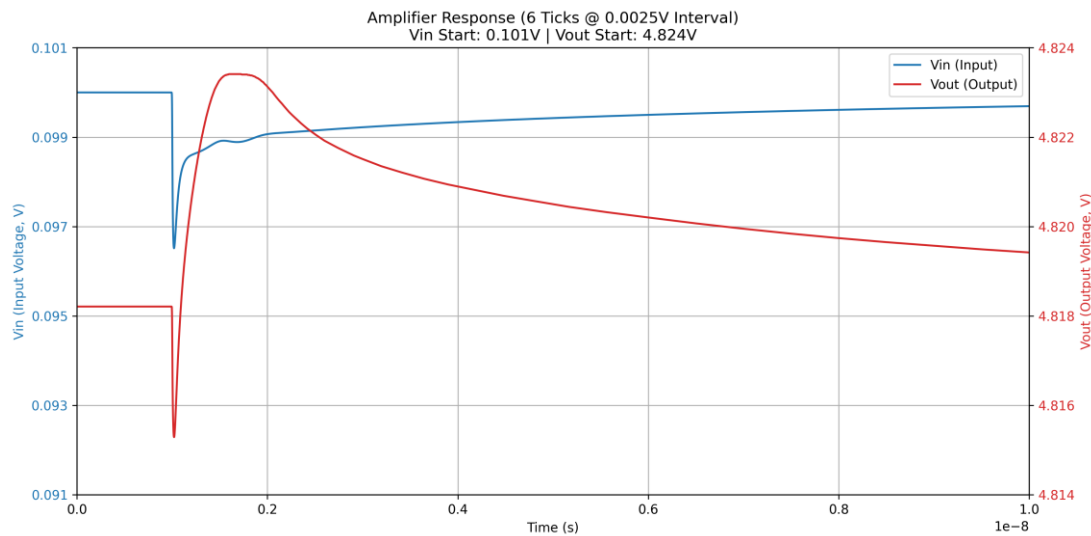


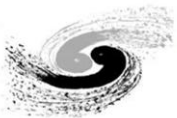
■ TCAD仿真工作

- 对一种单片式LGAD结构做了二维的TCAD仿真。仿真了以下参数对单片式LGAD传感器性能的影响：外延层参杂浓度，厚度，电子学电路隔离P阱的参杂浓度和深度，LGAD阳极的电压。



Monolithic LGAD structure





➤ 后续计划

- 继续完成LATRIC_i 芯片的流片。
- 在LATRIC_I 芯片流片后，测试25年10月份制作的芯片，并绘制LATRIC_I 芯片测试版。
- 二维TCAD仿真工作，投了poster,已被接收。会议信息： 21st “Trento” Workshop on Advanced Silicon Radiation Detectors 。 poster标题： Design of Monolithic Low Gain Avalanche Detectors (LGADs): A TCAD Simulation Study。文章于26年5月前提交。

Thank You!