



南華大學
UNIVERSITY OF SOUTH CHINA



基于FPGA的TOF-PET探测器读出电子学系统研究

王博¹, 孟垂江², 孙小涵², 胡坤^{2*}

1 核科学技术学院 | 南华大学

2 前沿交叉科学青岛研究院 | 山东大学

核电子学年会2026

2026年8月12日



汇报提纲

1 | 研究背景

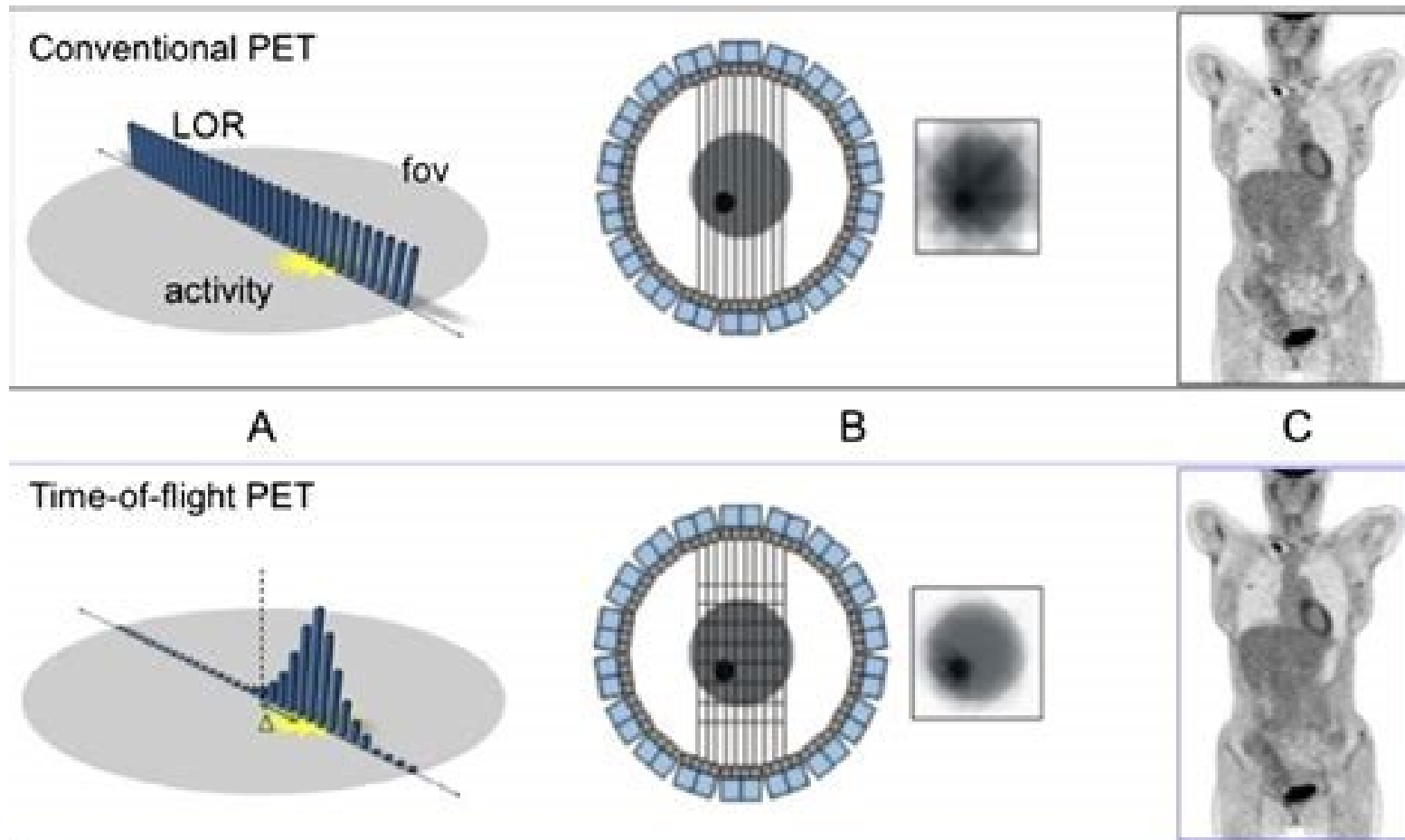
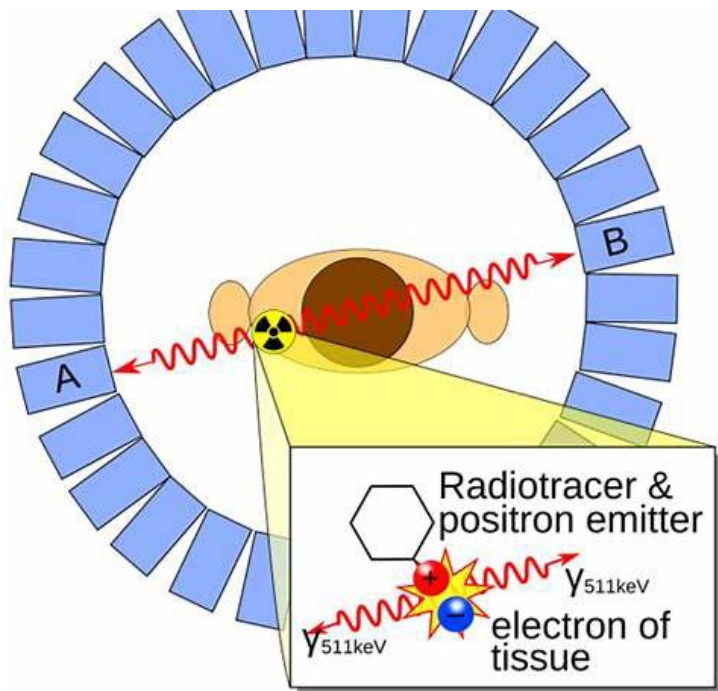
2 | PET探测器模型的设计与搭建

3 | TOF-PET 读出电子学

4 | TOF-PET后续工作



一、研究背景



TOF-PET需要測量 γ 光子的能量和時間。



汇报提纲

1 | 研究背景

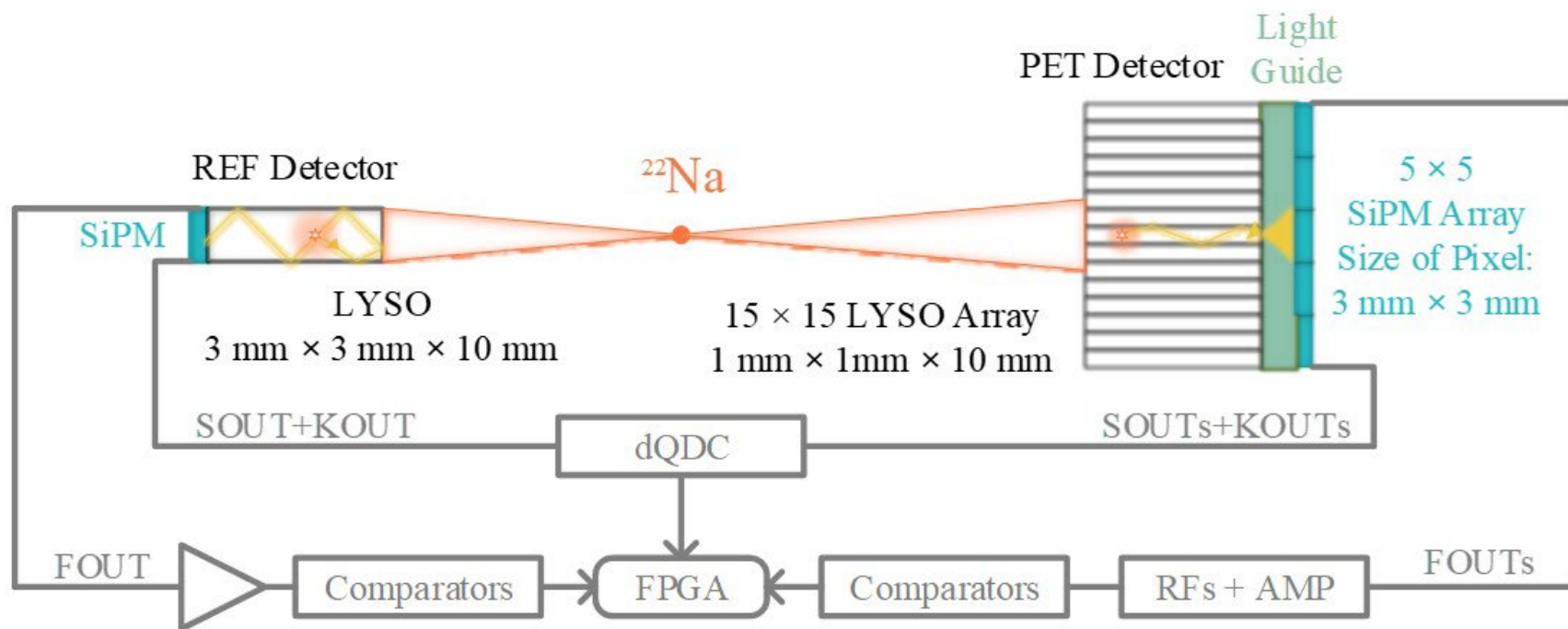
2 | PET探测器模型的设计与搭建

3 | TOF-PET 读出电子学

4 | TOF-PET后续工作



二、TOF-PET原型探测器设计



目标：

搭建一个低成本，高时间分辨率，位置分辨率和能量分辨率的TOF-PET原型探测器；

挑战：

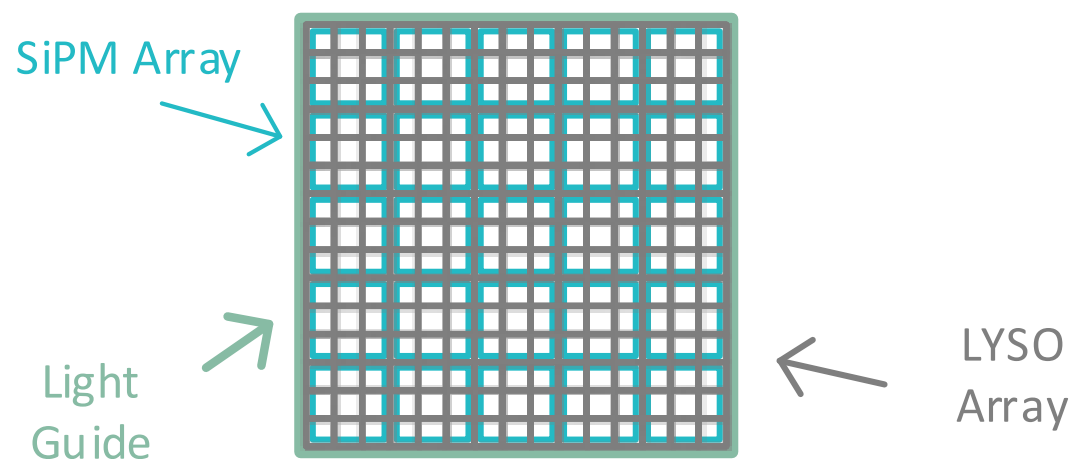
- | | |
|---------------------|------------------------|
| 1. 电子学通道数多； | ➡ 行列互联复用+128通道电荷数字转换器； |
| 2. 晶体尺寸小，伽马光子收集效率低； | ➡ RF阵列+加法器“25：1”合成读出； |
| 3. 低成本，灵活调试。 | ➡ 分立器件+FPGA搭建电子学系统。 |



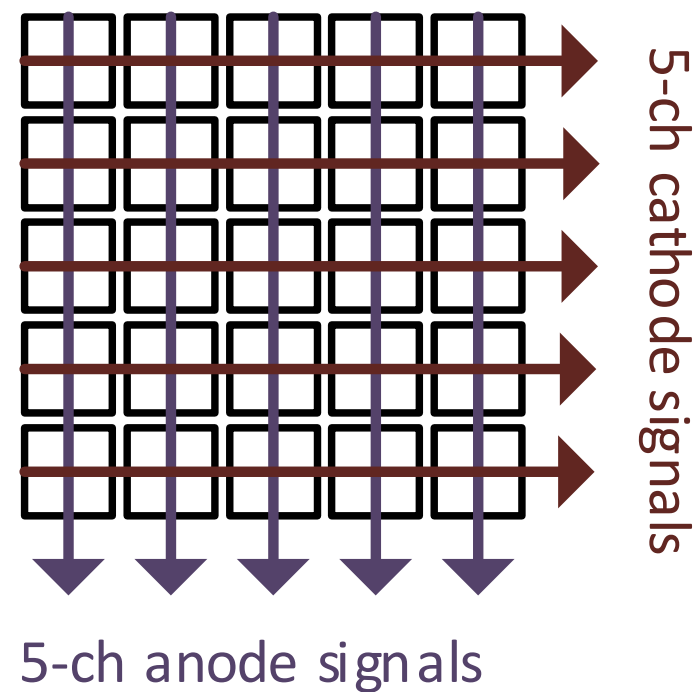
二、探测器设计



1. “9-to-1”：9根LYSO晶体对应一个SiPM;
2. 行列互联读出。



探测器耦合示意图



行列互联复用示意图



二、PET探测器搭建



南華大學
UNIVERSITY OF SOUTH CHINA

探测器: SensL MicroFJ-30035

5×5 SiPM 阵列 30V

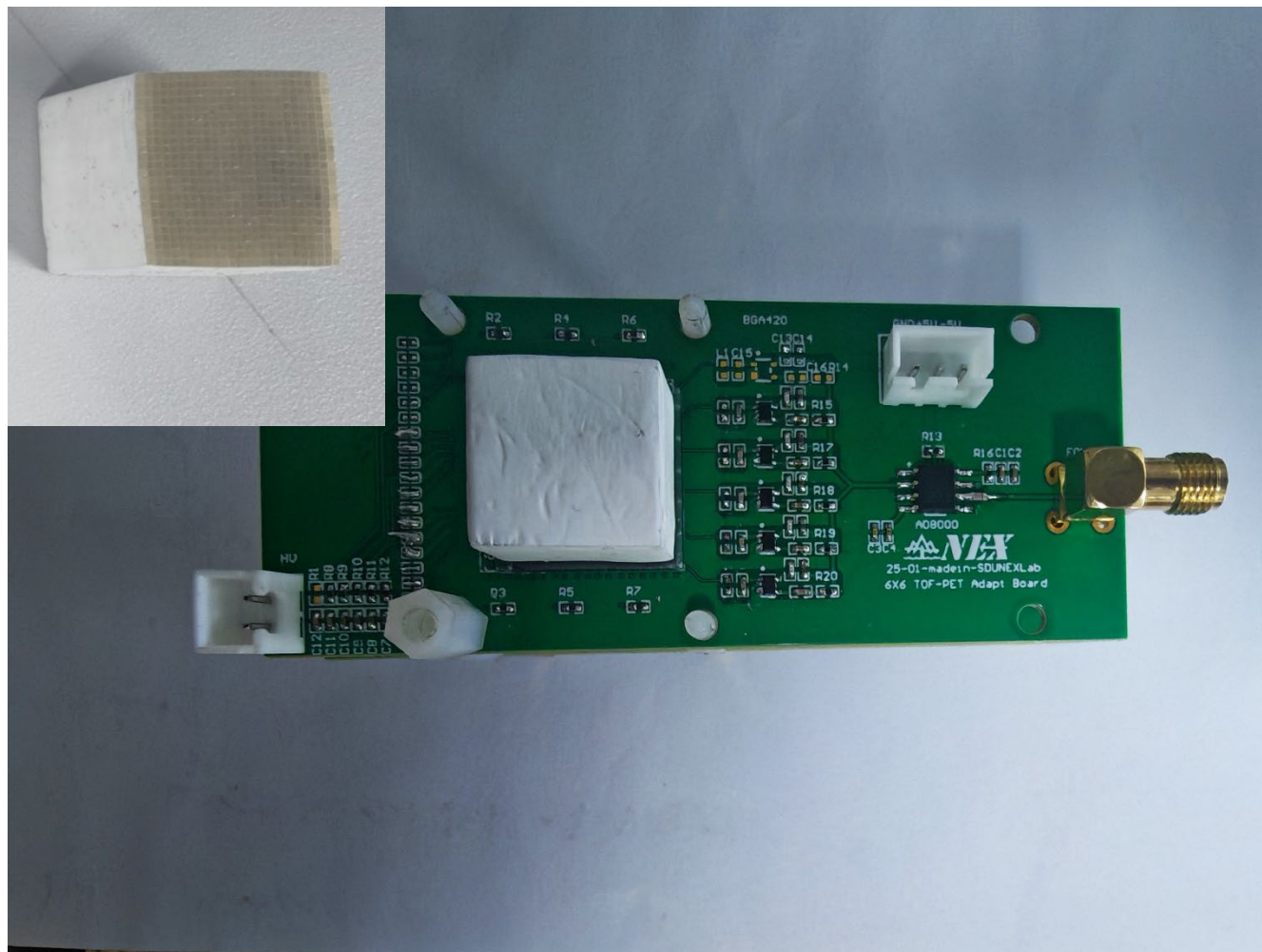
晶体: LYSO (ESR + Teflon)

单根尺寸: 1 mm × 1 mm × 10 mm

15×15 阵列

耦合方式:

光硅油耦合



探测器实物图



二、参考（REF）探测器搭建



南華大學
UNIVERSITY OF SOUTH CHINA

探测器： SensL MicroFJ-30035

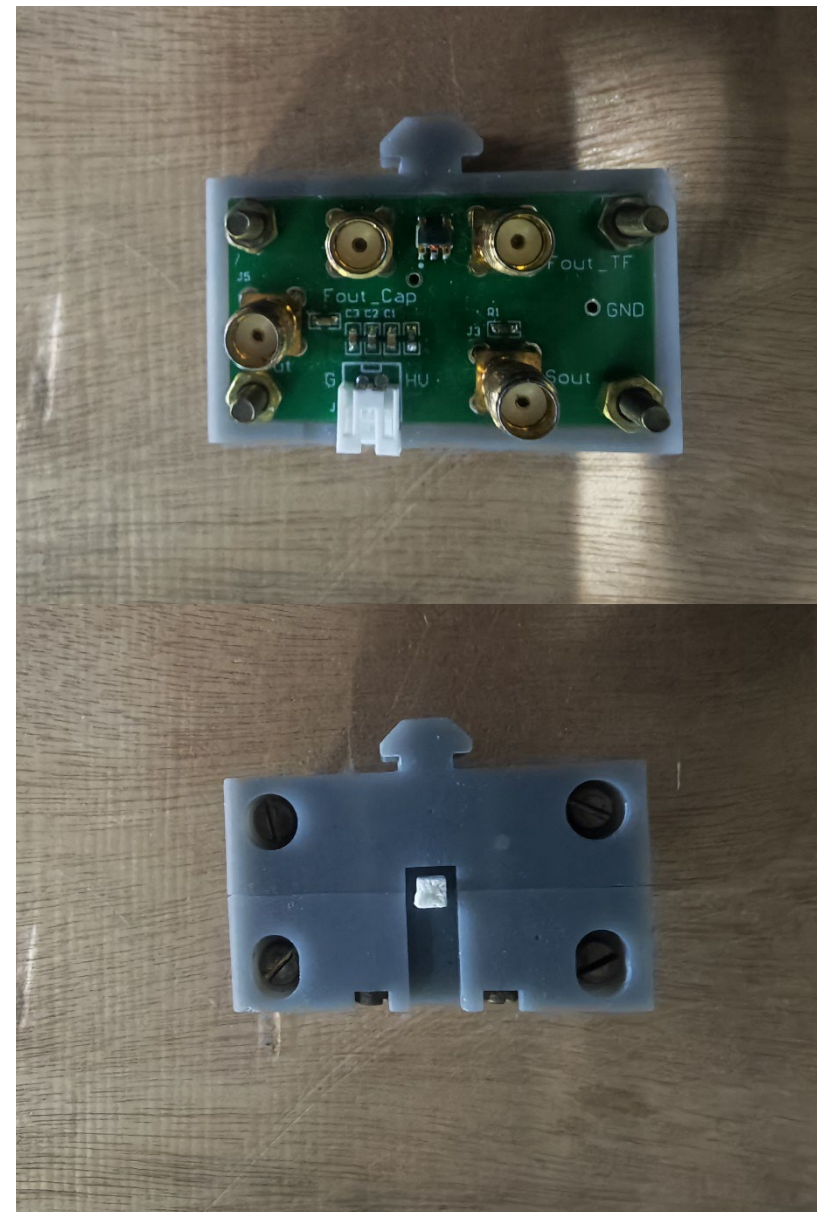
SiPM 30V

晶体： LYSO (ESR + Teflon)

单根尺寸： 3 mm × 3 mm × 10 mm

耦合方式：

光硅油耦合



探测器实物图



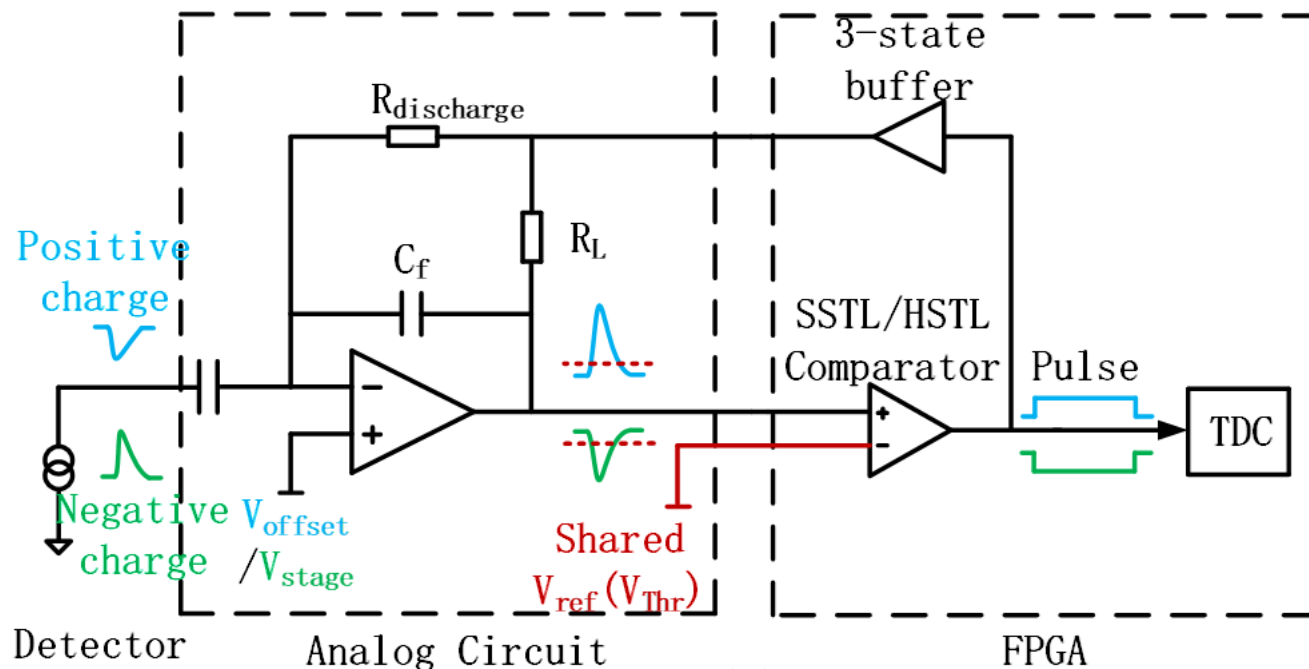
汇报提纲

1 | 研究背景

2 | PET探测器模型的设计与搭建

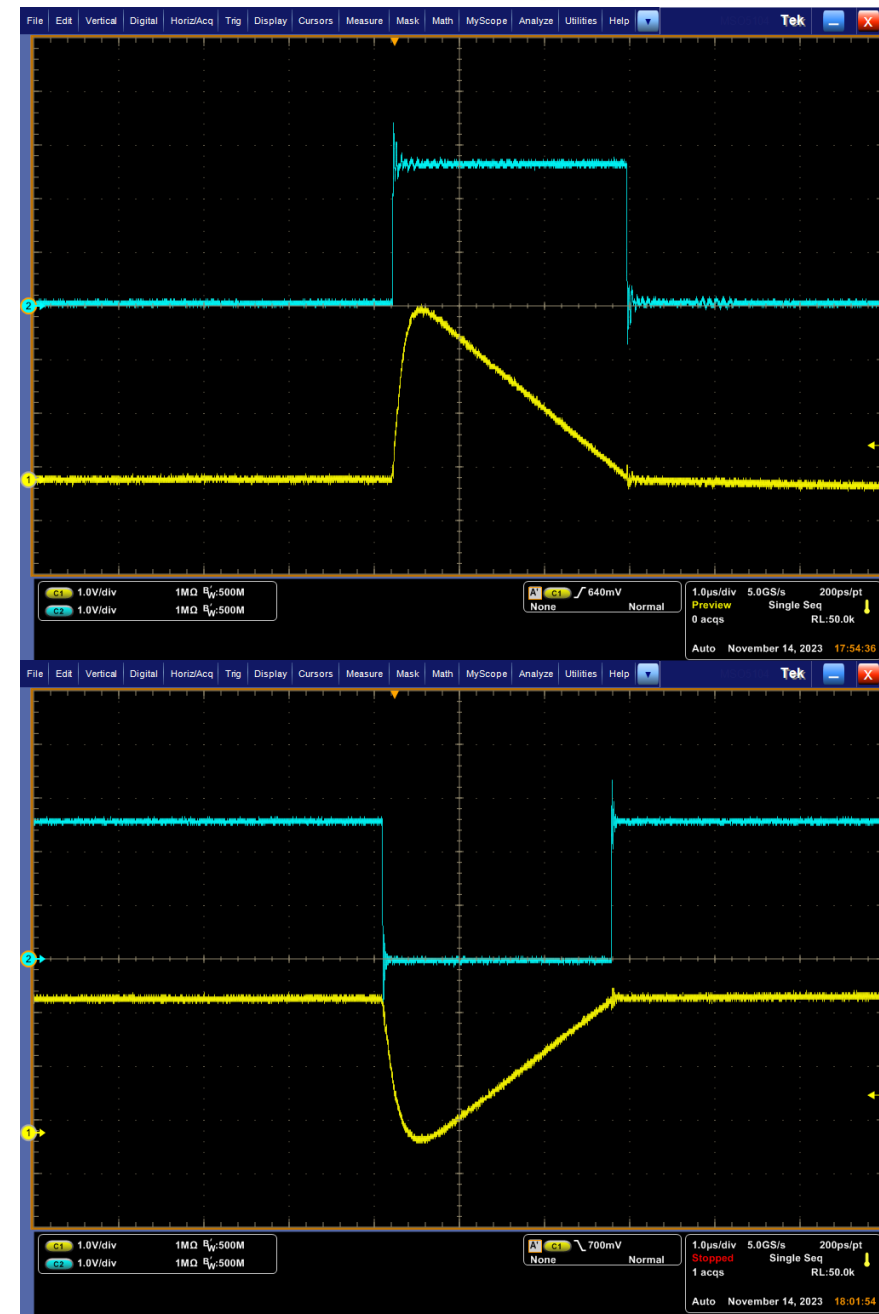
3 | TOF-PET 读出电子学

4 | TOF-PET后续工作



双极性电荷数字转换器 (dQDC)

$$T \propto \Delta V \propto Q_{SiPM} \propto E$$



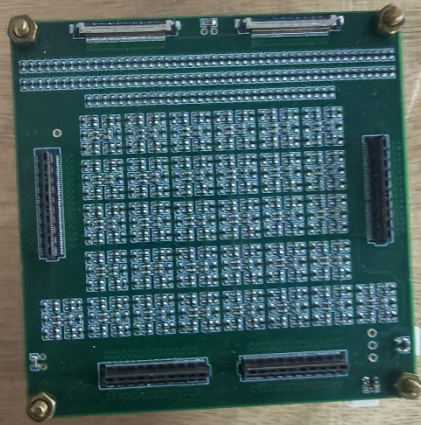
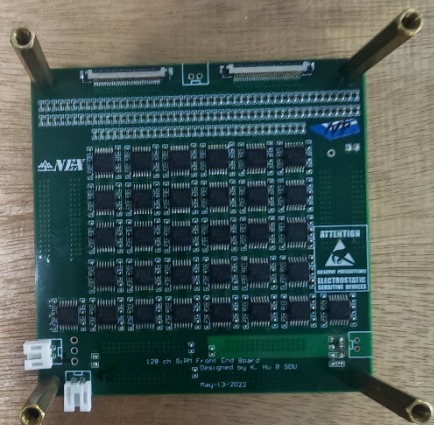


三、读出电子学的搭建



TOP

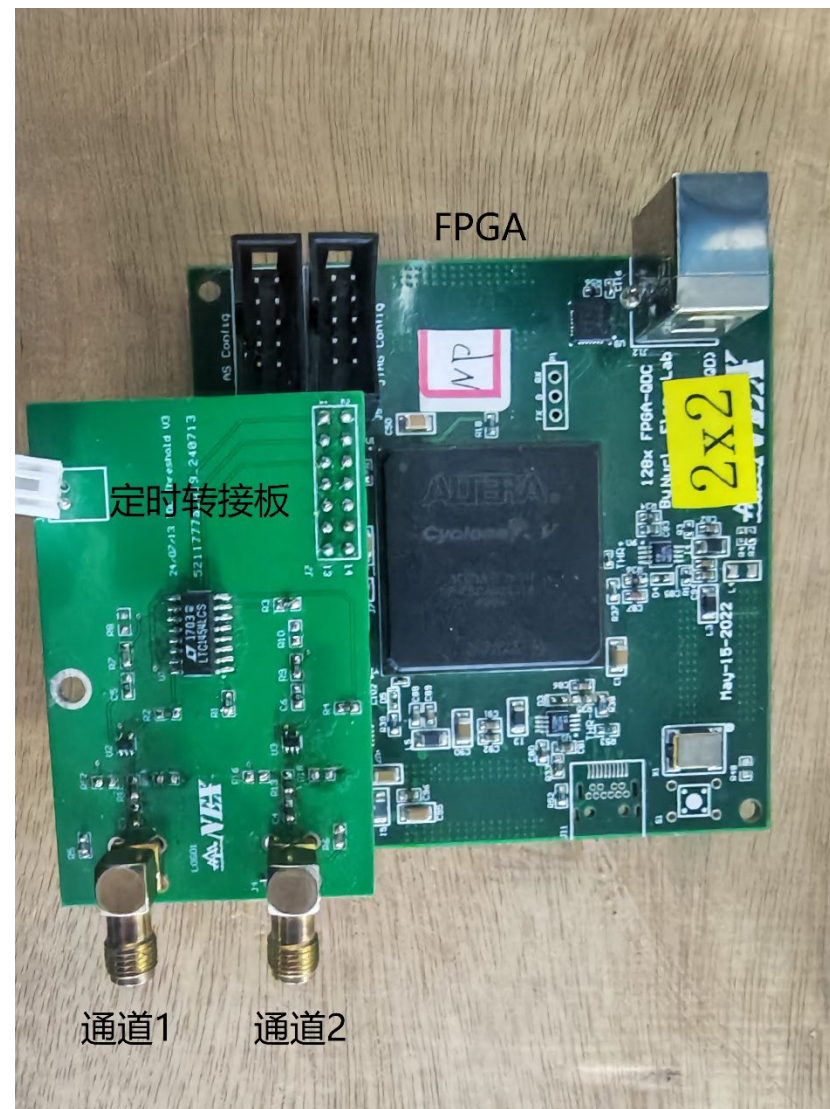
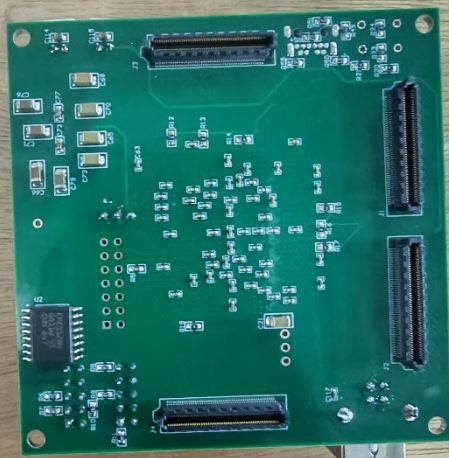
BOTTOM



80 mm × 80 mm

TOP

BOTTOM

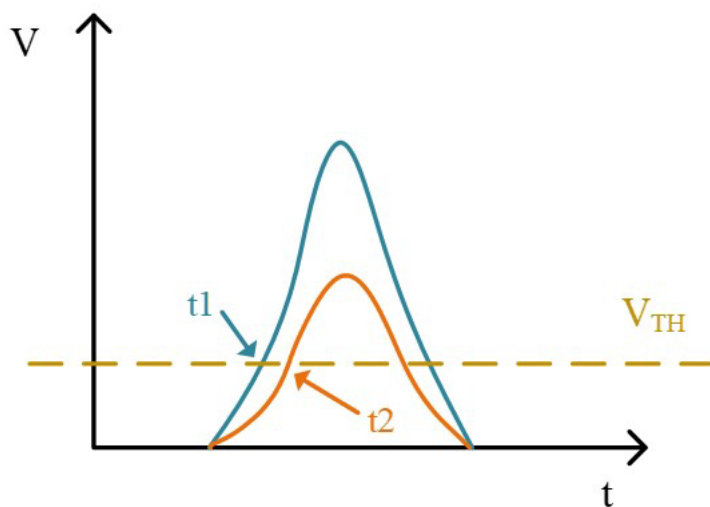




三、读出电子学设计-时间读出



南華大學
UNIVERSITY OF SOUTH CHINA



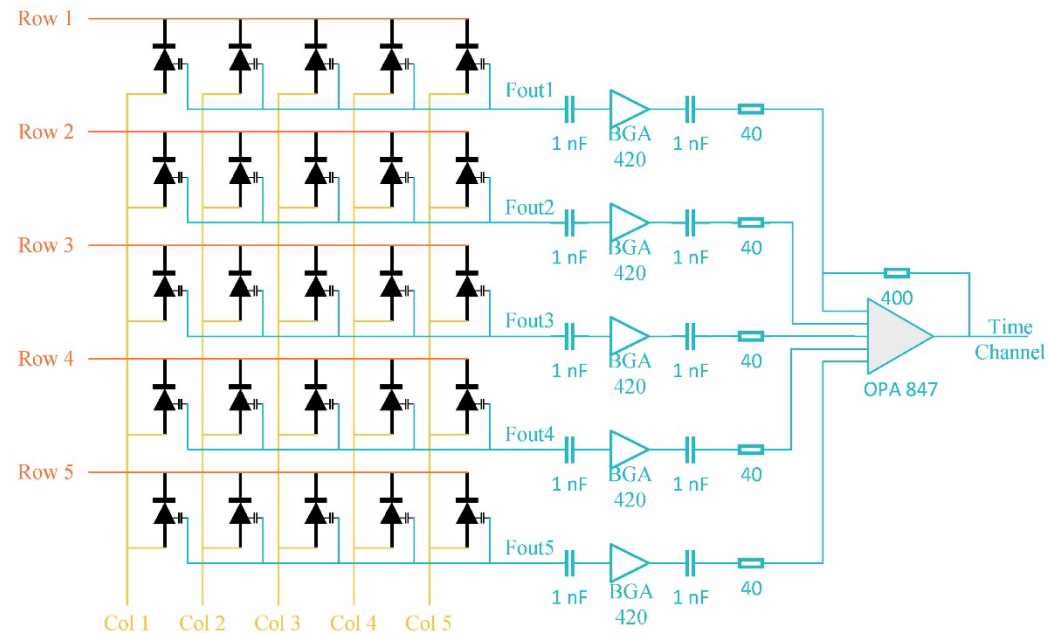
Time Walk



- 提高信号幅度;
- 降低阈值。

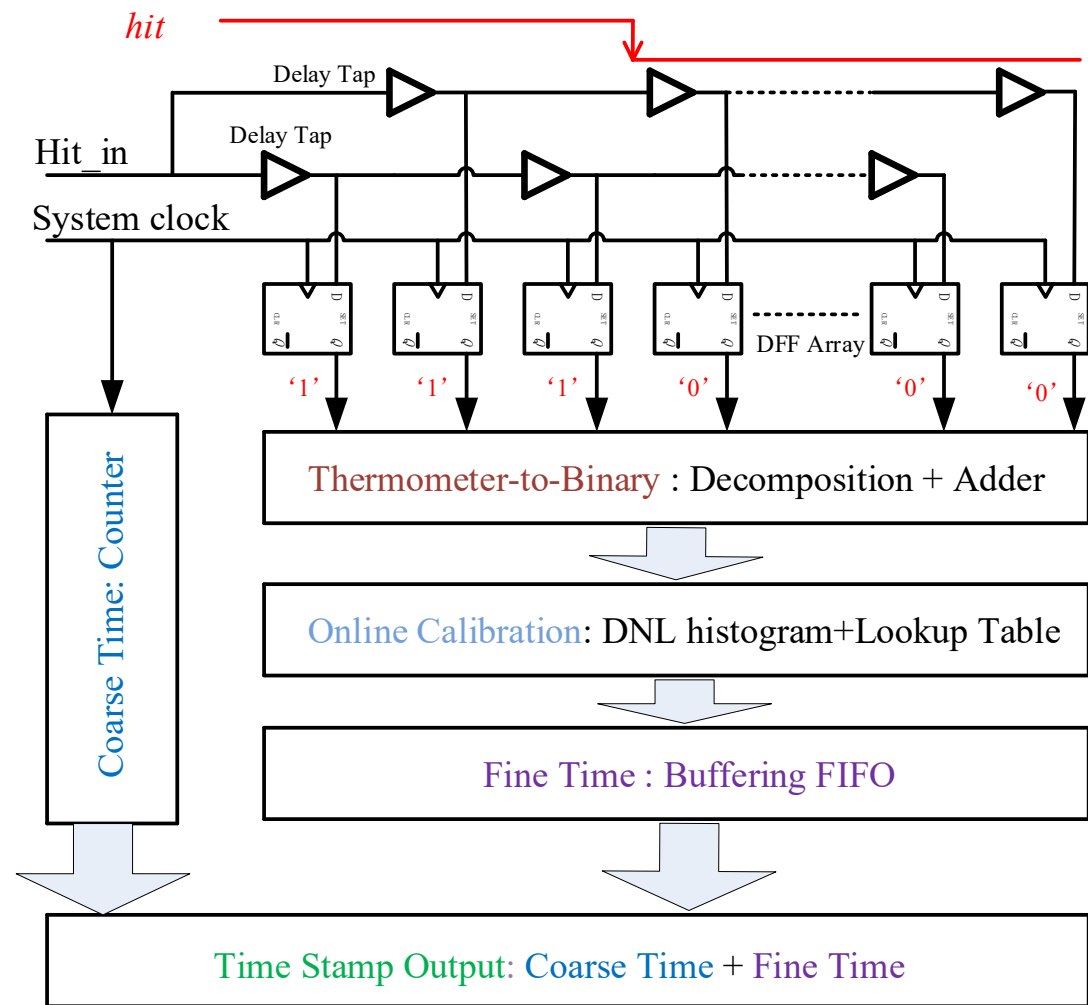


25: 1定时信号合成结构

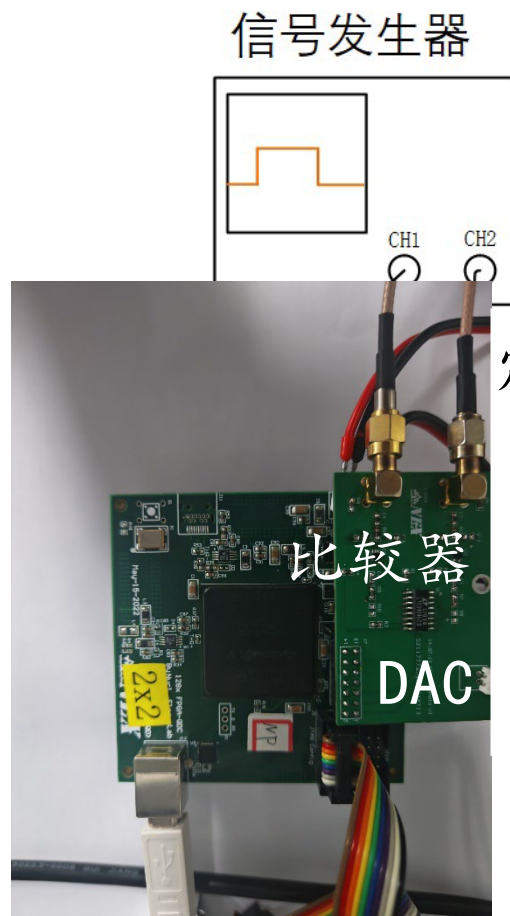


噪声<20mV, 信号~1V

三、读出电子学设计-时间数字转换器TDC

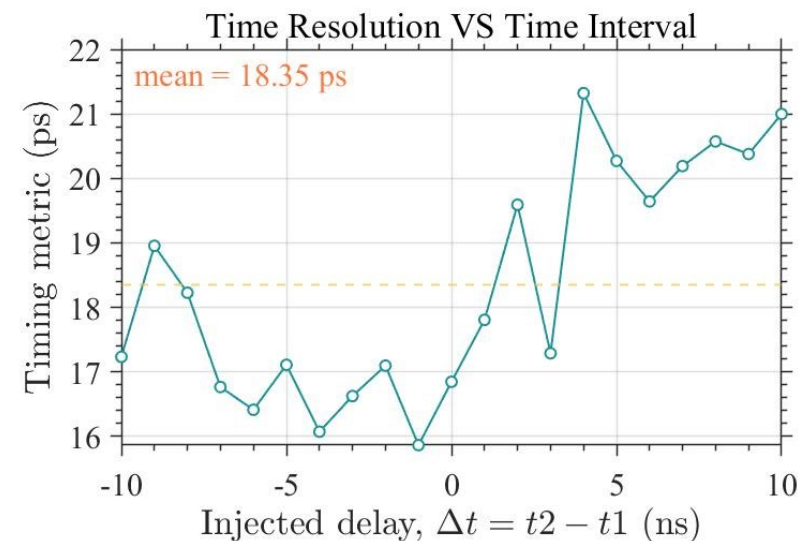


TDC结构



测试方法 双链TDC电子学本征时间分辨率

定时转接板

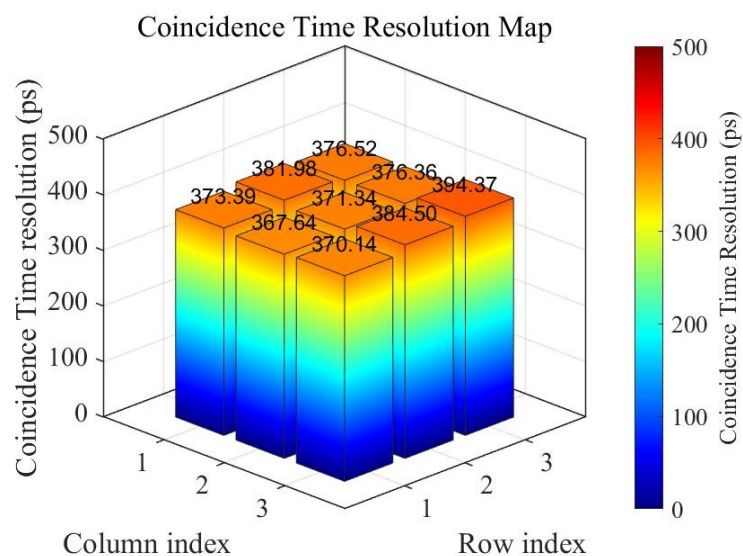
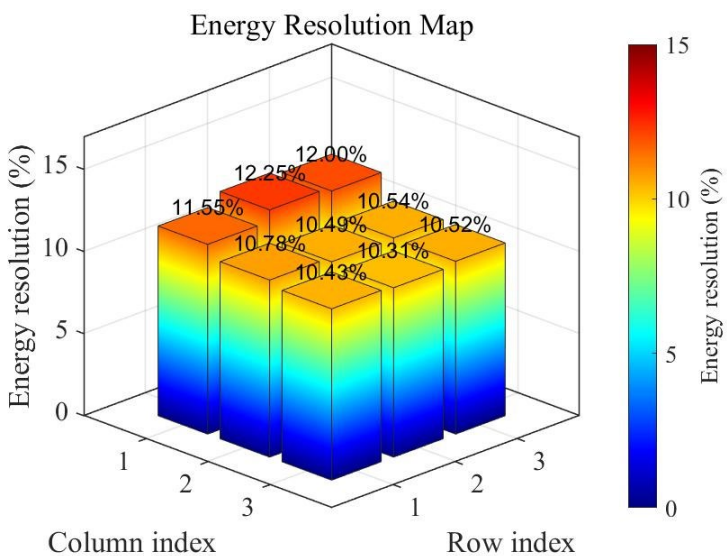
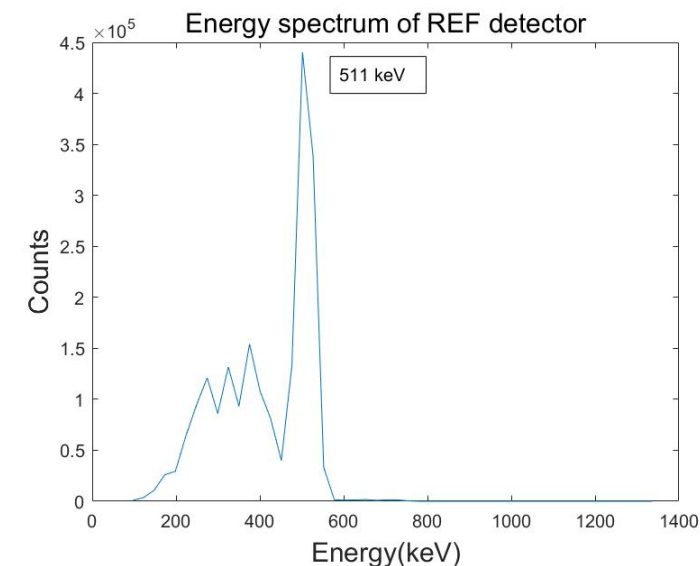
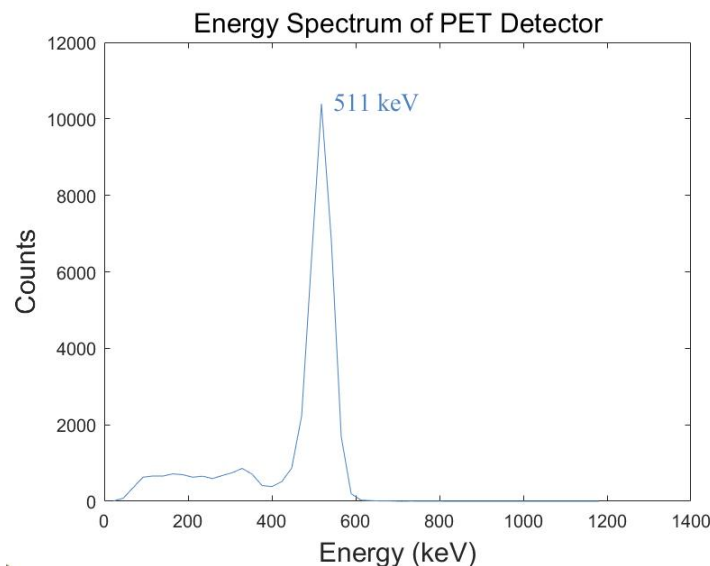
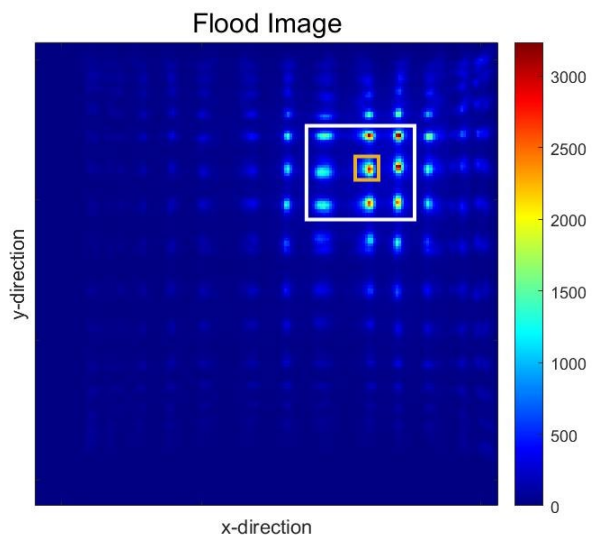




三、TOF-PET结果



南華大學
UNIVERSITY OF SOUTH CHINA



时间分辨率：
 $\sim 382 \pm 10$ ps (FWHM)
能量分辨率：
 $\sim 10.8 \pm 0.1$ %
位置分辨率：
1 mm。



汇报提纲

1 | 研究背景

2 | PET探测器模型的设计与搭建

3 | TOF-PET 读出电子学

4 | TOF-PET后续工作

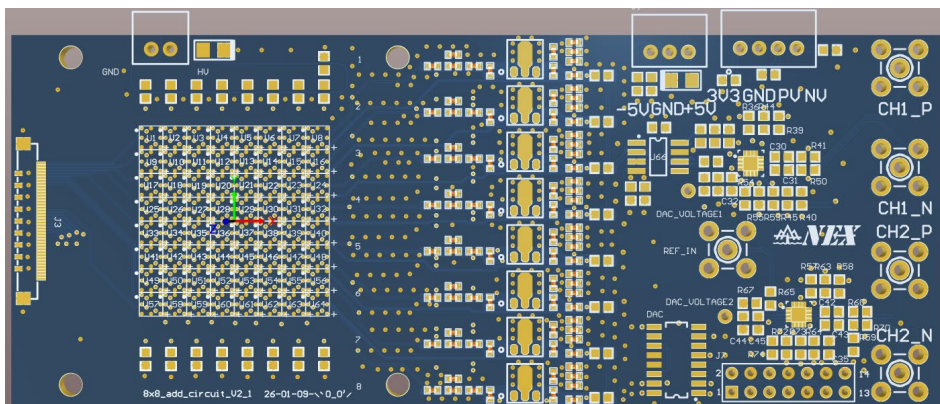


四、下一步优化工作



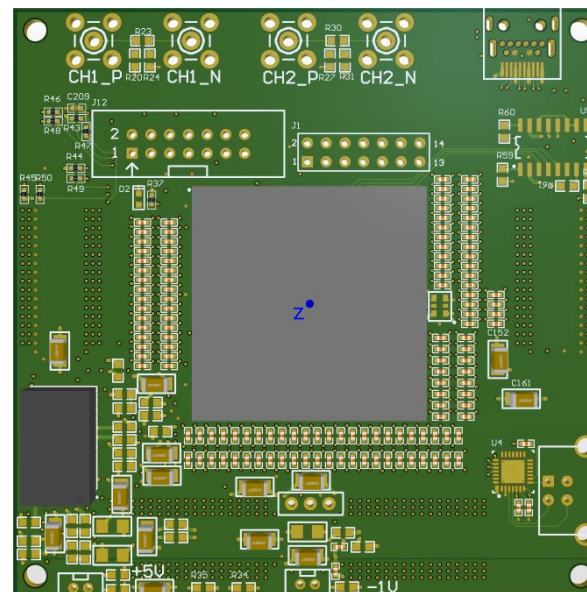
探测器适配板:

1. 增加了多种时间读出的放大器组合,
2. 使用了速度更快的高速比较器,
3. DAC阈值控制。



FPGA板:

1. 开关电源降低功耗,
2. Intel Cyclone V 改成 Xilinx K7,
3. 优化放电电路设计。





南華大學
UNIVERSITY OF SOUTH CHINA



感谢聆听!

