



NED2026, 河南登封, 2026. 8

基于CZT探测器的128通道能量时间前端读出ASIC设计

王佳 on behalf of DOIC workgroup

西北工业大学 集成电路学院 微电子学研究所

辐射探测材料与器件工信部重点实验室

王佳 18092635509, jwang@nwpu.edu.cn

汇报内容

- 研究背景
- 电路设计
- 测试分析

研究背景

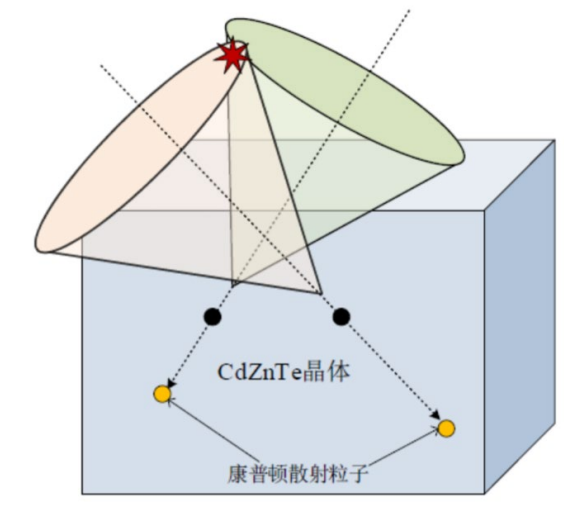
空间-能量-时间信息探测可以支持更多功能。

- 提高能量分辨率，提升成像质量。
- 识别康普顿事例，进行放射源定位。

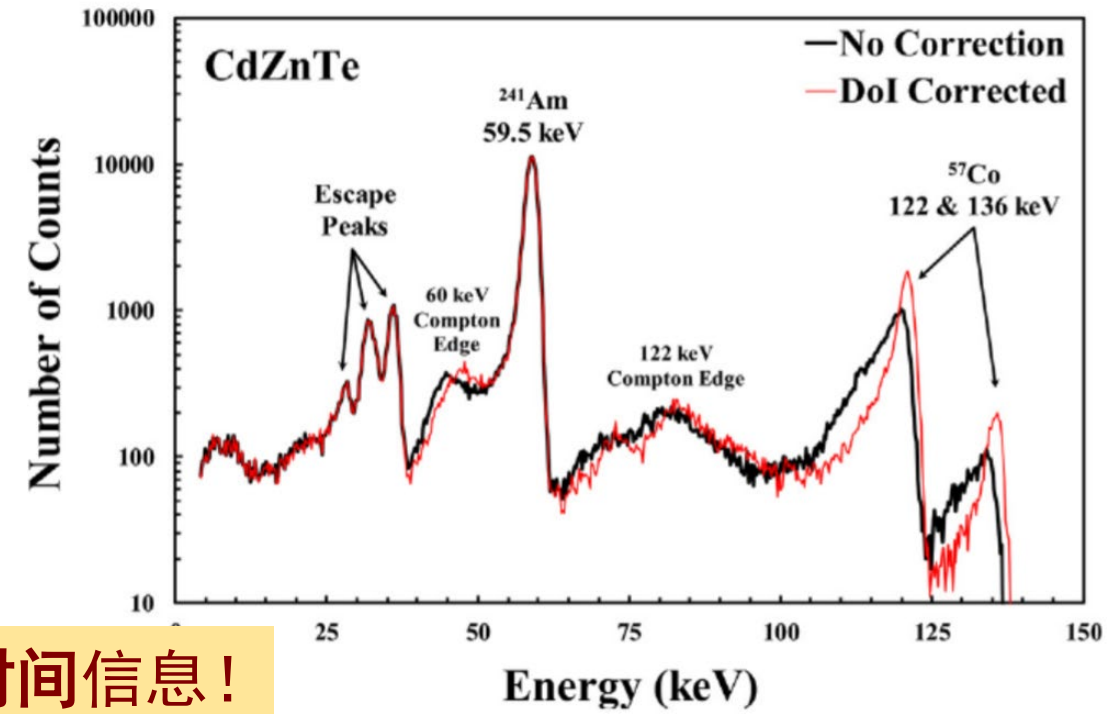
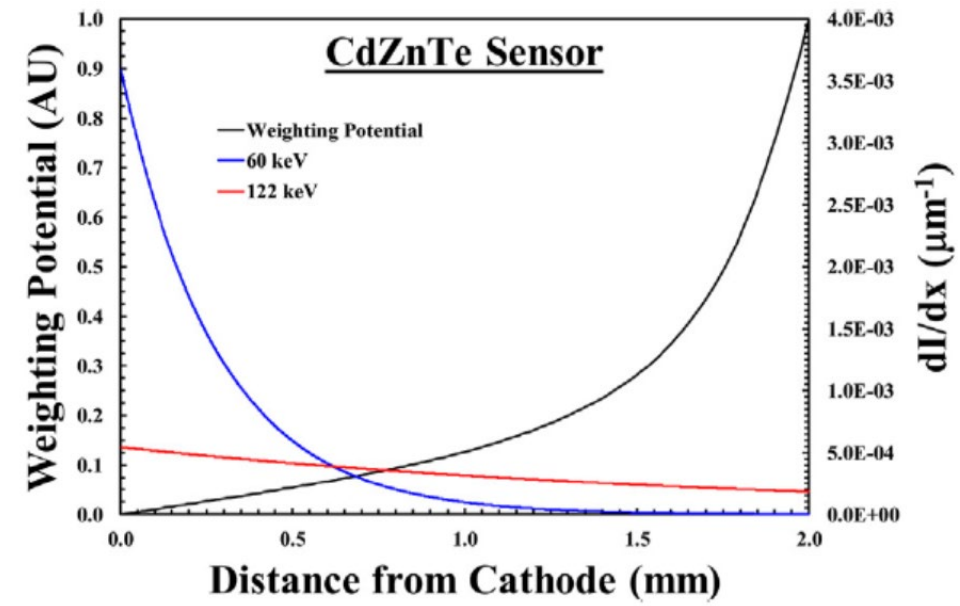
Depth Of Interaction integrated Circuit (DOIC)



像素型CZT Detector



康普顿成像



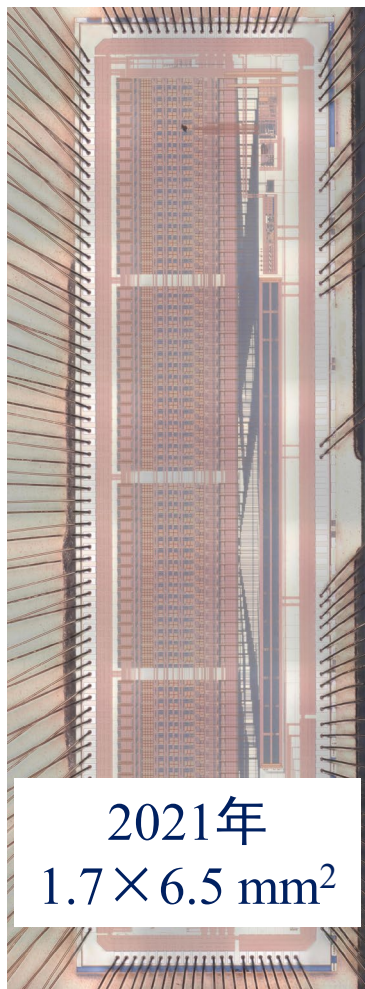
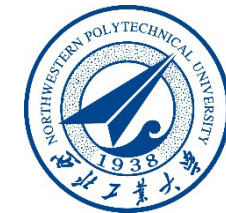
前端ASIC需要读出每个阳极和阴极的能量和时间信息！

设计指标

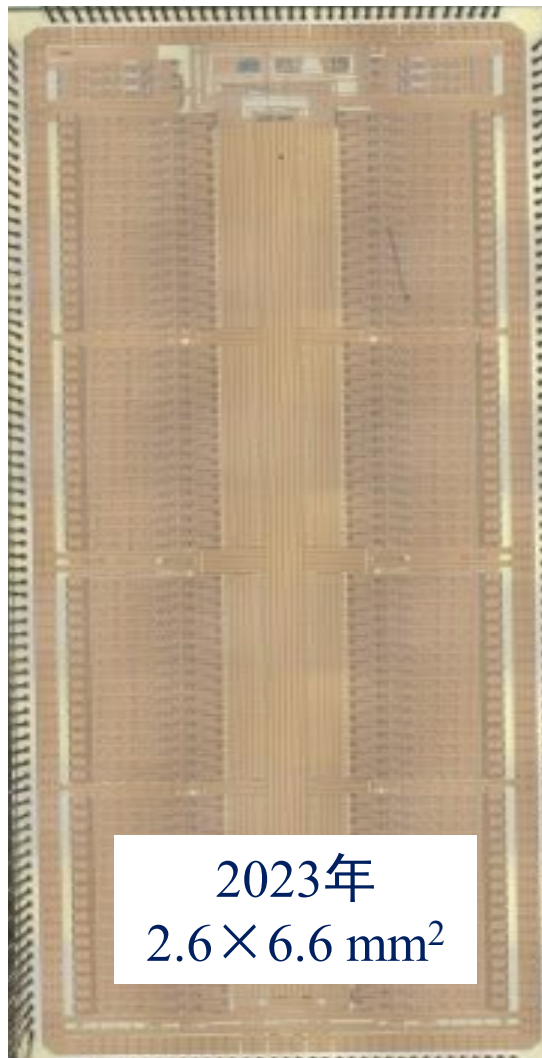
设计指标	值
通道数	128通道阳极+1通道阴极
输入电荷范围	100 fC (3MeV, CZT探测器)
转换增益	>20 mV/fC, 10 mV/fC
非线性误差	<4%
等效噪声电荷 (<i>ENC</i>)	阳极: < 150 e ⁻ @ 3 pF
时间精度	优于10ns
泄漏电流补偿范围	阳极: 100 pA ~ 5 nA
事件率	10 kHz
达峰时间	$500 \text{ ns} < t_p < 1.5 \text{ }\mu\text{s}$
电源电压	1.8 V
功耗	< 2.5 mW/通道

- 小面积
- 低功耗
- 多功能
- 串扰等

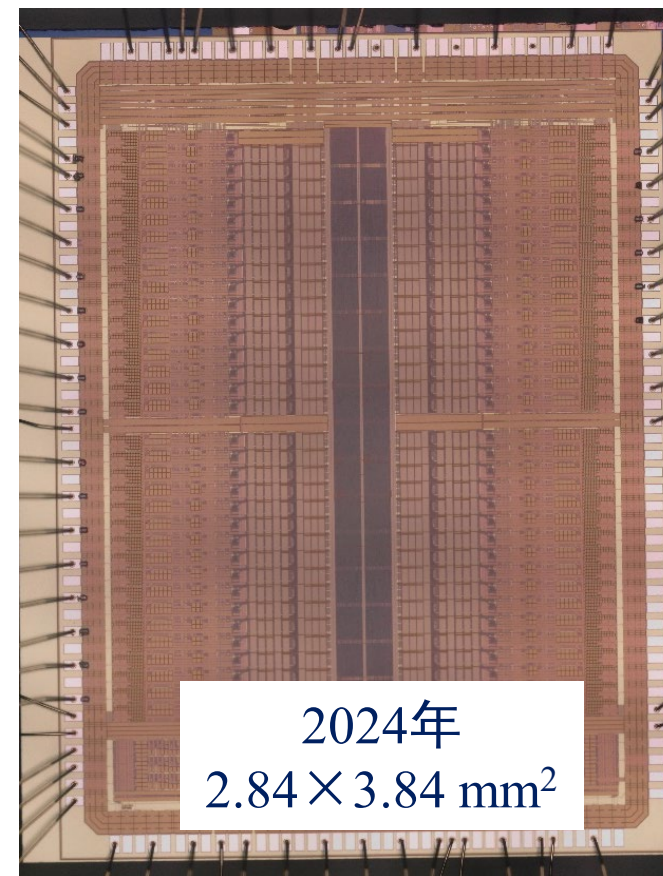
芯片研究历程



DOICV1（64通道）



DOICV2（128通道）

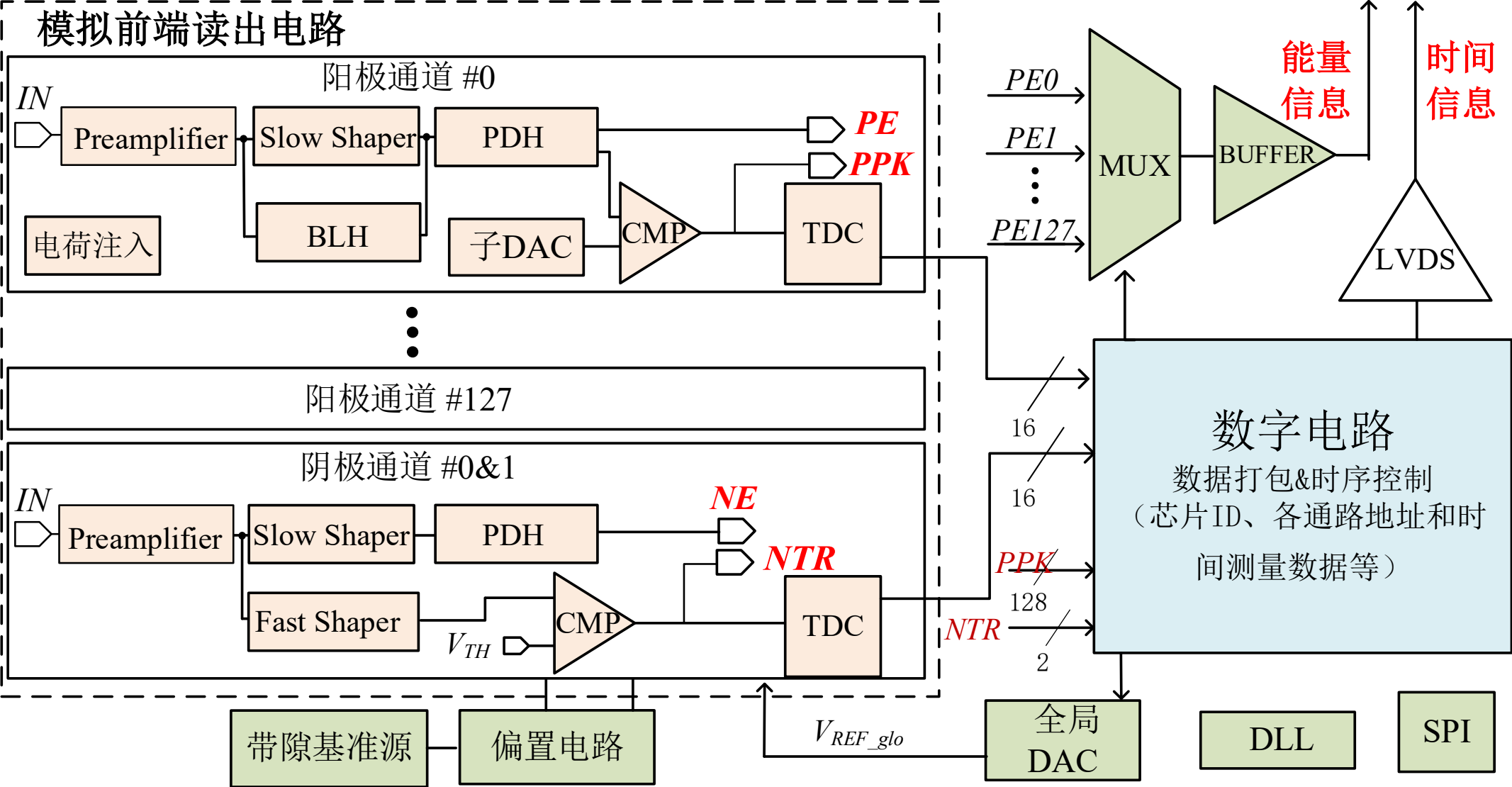


DOICV2.2（64通道）₅

汇报内容

- 研究背景
- 电路设计
- 测试分析

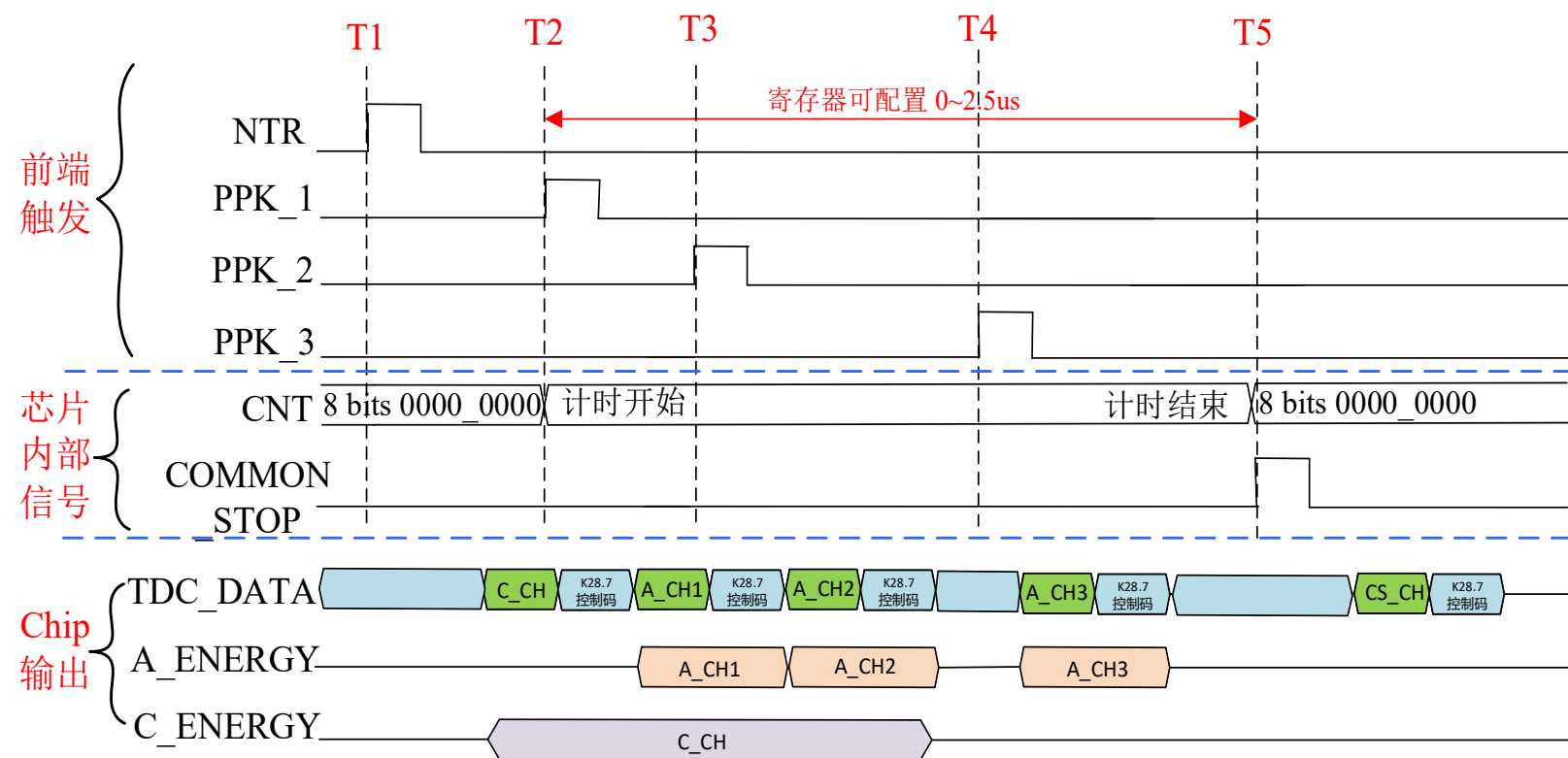
芯片架构



DOICV2输出
数据包格式:

ID (11bits)	TimeStamp(12bits)	Address(8bits)	CRC(1bit)
Package ID	TDC data	Channel ID	1'b0

时序和读出方式设计



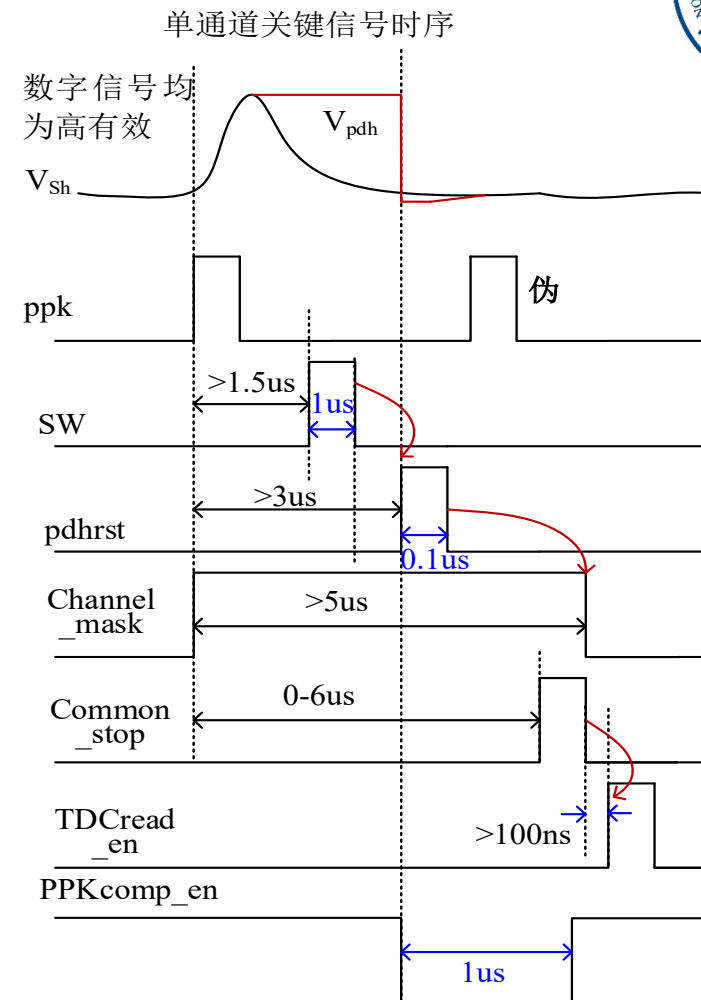
➤ 触发读出 (事件驱动)

➤ 全读出

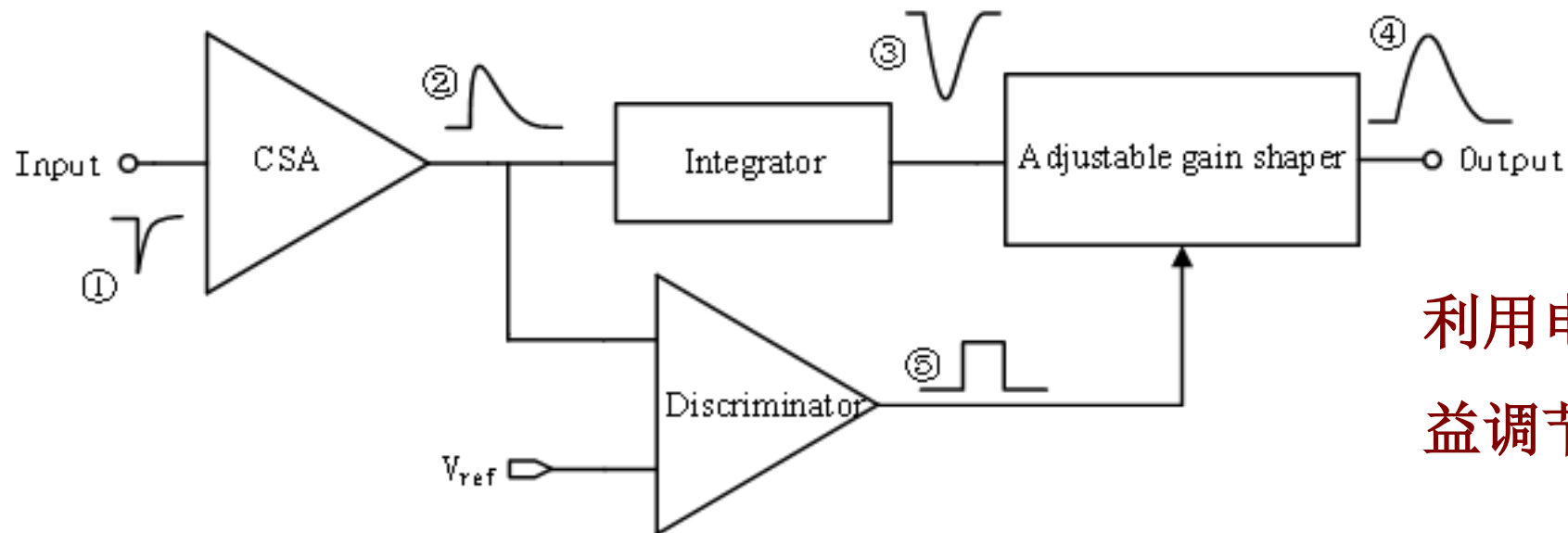
➤ 指定通道读出

✓ 多种工作模式方便调试。

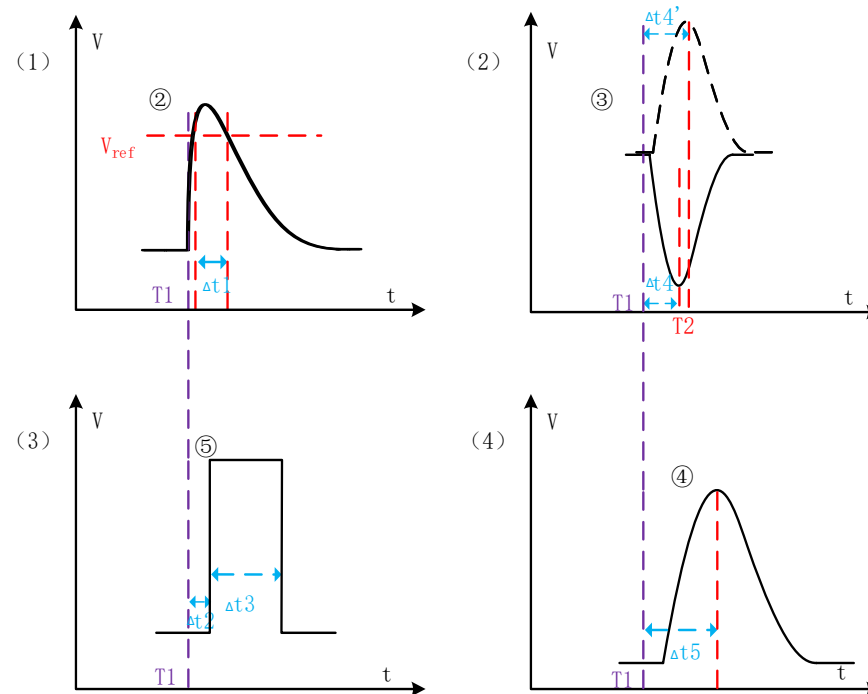
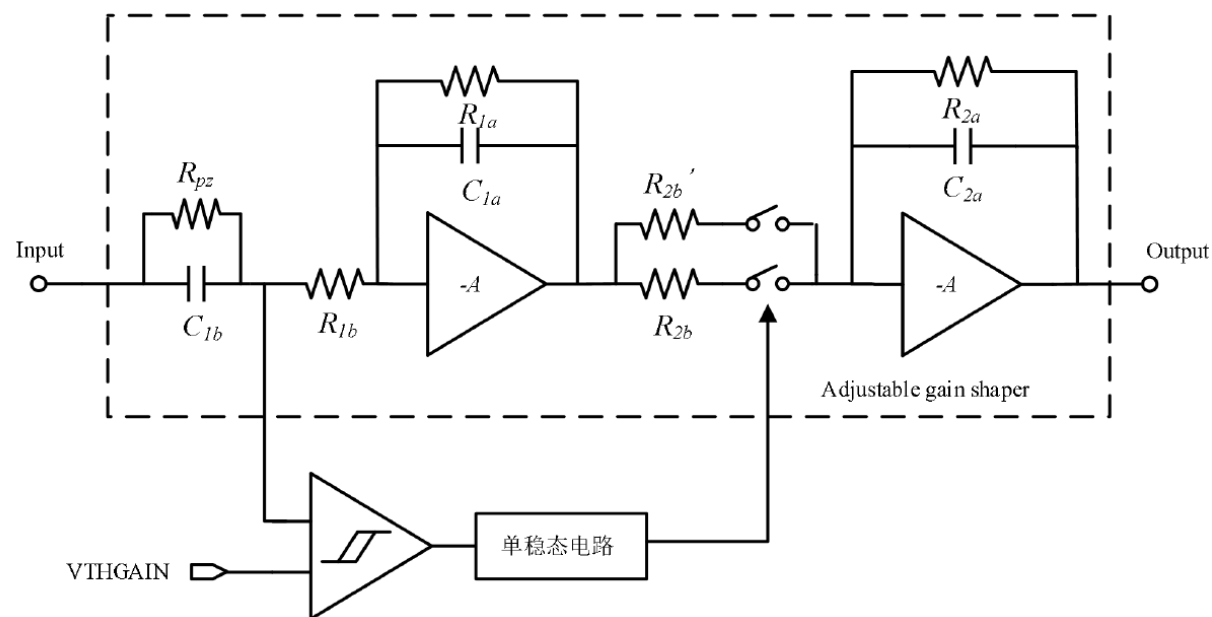
✓ 时序约束可变，采用寄存器调节，提高设计灵活性。



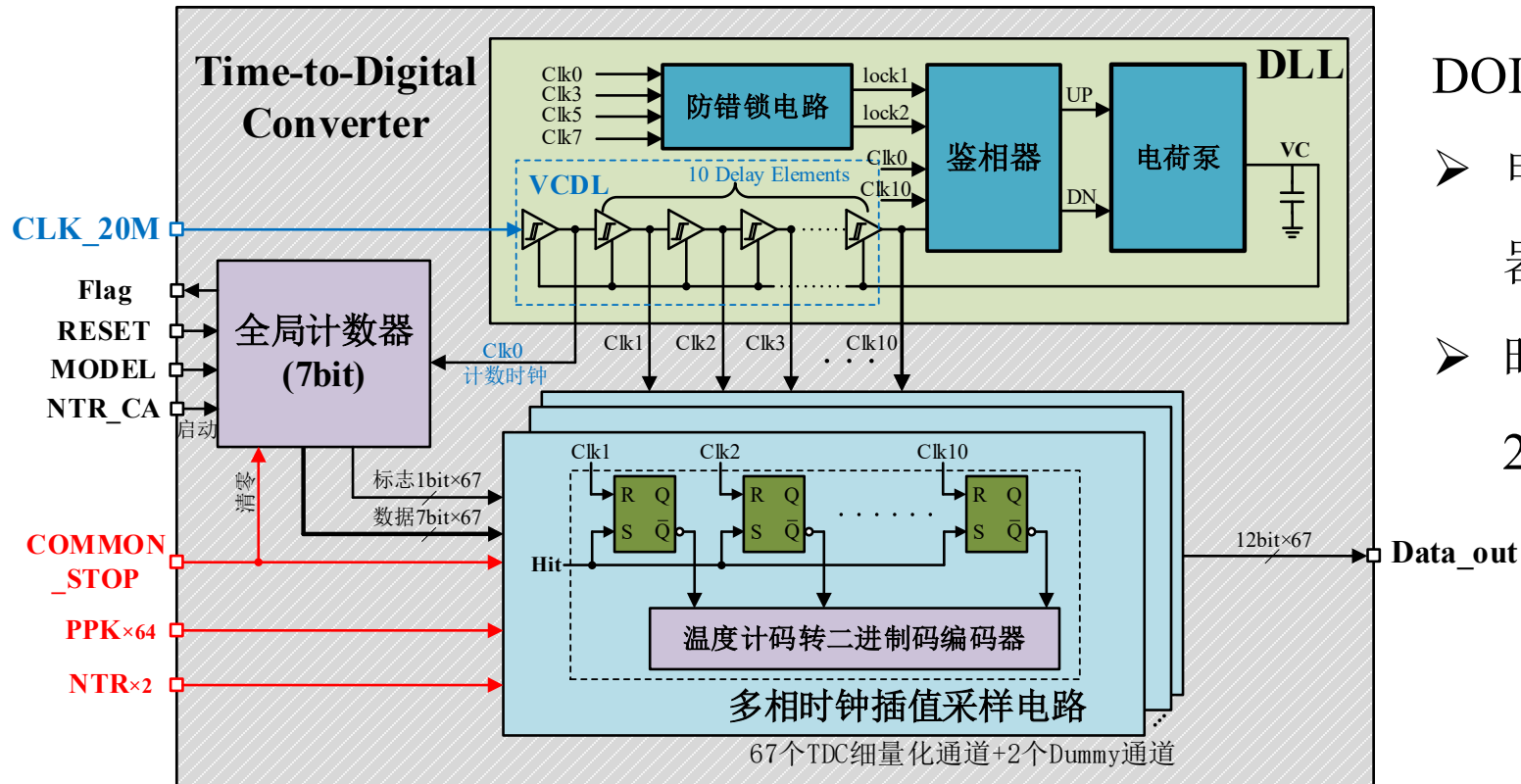
大动态范围前端读出电路



利用电路传输延时，给增益调节留够时间。



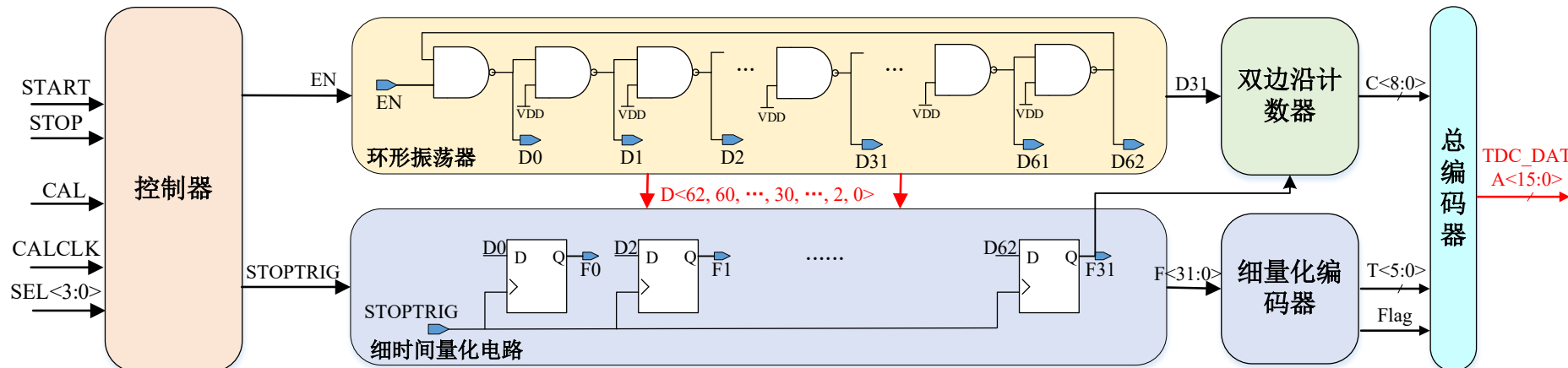
TDC结构



DOIC V2

- 电路模块：10相DLL、7bit全局计数器（粗）+5bit通道内细量化器（细）
- 时间精度（LSB）：5ns @（CLK=20MHz），量化范围6.4us

问题：
时钟串扰、时钟传输延时。



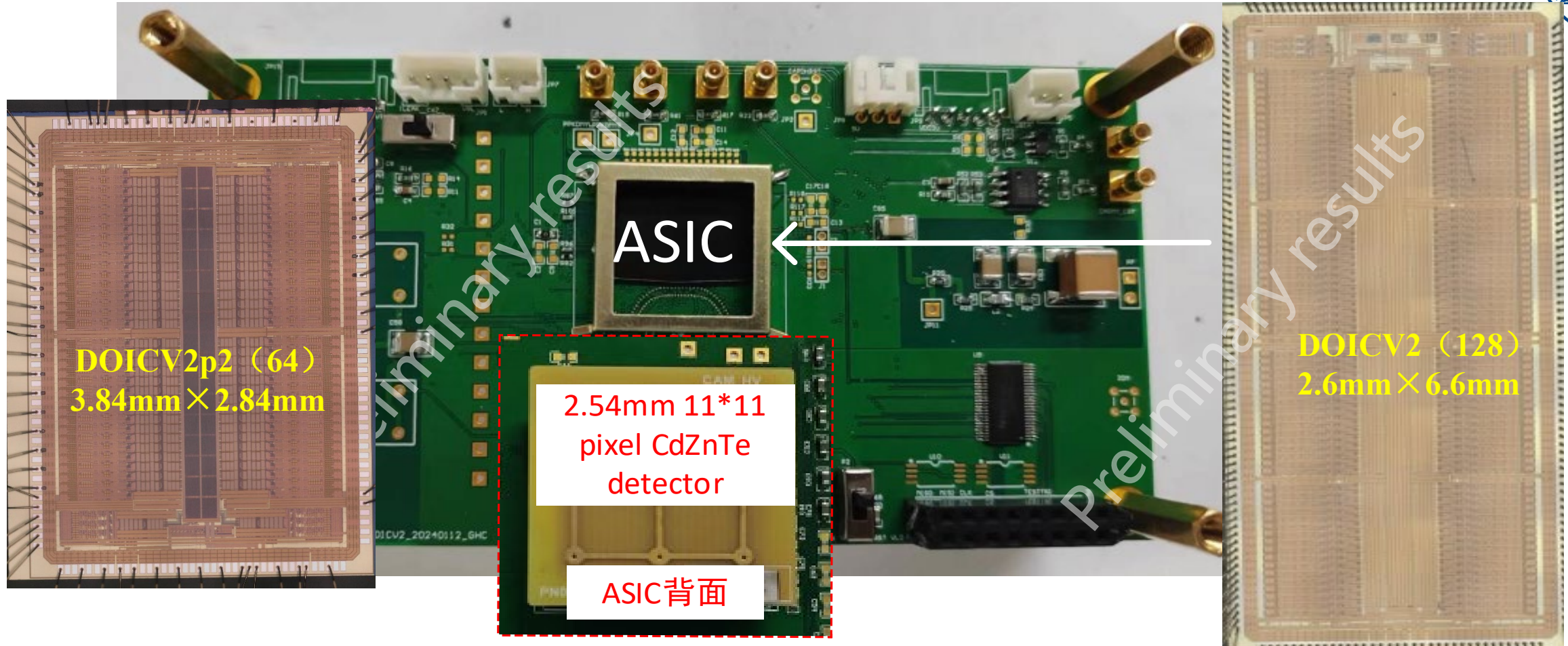
DOIC V2.2

- 时间精度：~115ps
- 振荡器受触发后才启动，降低功耗

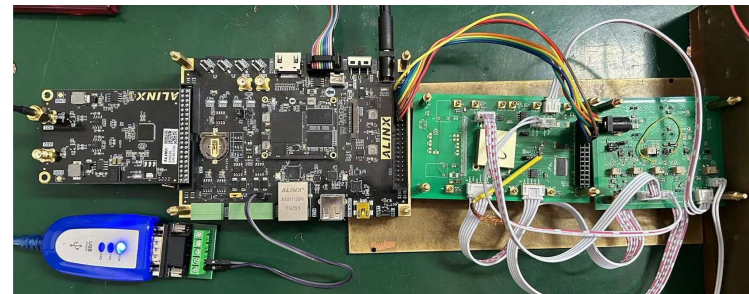
汇报内容

- 研究背景
- 电路设计
- 测试分析

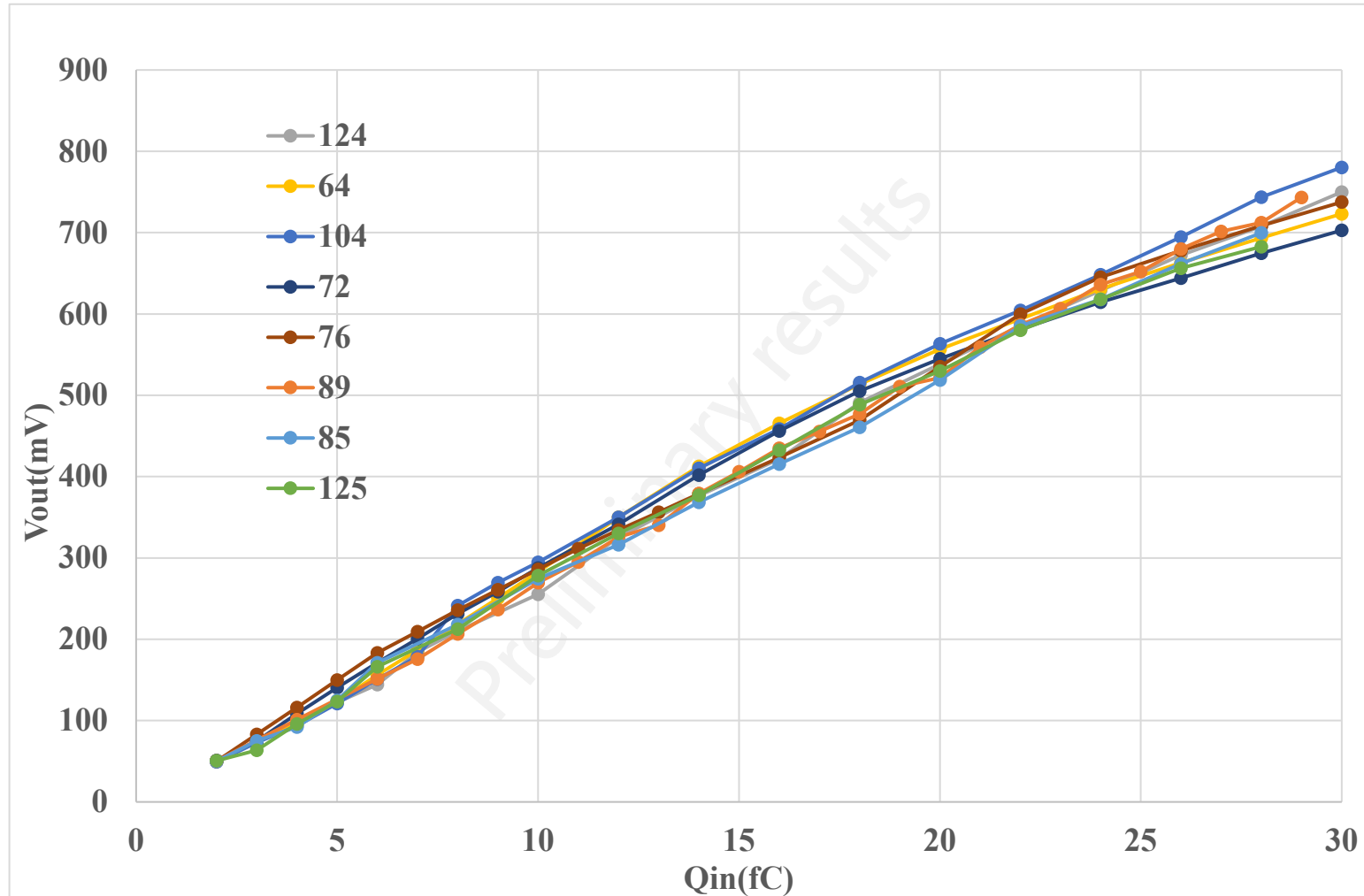
芯片&测试PCB



工艺: 0.18um 1.8V/3.3V 1P6M Mixed-Signal CMOS



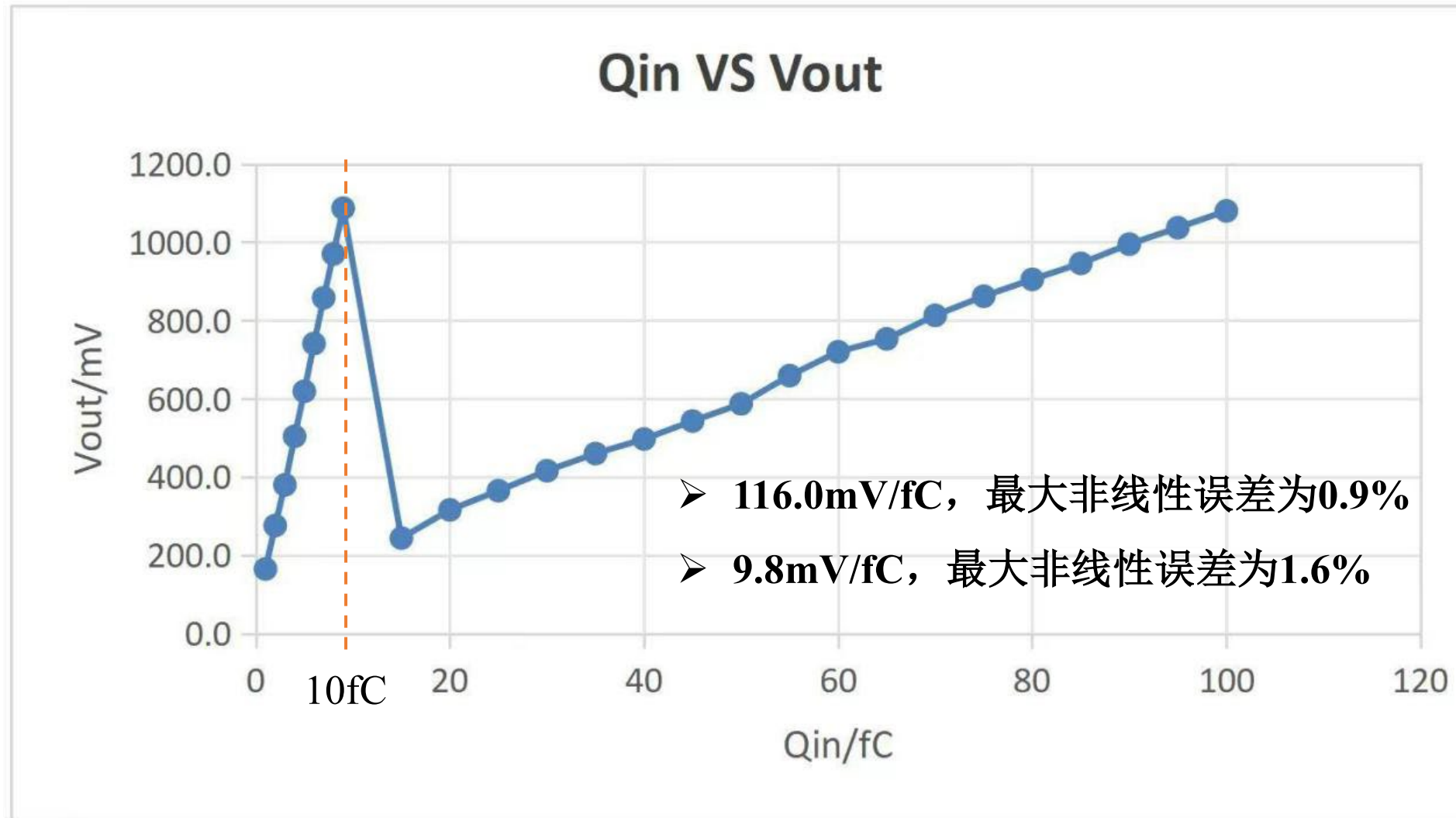
— PDH VS Q_{in} (DOICV2)



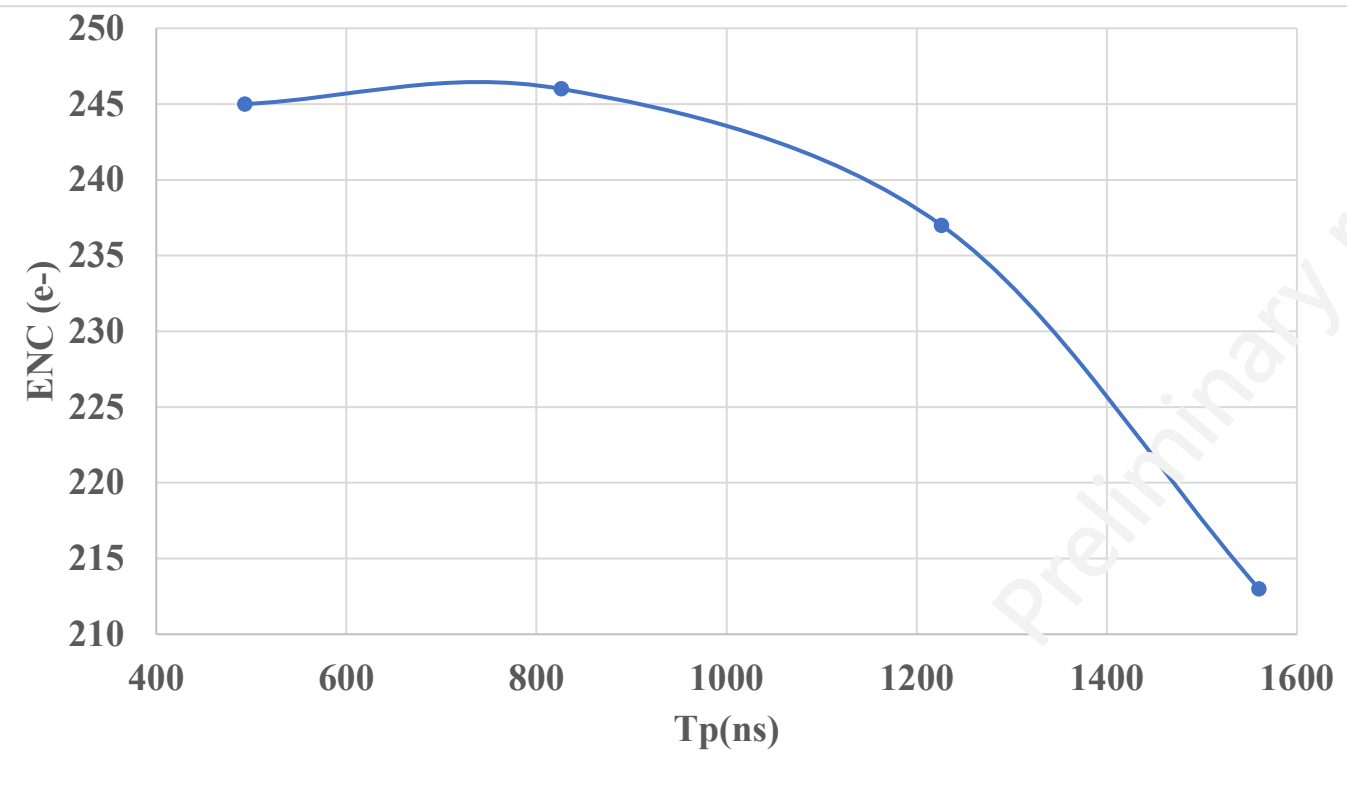
通道	增益(mV/fC)
64	25
72	22.8
76	24.1
85	26.2
89	25.5
104	26.3
124	25.6
125	24.3

非一致性: 4.8%

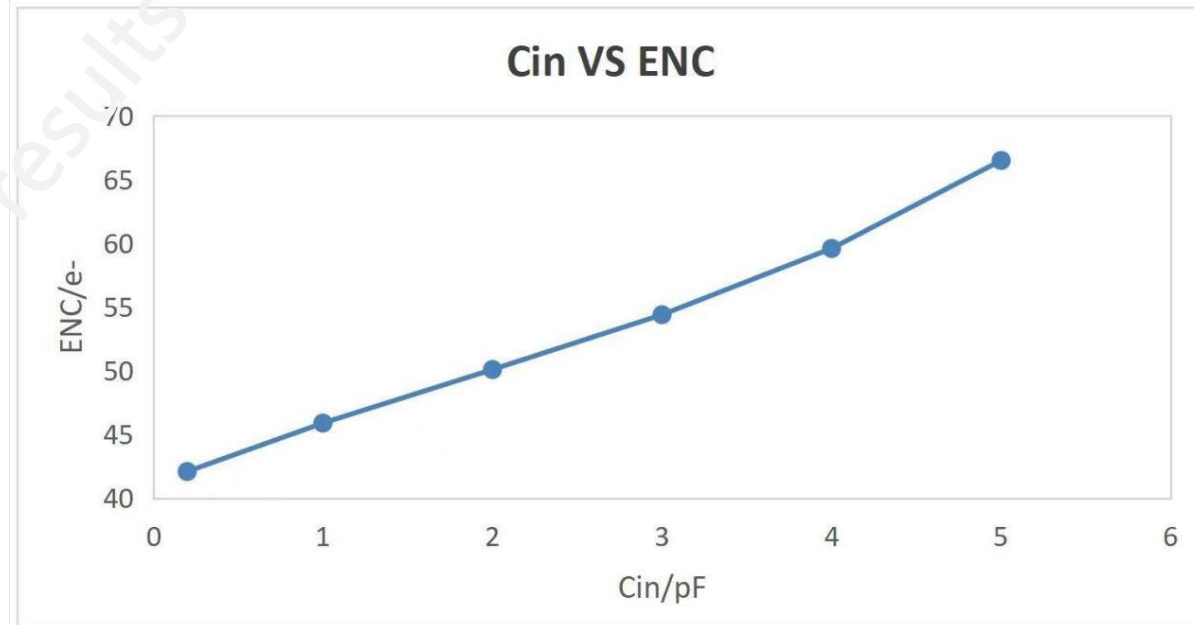
— Vshp VS Qin (D01CV2P2)



二. ENC VS T_p



DOICV2

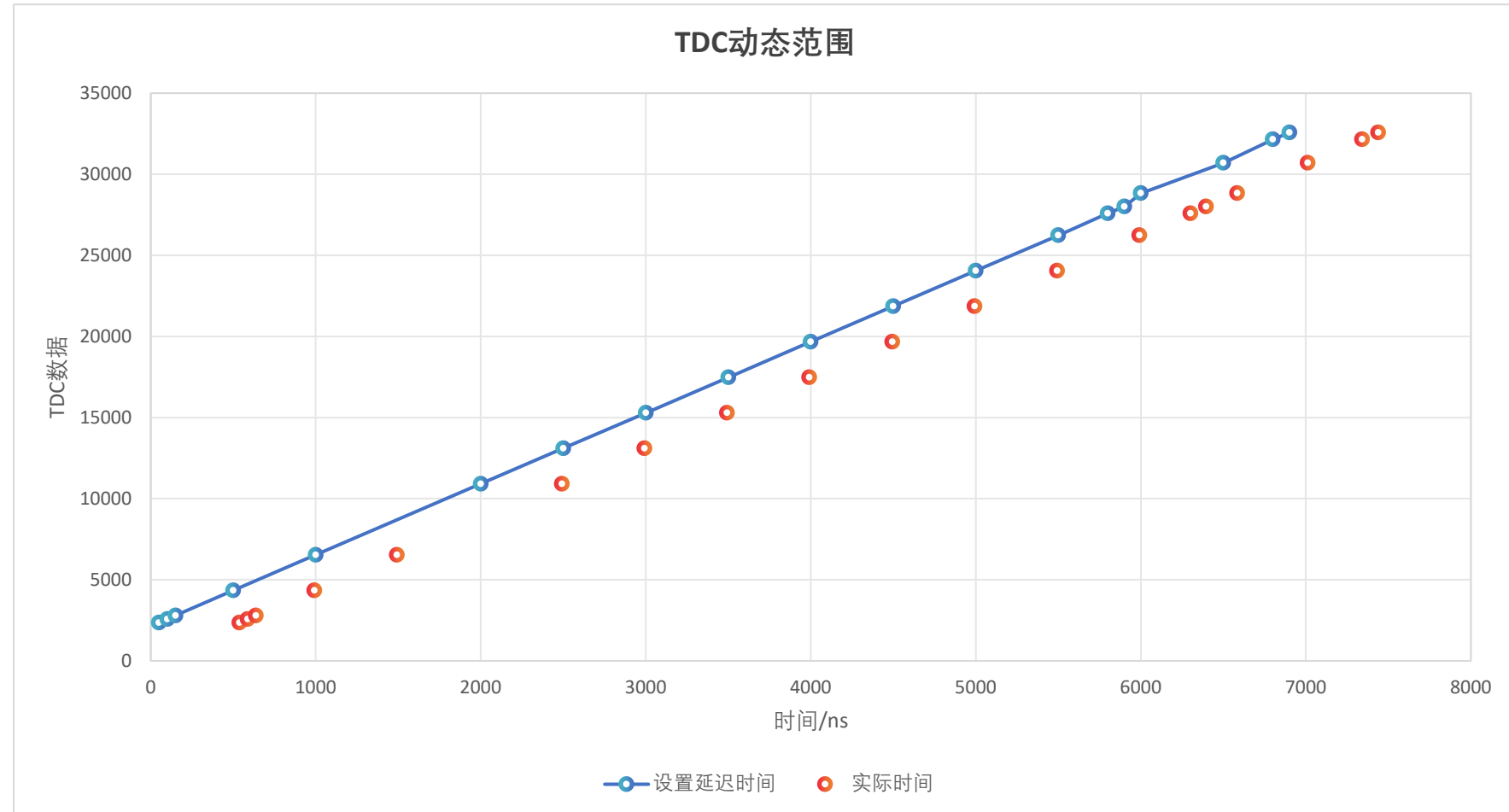


DOICV2P2 (high gain)

三. 时间测量 (DOICV2P2)

对一个阳极和阴极分别注入电荷，调节延时时间，得到数据包后，将两个通道的时间值做差。

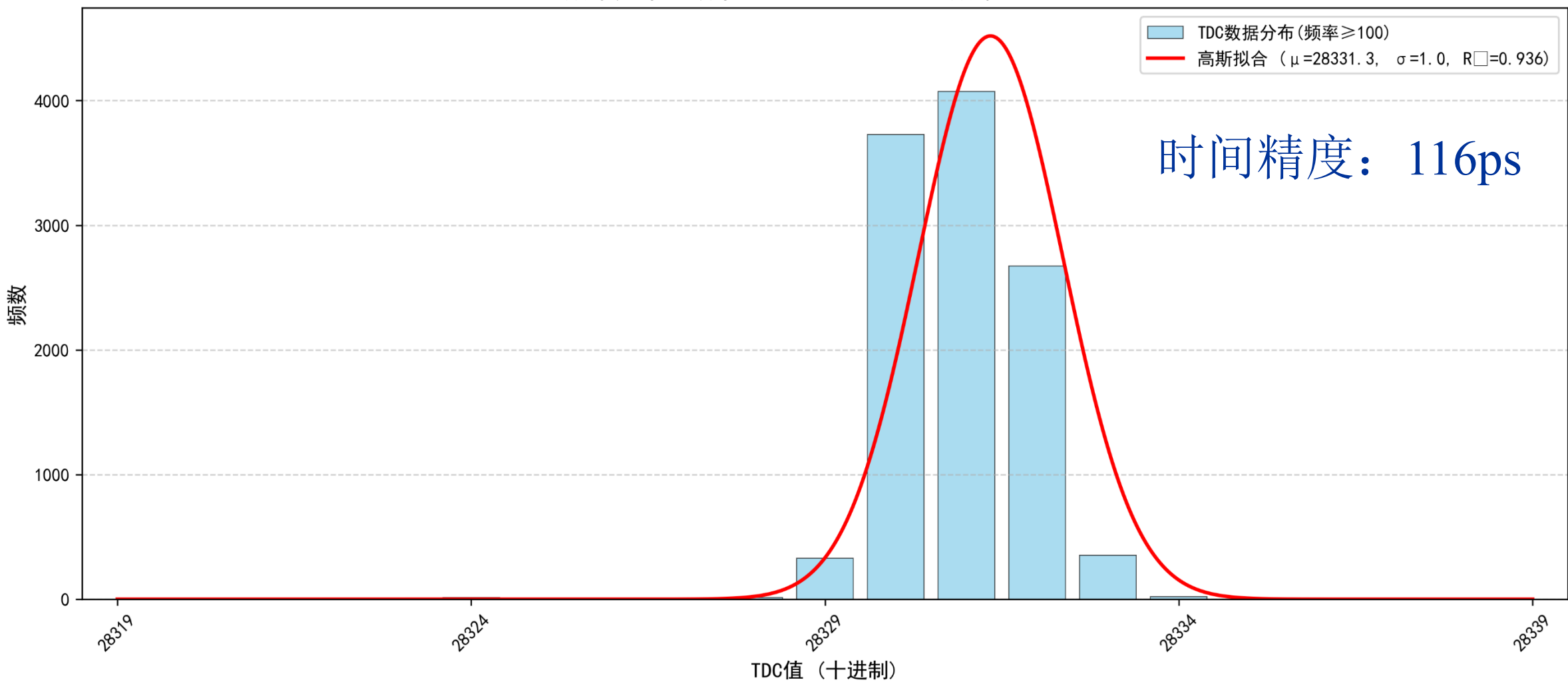
step: 200ns



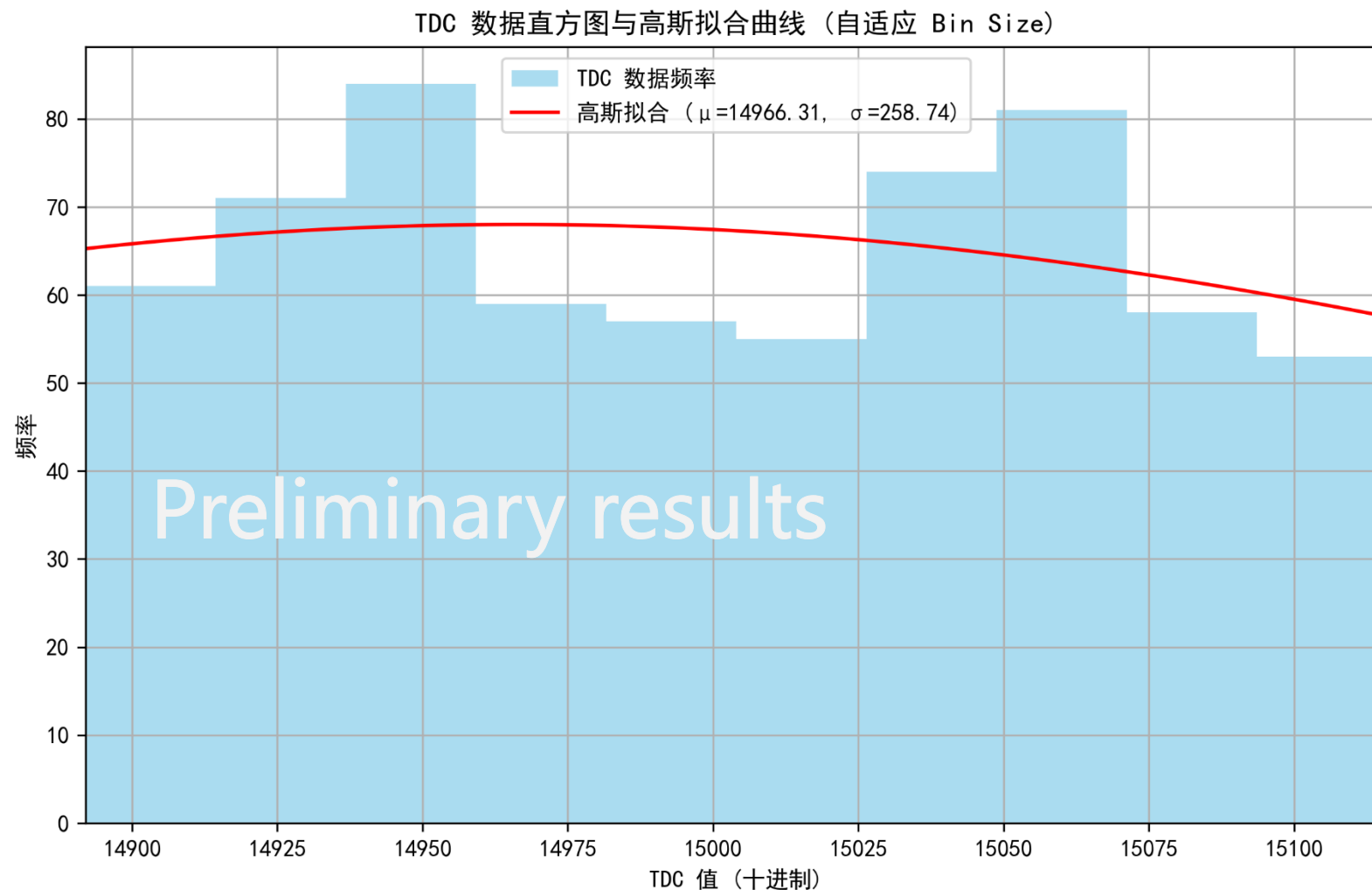


三. 时间测量 (DOI CV2P2)

TDC数据分布 (频率 ≥ 10 , binsize=1, 数据量: 11200)



三. 时间测量 (D0ICV2P2)



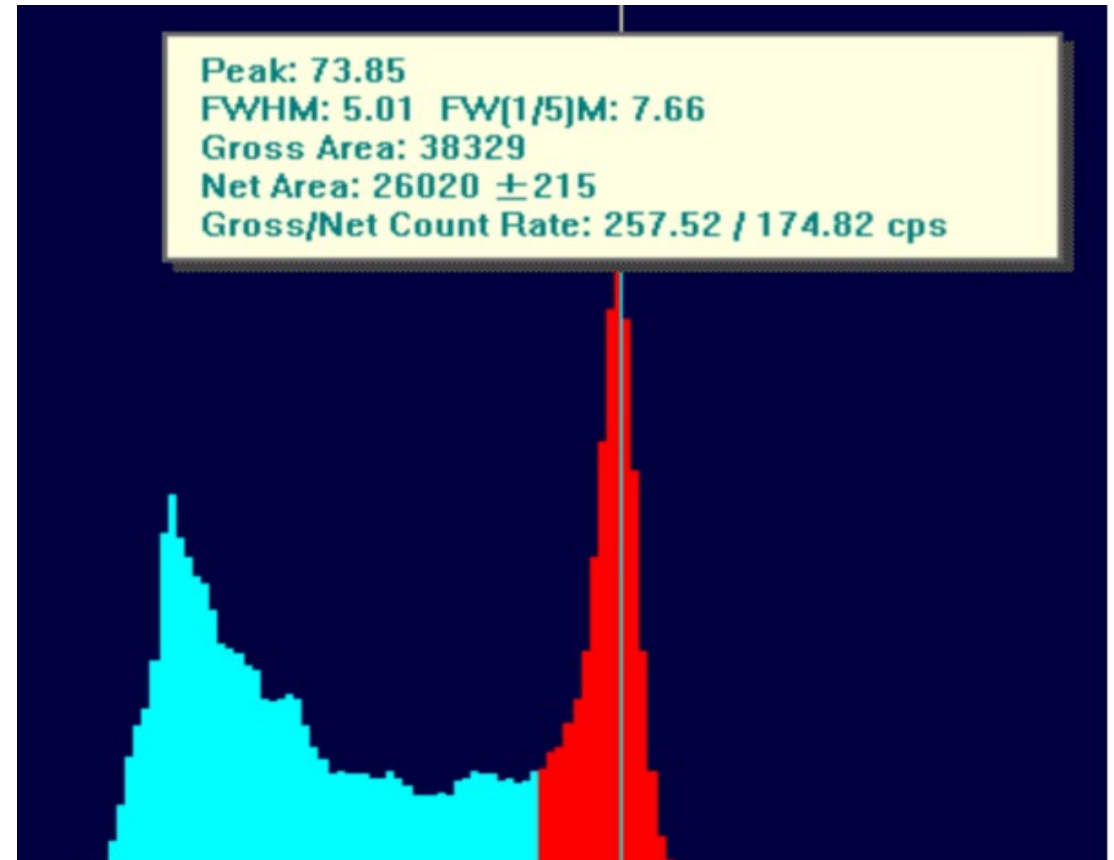
码密度测试 (激励: 均值20us, ~50ns晃动), 无失码。

四. 能谱测试 (DOI CV2)

4*4*2 cm³平面型单通道CdZnTe探测器

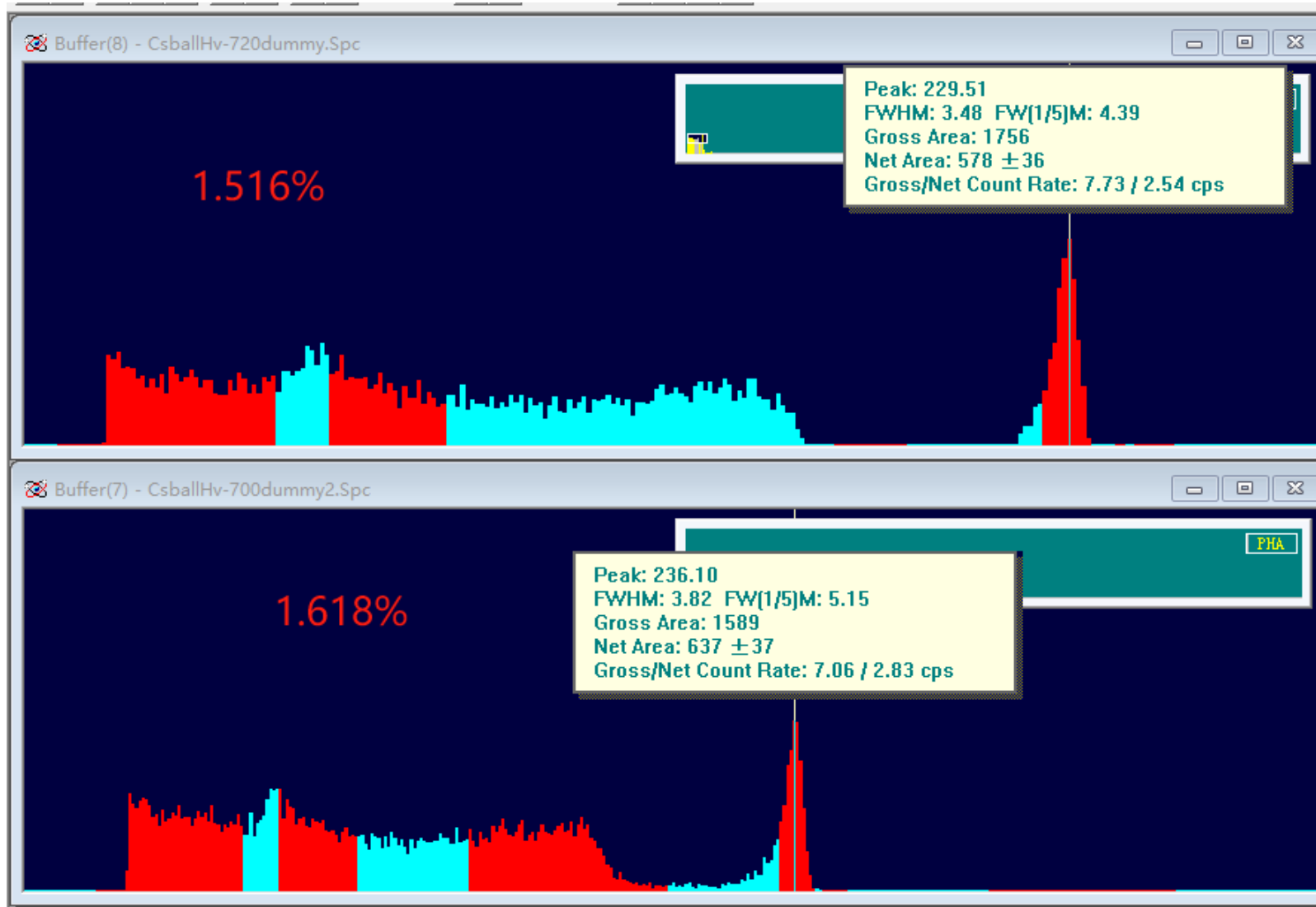


Hv=-100V, ER: 6.7%



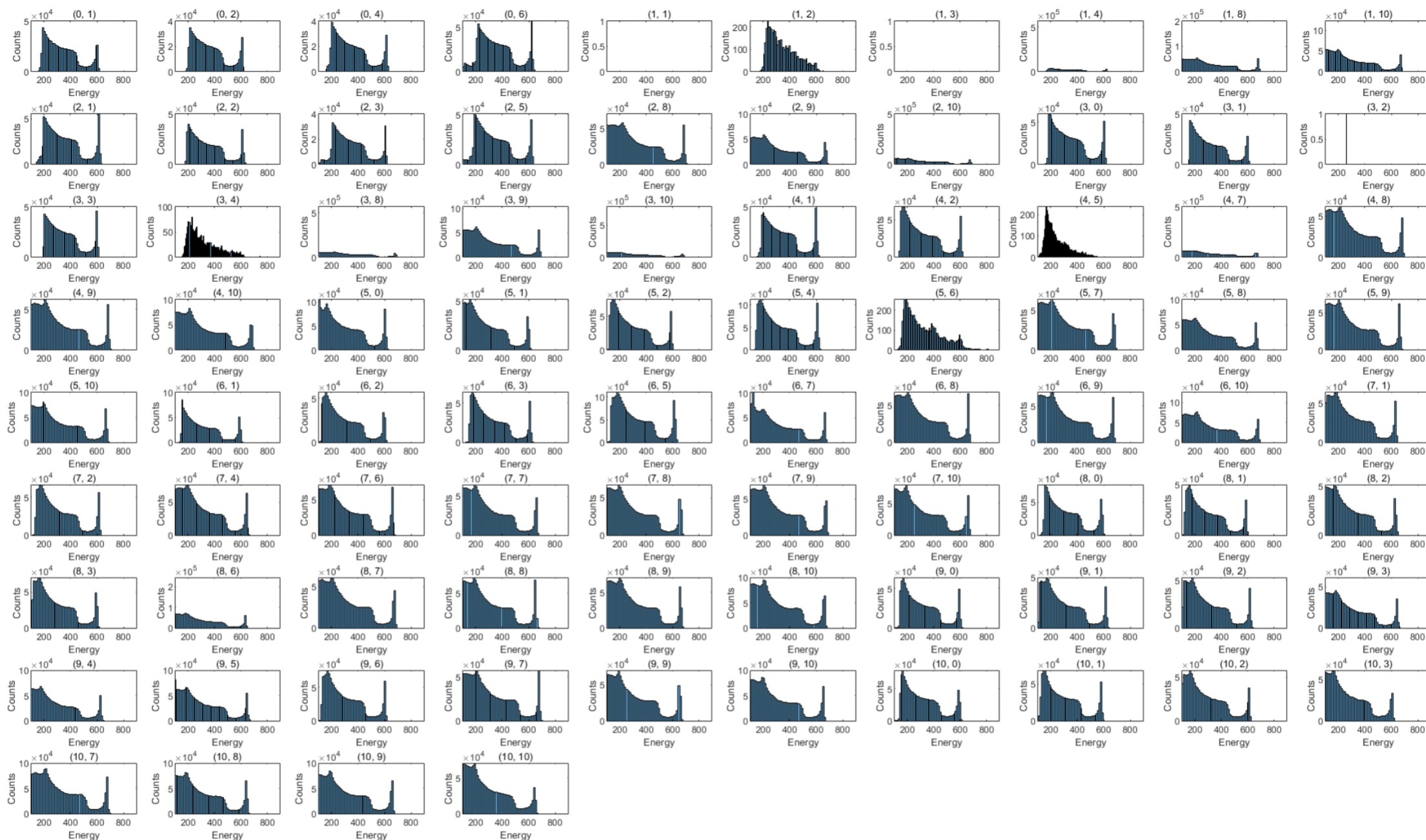
Hv=-240V, ER: 6.6%

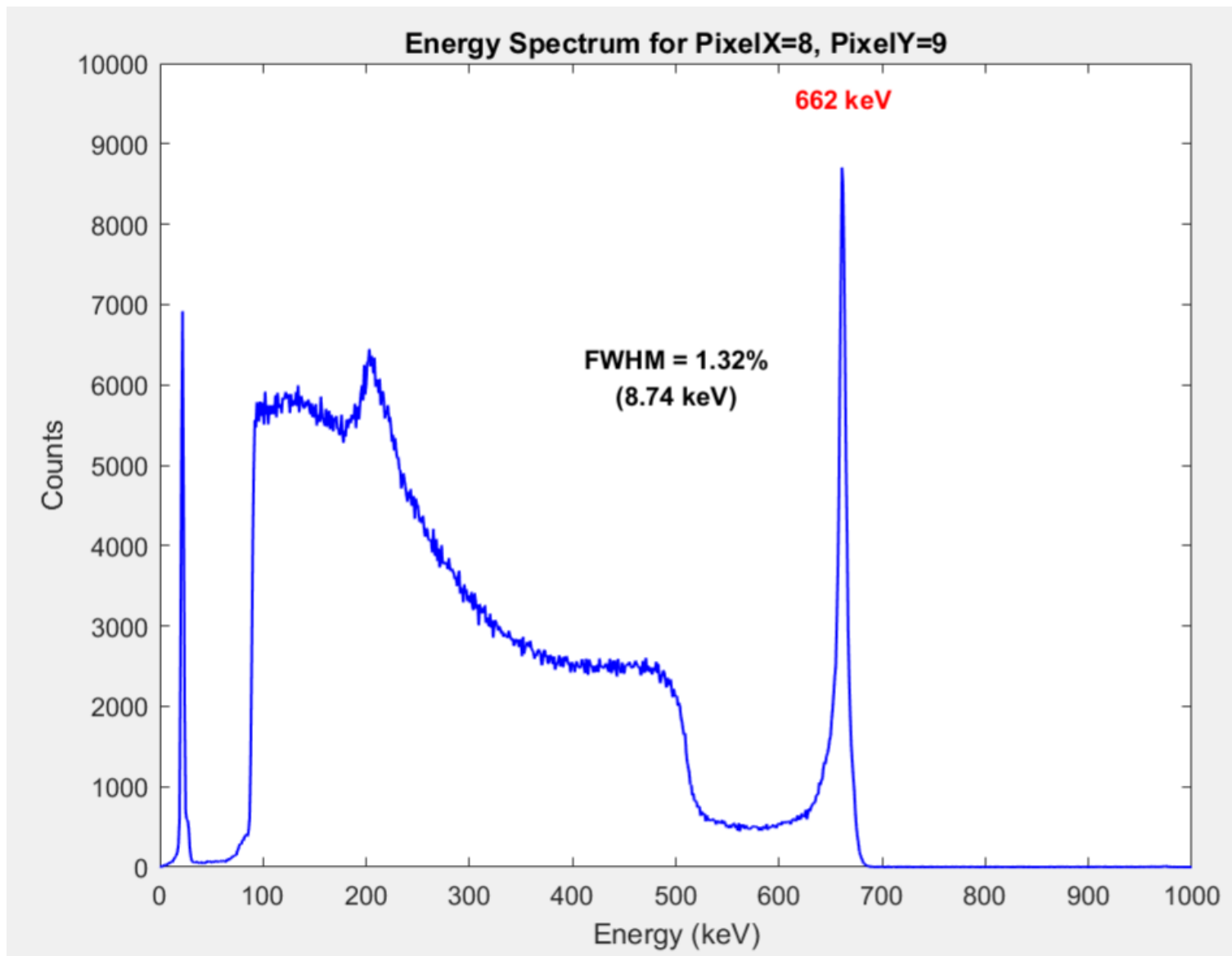
四. 能谱测试 (DOI CV2)



- 半球型CZT探测器 $5 \times 5 \times 2.5 \text{ mm}$
- 偏置高压: 700V

各像素点能谱图





四. 能谱测试 (DOI CV2) Ba-133

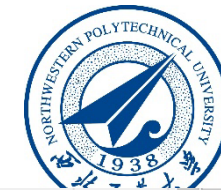


ACH_126	ACH_124	ACH_121	ACH_127	ACH_123	ACH_101	ACH_103	ACH_105	ACH_90	ACH_88	ACH_86	ACH_69	ACH_65	ACH_67	ACH_66	ACH_64	5%以上		vivado抓不到数据
ACH_122	ACH_59	ACH_119	ACH_125	ACH_117	ACH_95	ACH_97	ACH_99	ACH_96	ACH_92	ACH_94	ACH_75	ACH_73	ACH_71	ACH_70	ACH_68	4%-5%		无能谱图
ACH_57	ACH_116	ACH_114	ACH_115	ACH_113	ACH_89	ACH_91	ACH_93	ACH_102	ACH_98	ACH_100	ACH_79	ACH_77	ACH_3	ACH_2	ACH_72	3%-4%		能谱图坏
ACH_112	ACH_110	ACH_108	ACH_111	ACH_109	ACH_25	ACH_23	ACH_87	ACH_40	ACH_42	ACH_104	ACH_83	ACH_81	ACH_82	ACH_80	ACH_78	2%-3%		
ACH_106	ACH_63	ACH_61	ACH_107	ACH_62	ACH_31	ACH_29	ACH_27	ACH_34	ACH_36	ACH_38	ACH_0	ACH_85	ACH_76	ACH_1	ACH_84	1%-2%		
ACH_120	ACH_118	ACH_55	ACH_56	ACH_58	ACH_60	ACH_35	ACH_33	ACH_28	ACH_32	ACH_74	ACH_4	ACH_6	ACH_9	ACH_7	ACH_5	<1%		
ACH_53	ACH_51	ACH_49	ACH_50	ACH_52	ACH_54	ACH_39	ACH_37	ACH_26	ACH_30	ACH_8	ACH_10	ACH_12	ACH_15	ACH_13	ACH_11			
ACH_47	ACH_45		ACH_44	ACH_46	ACH_48	ACH_43	ACH_41	ACH_22	ACH_24	ACH_14	ACH_16	ACH_18	ACH_21	ACH_19	ACH_17			

16*8阵列

(from 西工大查钢强教授团队) 23

四. 能谱测试 (DOICV2P2) Ba-133



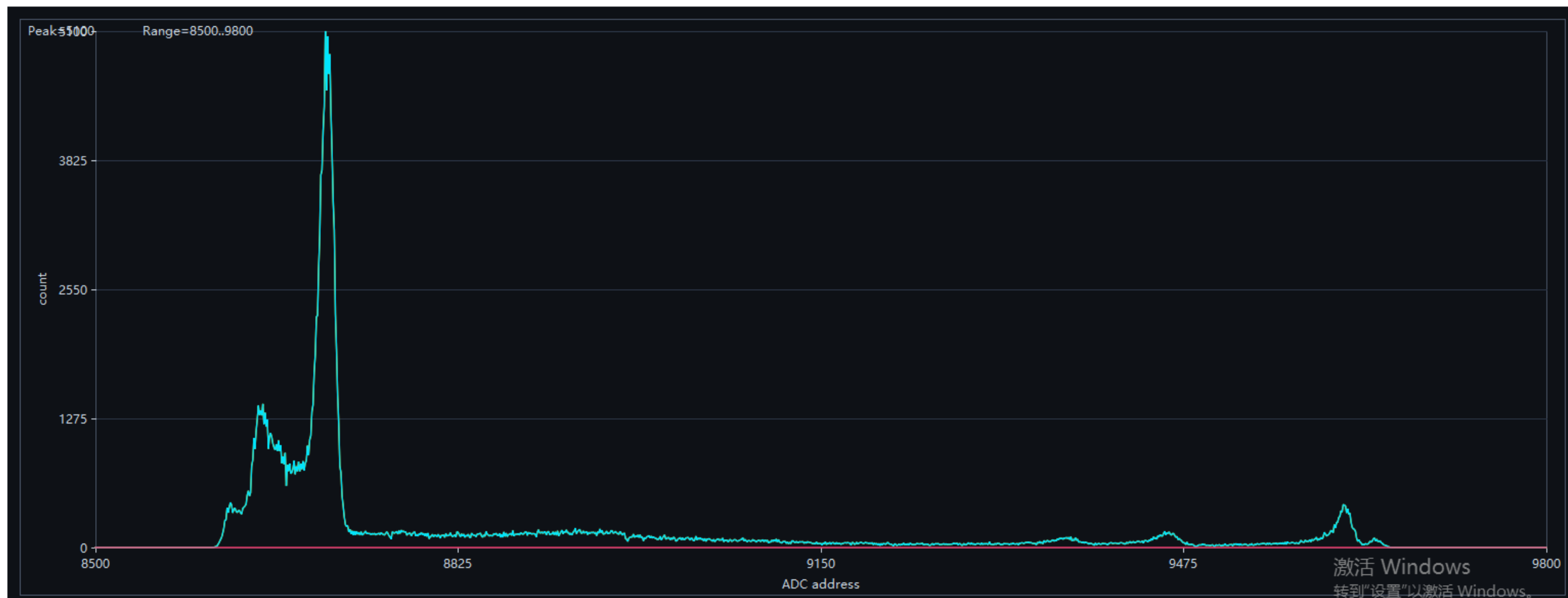
通道: 12 累计计数: 全部 221347 | GAIN=0 221347 | GAIN=1 0

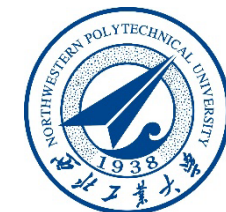
能谱显示: **全部数据** **GAIN=0** **GAIN=1**

鼠标拖选: 缩放 刻度: 至少选择2个已知峰

清空刻度

左边界 9512 右边界 9603 计算分辨率 分辨率: N/A





总结与展望

- 研究设计了DOIC系列芯片
- 下一步将结合实际需求，完成全功能芯片。
- 想法很容易，手搓有点辛苦！
- 持续努力，性能总能提升！

感谢支持本芯片工作的单位和团队！

感谢参与芯片设计和测试的每位老师和同学！



NED2026, 河南登封, 2026. 8

敬请批评指正！
欢迎莅临我们实验室指导交流！

王佳 18092635509
jwang@nwpu.edu.cn

