

用于混合像素传感器的像素级 时间及能量读出电路设计

吴慧敏，魏晓敏，王佳，谢鑫豪，焦元鸿，唐圣尧，郑然，
薛菲菲，赵瑞光，胡永才

weixm@nwpu.edu.cn



西北工业大学
NORTHWESTERN POLYTECHNICAL UNIVERSITY

2026.8.11

目录/CONTENTS



西北工业大学
NORTHWESTERN POLYTECHNICAL UNIVERSITY

第一部分

研究背景

第二部分

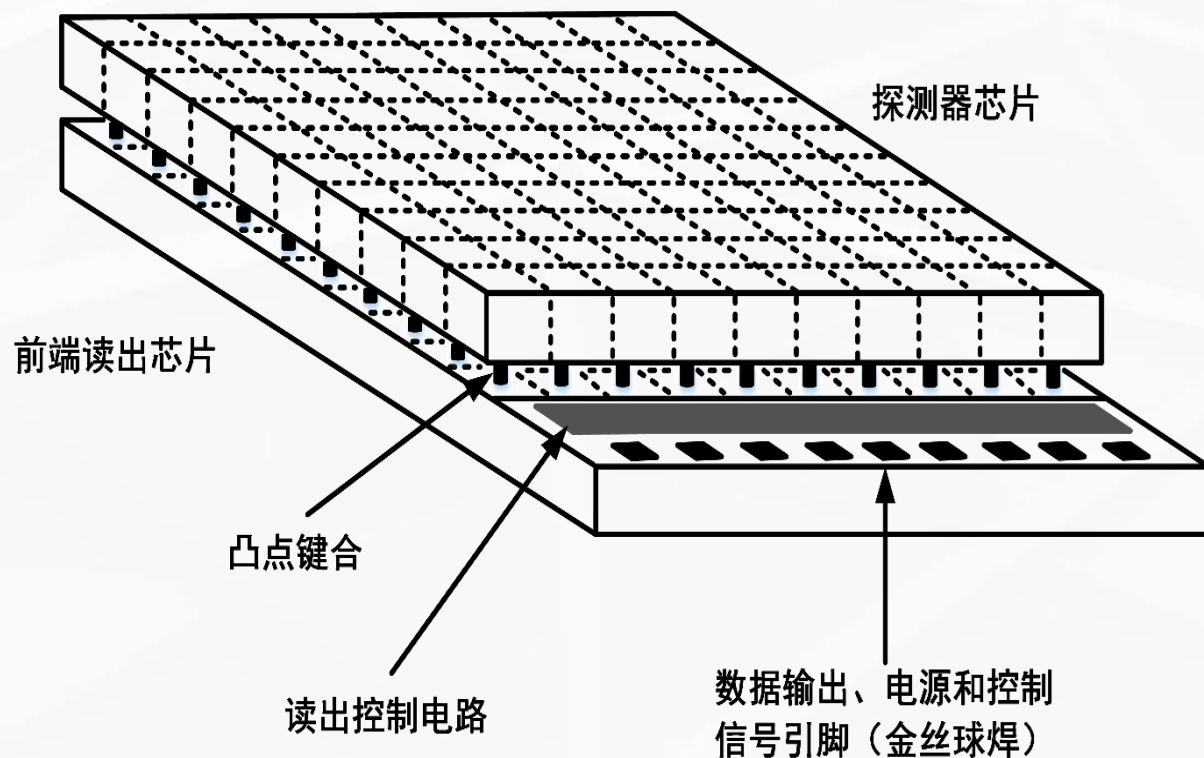
电路设计

第三部分

结果与展望

1.1 混合式像素探测器

专用传感器像素阵列及其电路构成的信号采集系统



能探知粒子存在、轨迹、能量

具有高分辨率、高集成度、低功耗特征

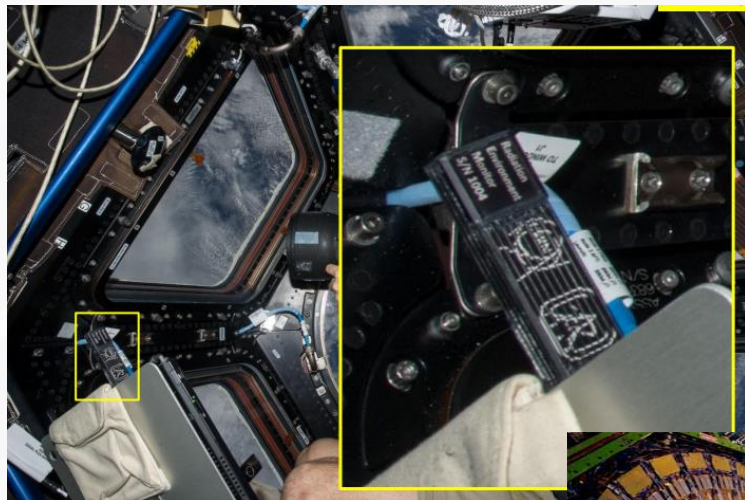
传感器与读出电路的分离，使二者可基于不同工艺分别优化，从而在获得高灵敏度、高抗辐射传感器的同时，也能实现功能复杂且读出速度极高的读出电路。

传感器与前端电子学通过倒装焊形式连接。

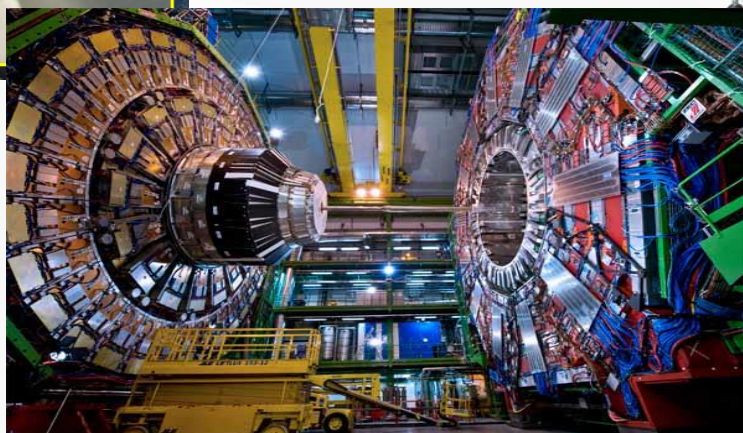
| 1.2 像素探测器应用



西北工业大学
NORTHWESTERN POLYTECHNICAL UNIVERSITY



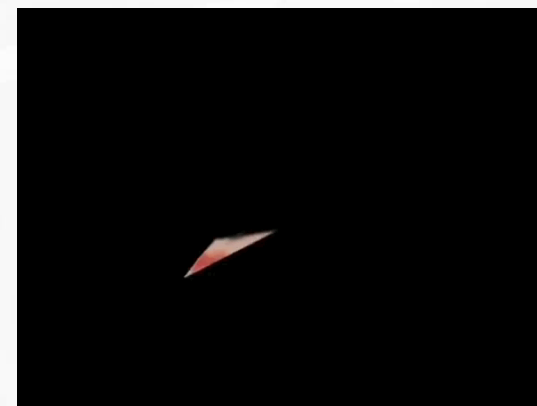
辐射和光束监测器



高能物理实验粒子径迹重建



康普顿成像摄像机



医学成像

混合式像素探测器应用：

高能物理实验粒子径迹重建、辐射和光束监测器、康普顿成像摄像机、医学成像等

1.3 设计目标



- 像素级时间/能量测量架构研究
- 模拟前端电路性能分析
- 芯片快速实现的流程和方法研究

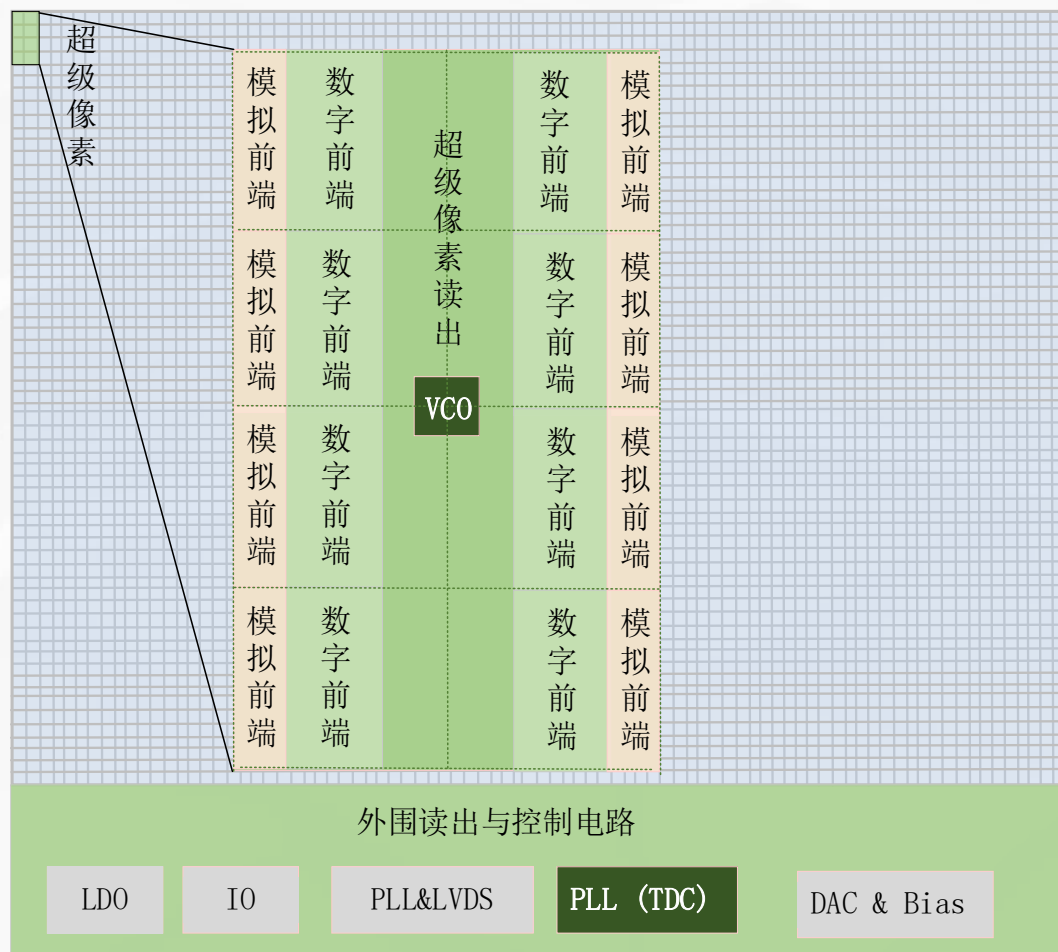
设计指标	本文工作		参考芯片
芯片	HYPIX1T	HYPIX1E	Timepix3
探测器	CZT、Si	SDD	CZT、Si等
X射线能量	2-100 keV	0.5-10 keV	2-100 keV
信号范围	500e ⁻ — 25ke ⁻	150e⁻ — 3ke⁻	500e ⁻ — 25ke ⁻
工艺	180nm		130nm
像素尺寸	80μm		55μm
输入电容	60fF		10fF
漏电流	-1nA~4nA	±100pA	-1nA~4nA
时间分辨	~1.65 ns	~100 ns	~1.65 ns
能量分辨	-	~50e ⁻	-
ENC	<100e ⁻	<50e ⁻	~60e ⁻
功耗	30uW/pixel	30uW/pixel	13uW/pixel

/02 电路设计



西北工业大学
NORTHWESTERN POLYTECHNICAL UNIVERSITY

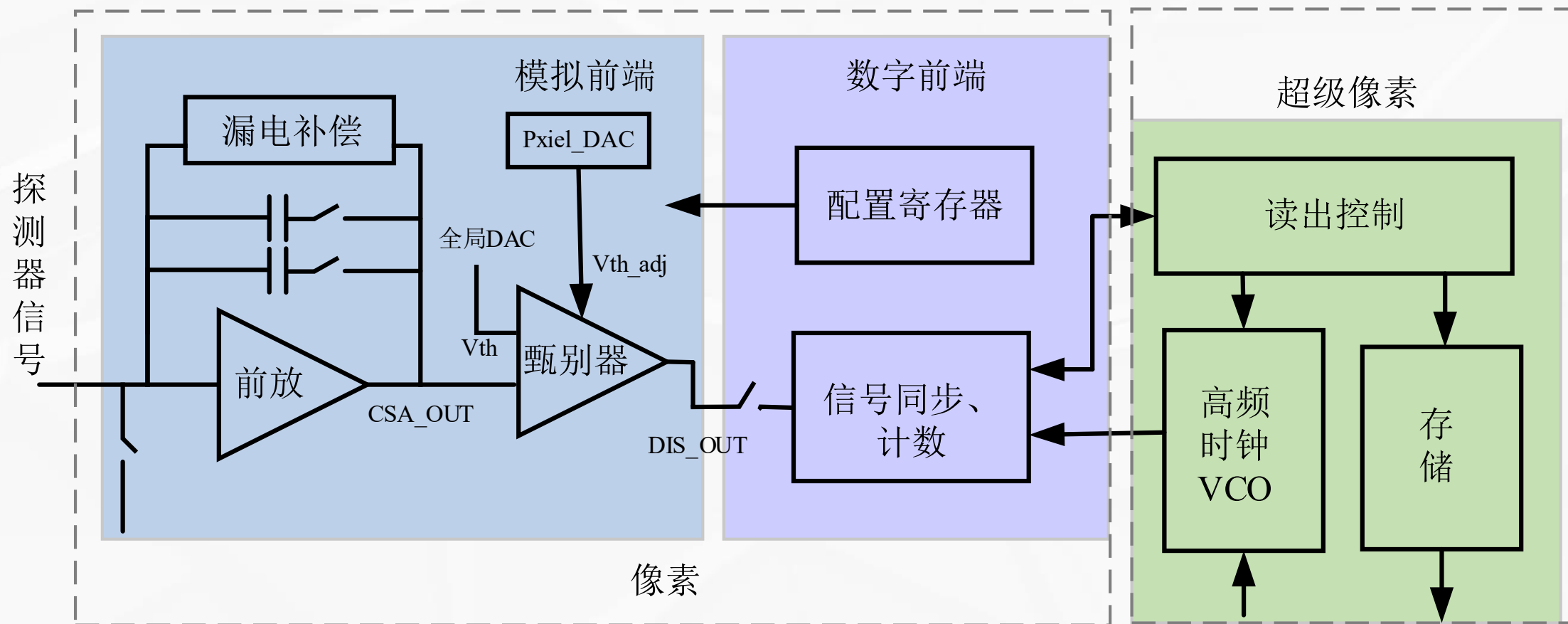
| 2.1 读出电路整体架构及测量方法



读出电路整体架构

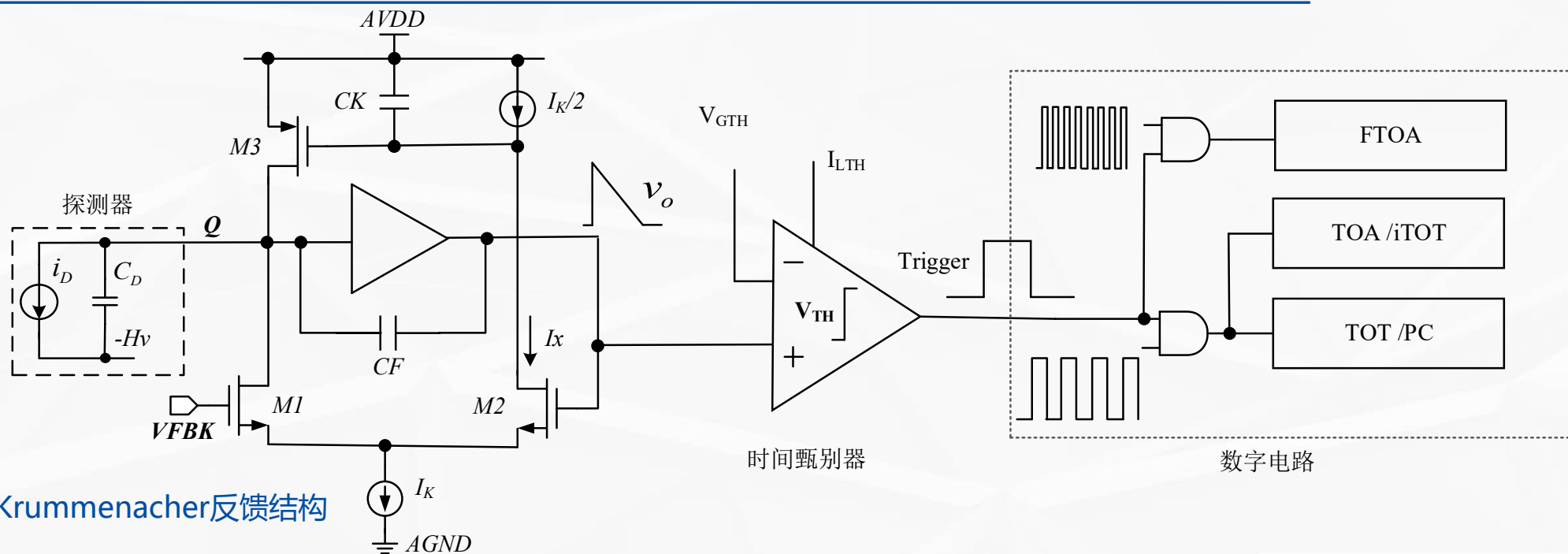
- 架构
 - 像素内时间和能量测量、量化、存储
 - 粗细两级时间量化
 - 超级像素架构
 - 所有数字逻辑采用digital流程，整体采用digital-on-top集成
- 信息测量与量化方案
 - 时间： TOA+能量校正
 - 能量： TOT
- 功能模式
 - TOA和TOT测量
 - 脉冲计数和积分TOT

2.2 像素型前端读出电路系统

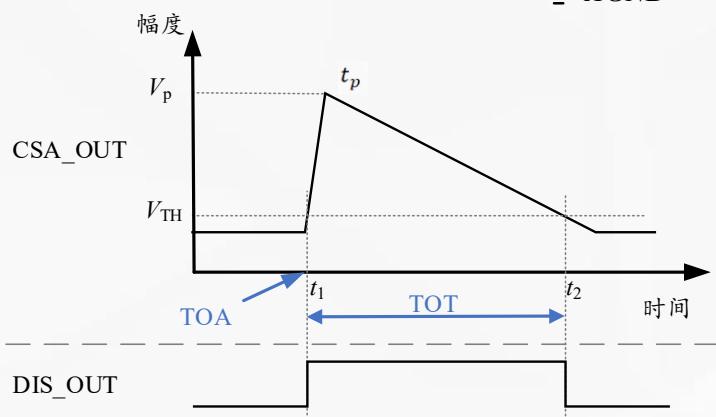


像素型前端读出电路系统

2.3 像素级时间和能量测量



Krummenacher反馈结构

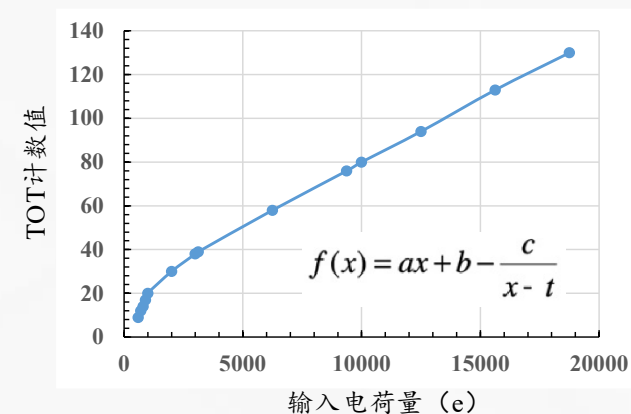


TOA和TOT定义

$$v_o(t) \approx \begin{cases} 0 & t < 0, t > \frac{2Q}{I_K} + t_p \\ \frac{Q}{C_F} \frac{t}{t_p} & 0 \leq t < t_p \\ \frac{Q}{C_F} - \frac{I_K}{2C_F} (t - t_p) & t_p \leq t \leq \frac{2Q}{I_K} + t_p \end{cases}$$

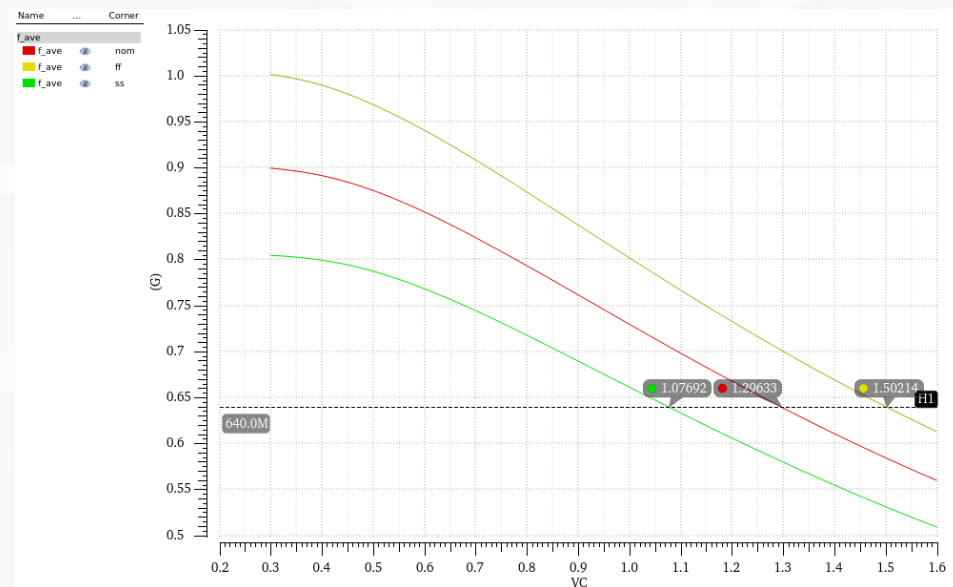
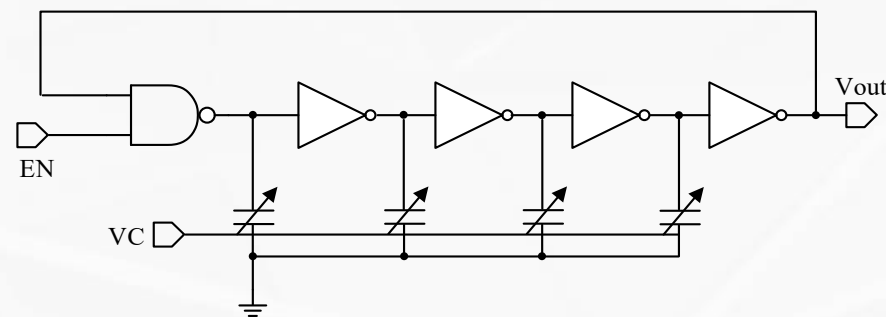
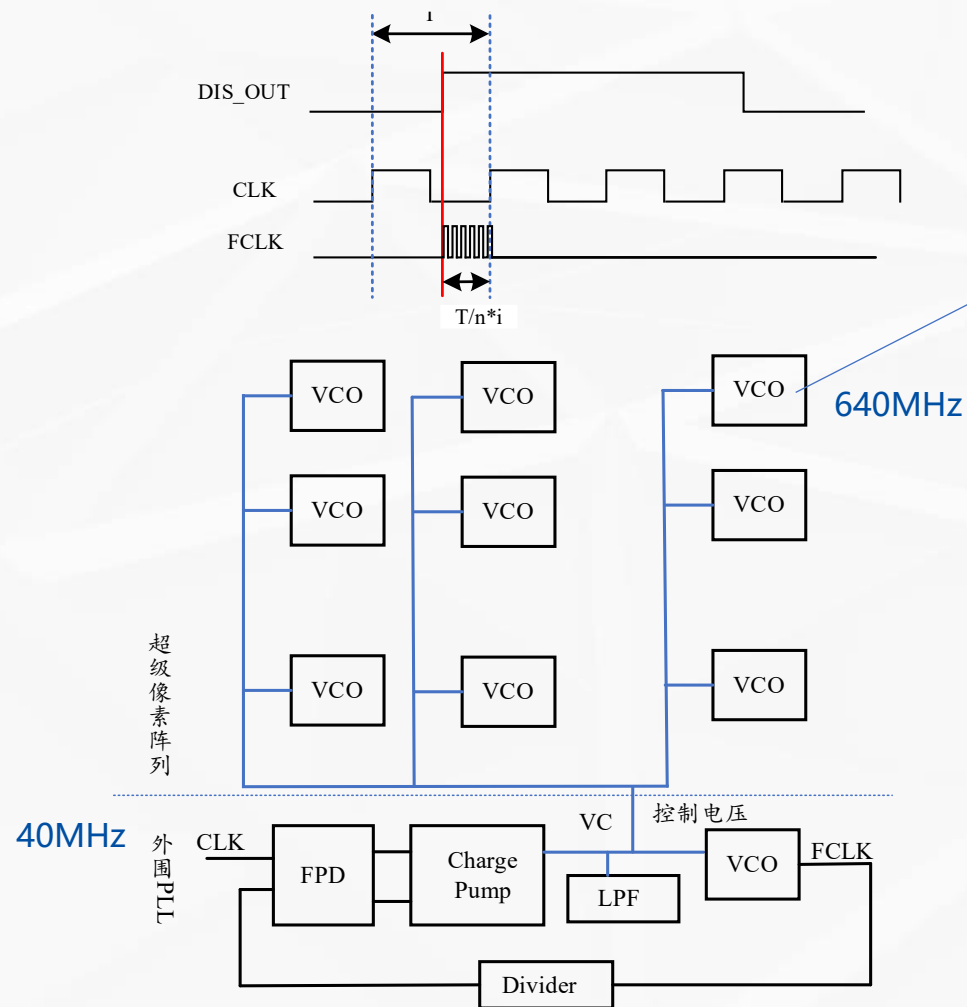
$$ToT \approx \frac{V_P - V_{TH}}{\frac{I_K}{2C_F}} = 2 \frac{Q - V_{TH} C_F}{I_K}$$

TOT测量



TOT vs Q 仿真

2.4 时间测量



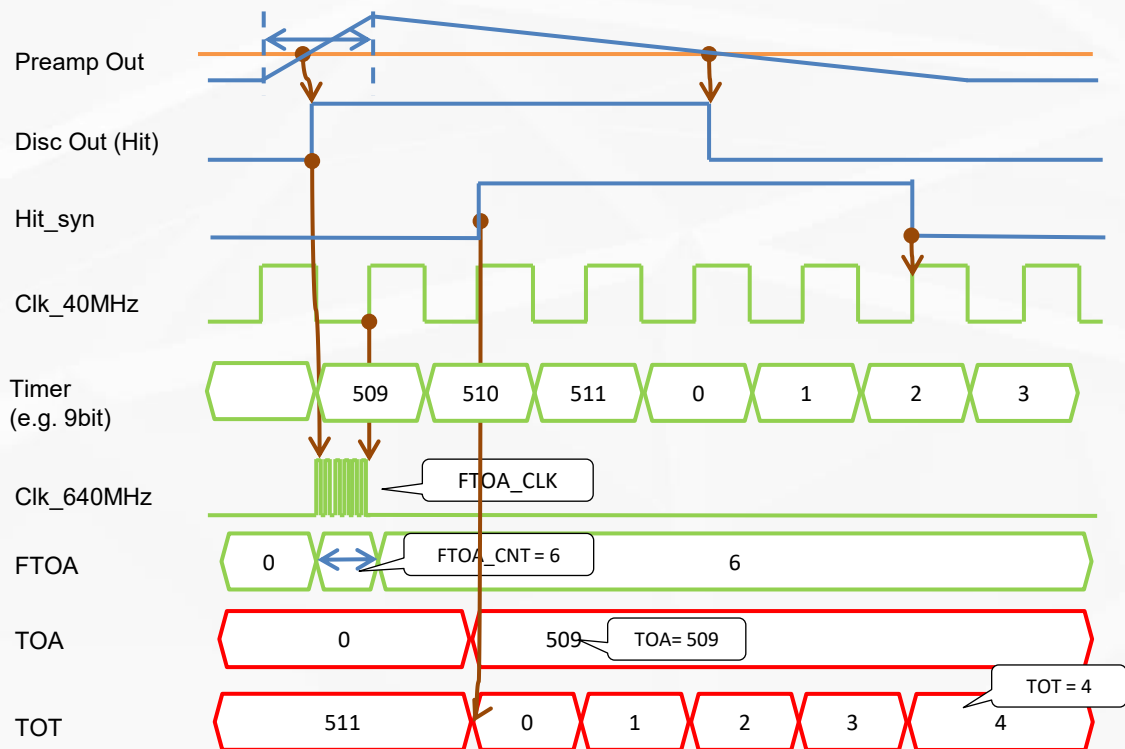
不同工艺角VCO调谐范围仿真 (640MHz)

PLL+像素级VCO

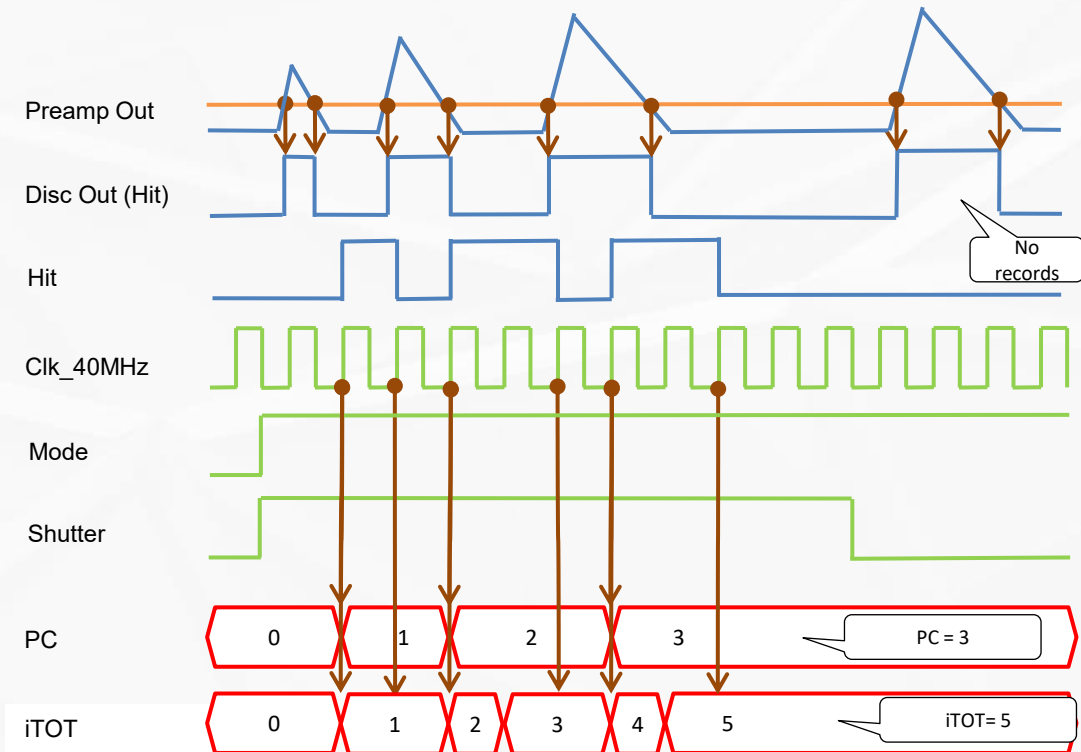
2.5 芯片的功能模式

□ 两种模式：

TOA/TOT模式



PC模式



实现简单，主要优化逻辑和功耗

2.6 仿真结果

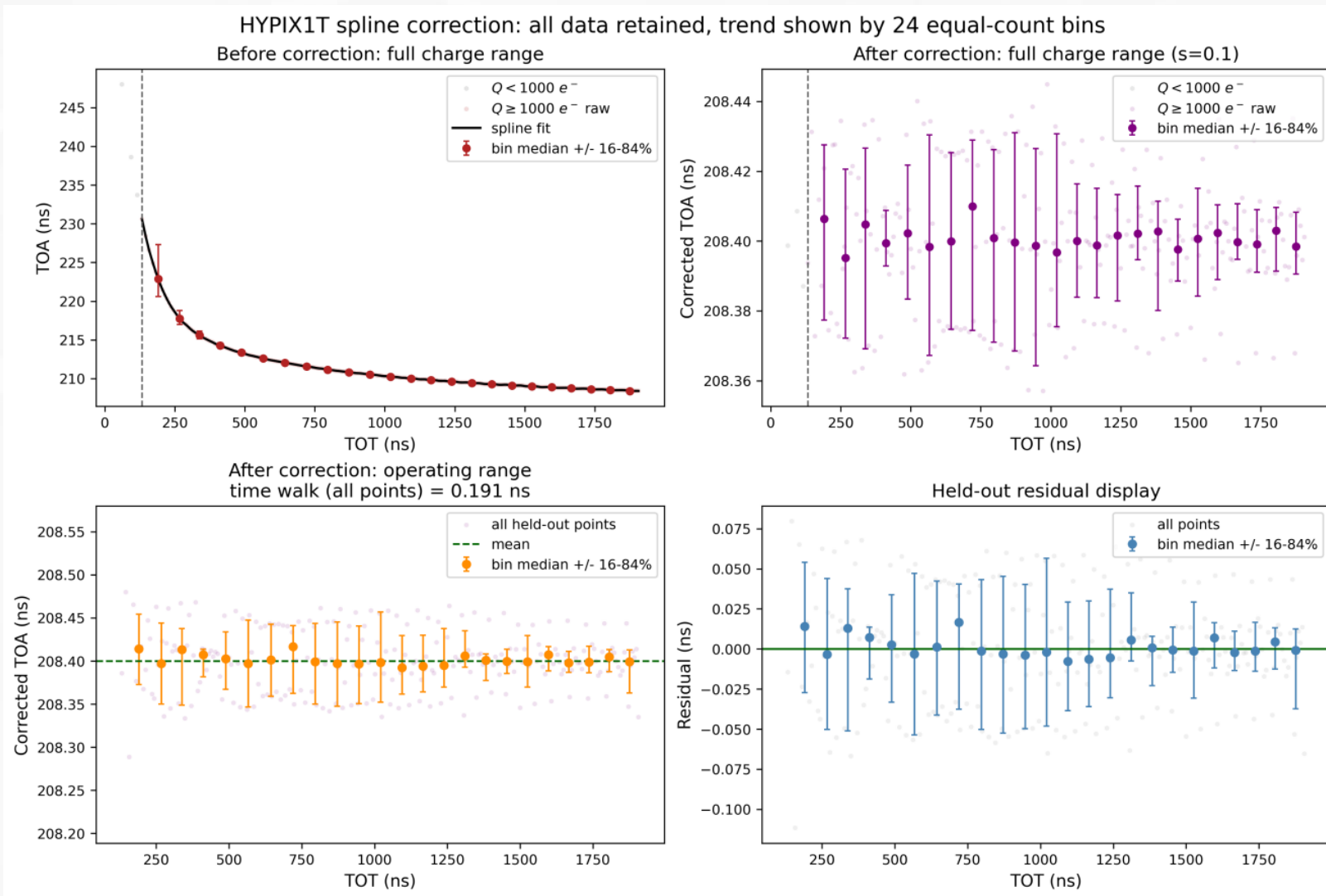


性能参数	HYPIX1T仿真性能	HYPIX1E仿真性能
像素单元尺寸	80 μm ×80 μm	80 μm ×80 μm
探测电荷范围	500e-~25000e-	200e-~3000e-
基线恢复时间	10 μs	20 μs
系统时钟	40MHz	40MHz
FTOA时钟	640MHZ	640MHZ
转换增益	~75ns/ke-	~1250ns/ke-
泄漏电流补偿范围	-2nA~10nA	-50pA~100pA
等效噪声电荷(ENC)	<100e-@ I_{leak} 1nA, C_{in} 60fF	<60e-@ I_{leak} 100pA, C_{in} 60fF
TOA时间游走 (TOT校正前)	40ns	180ns
TOA时间游走 (TOT校正后)	<1ns	<1ns
TOT不一致性	27ns	230n
DAC LSB	4.5ns	12ns

2.6 仿真结果



□ TOT矫正时间游走 (HYPIX1T)



| 2.6 仿真结果

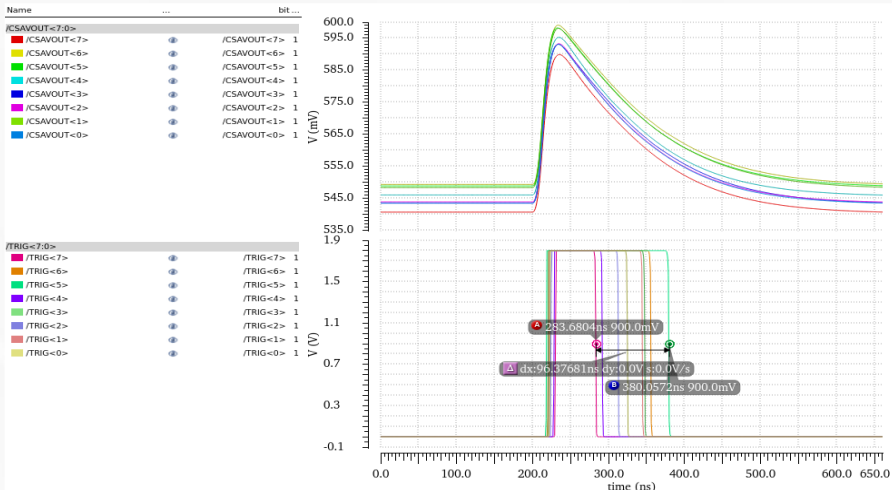
□ 像素不一致性仿真 （HYPIX1T）

TOT校正前后数据对比

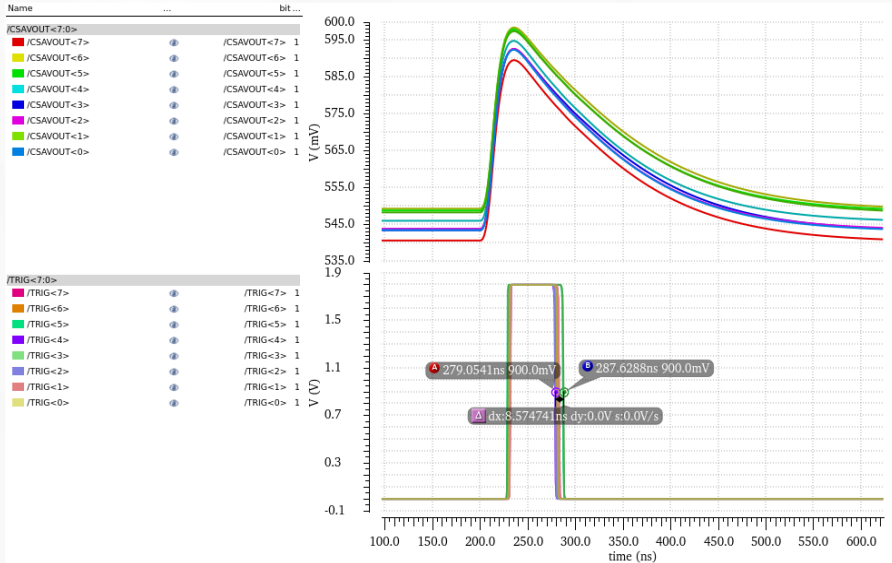
像素序号	校正前TOT/ns	校正后TOT/ns
0	102.46	50.83
1	123.03	51.21
2	88.51	47.53
3	127.25	54.53
4	63.95	47.31
5	161.71	54.58
6	135.77	49.48
7	53.12	52.31

TOT校正前后统计指标数据对比

统计指标	校正前TOT/ns	校正后TOT/ns
标准差	32.47	2.63
像素不一致性	50.46%	7.2%



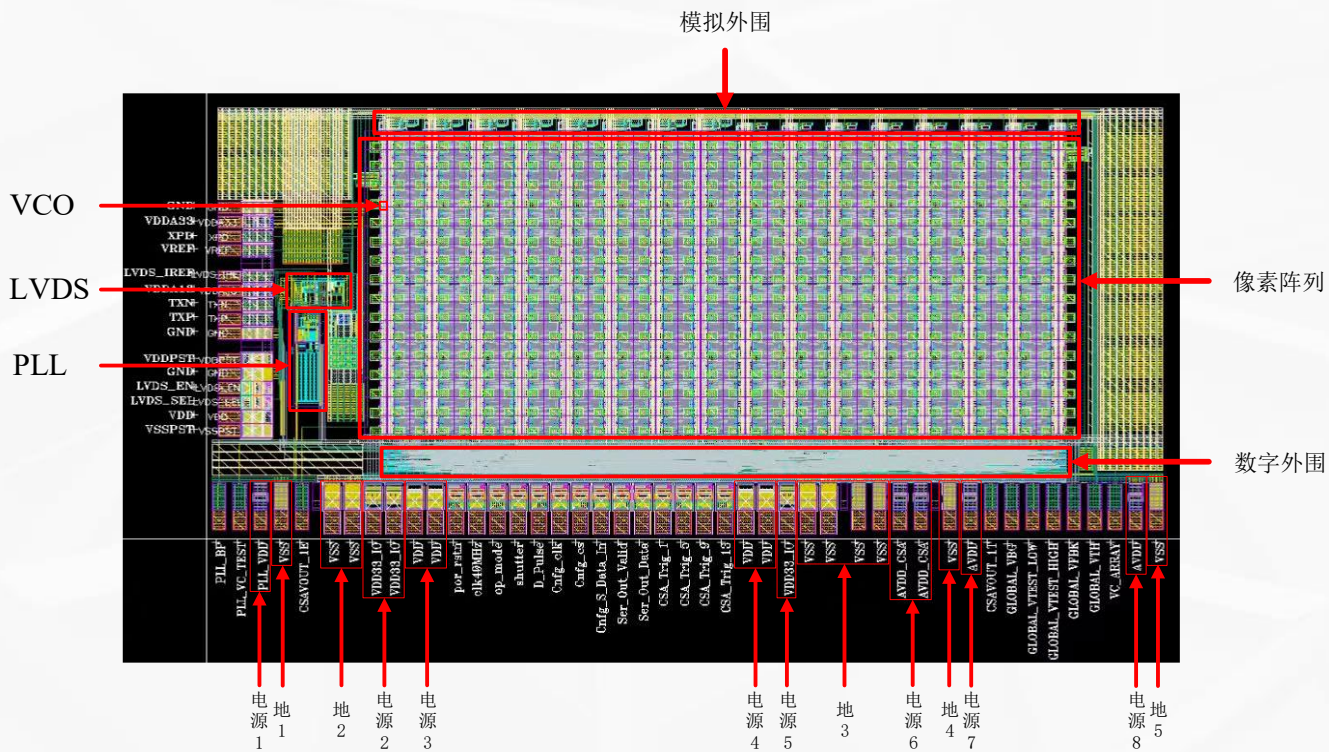
校正前8个像素CSA输出和比较器输出



校正后8个像素CSA输出和比较器输出

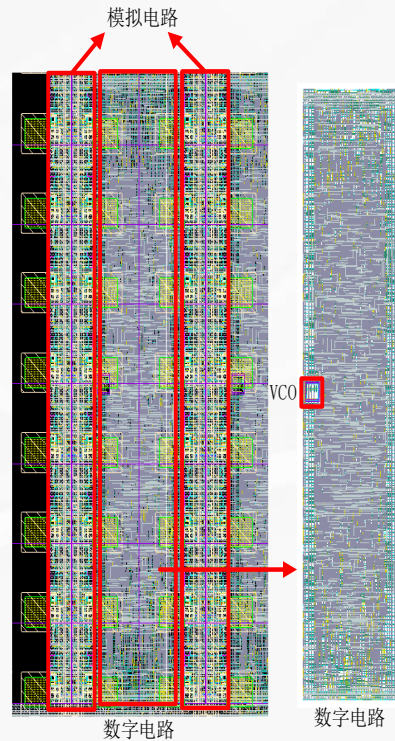


2.7 芯片实现



Hypix芯片整体版图

- 工艺: 180nm Mix-Signal
- 像素阵列: 30×16
- 芯片面积为 $1800\mu\text{m} \times 3400\mu\text{m}$



超级像素版图

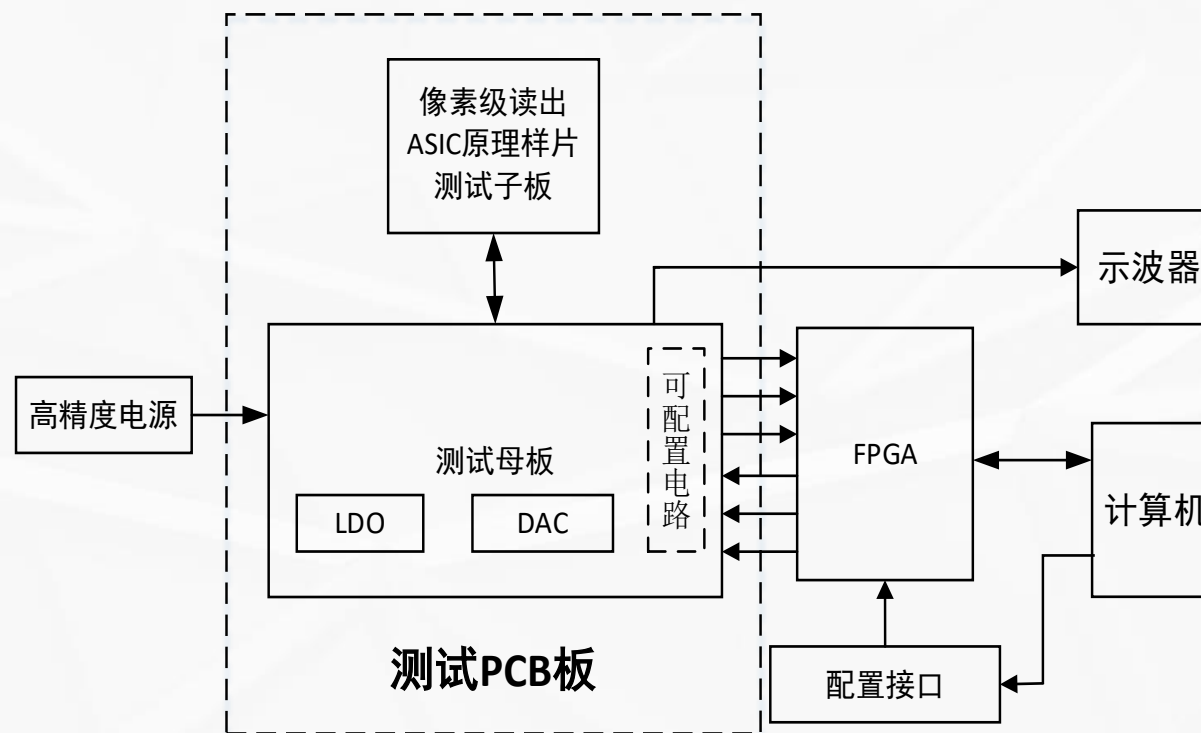
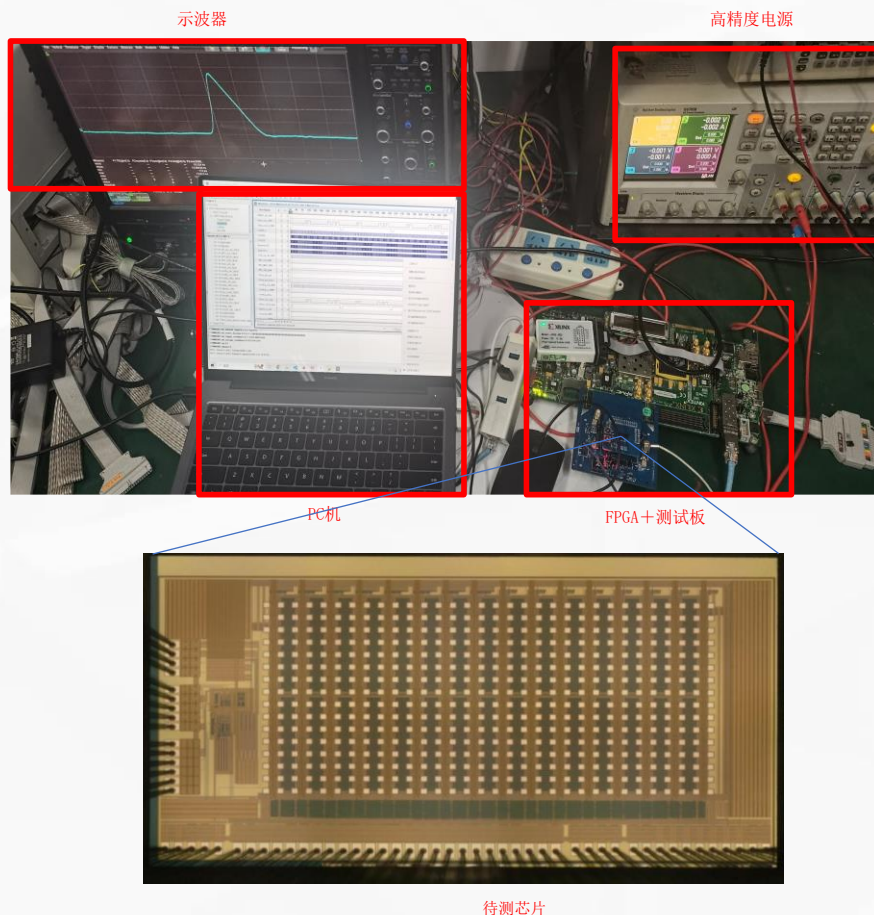
- 超级像素: 2×8
- 单像素面积: $80\mu\text{m} \times 80\mu\text{m}$

/03 测试结果



西北工业大学
NORTHWESTERN POLYTECHNICAL UNIVERSITY

3.1 测试系统

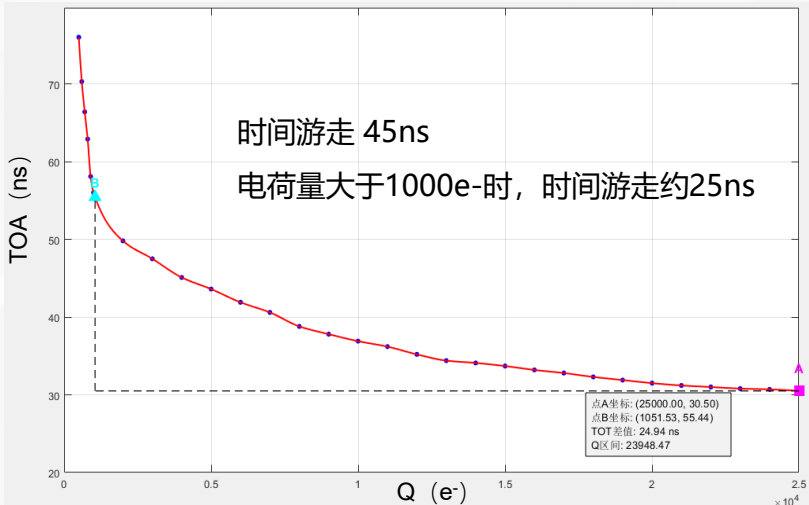


测试系统框图

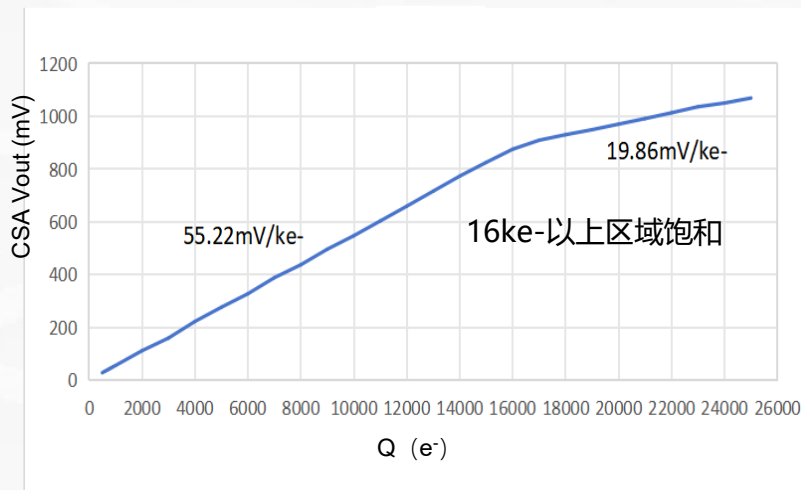
- 板级LDO、板级DAC（提供全局阈值、基准电压、测试电压）
- FPGA开发板配置像素阵列的工作模式、像素内配置（像素DAC、mask、test pulse）等

| 3.2 CSA测试 (HYPIX1T)

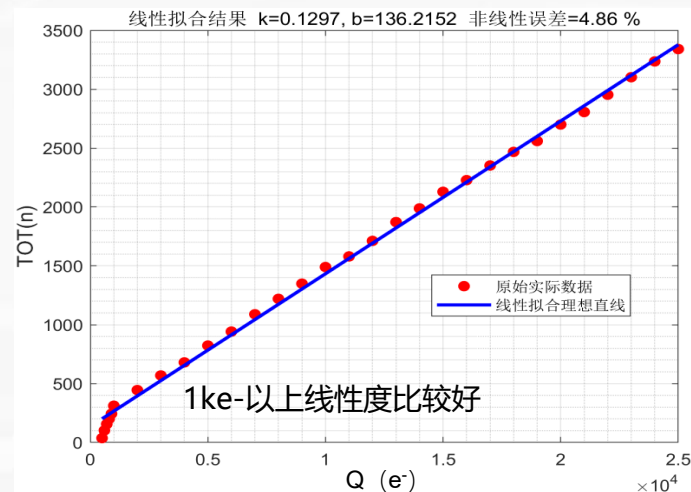
□ TOA、CSA Vout、TOT 输入电荷500~25000e-



TOA测试曲线

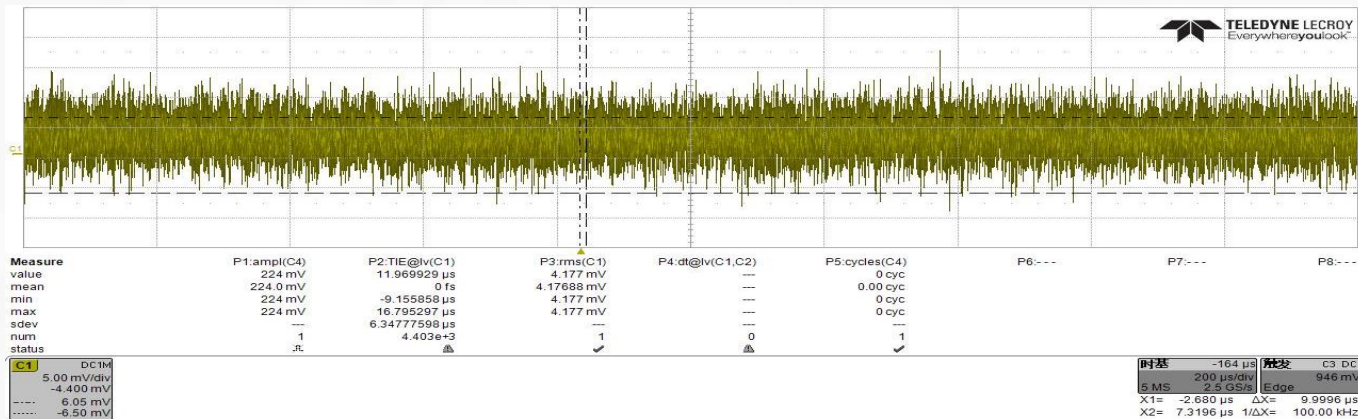


CSA Vout测试曲线



TOT测试曲线

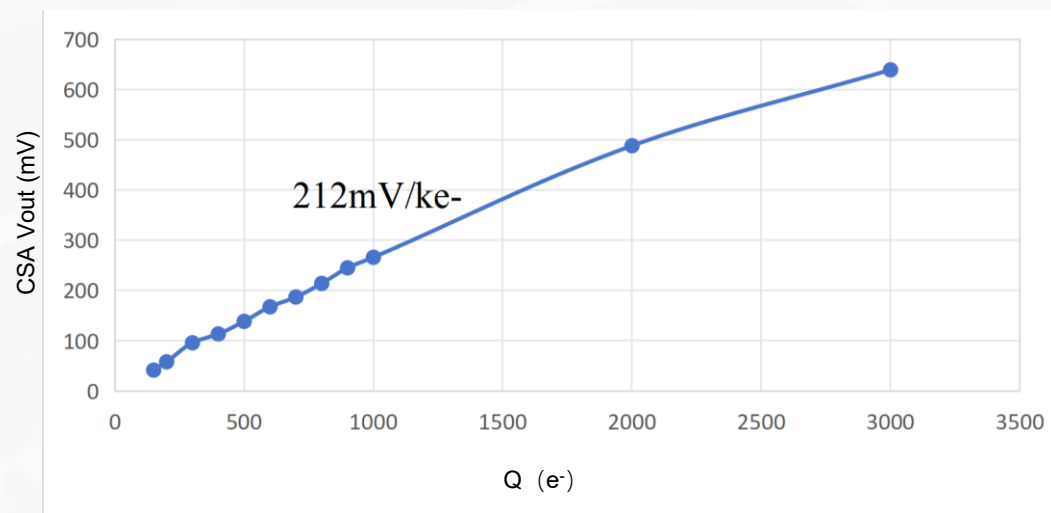
- 基本功能和特性和仿真一致
- CSA增益略高于仿真值, C_F略小于仿真值
- TOT增益均高于仿真, I_k小于仿真值



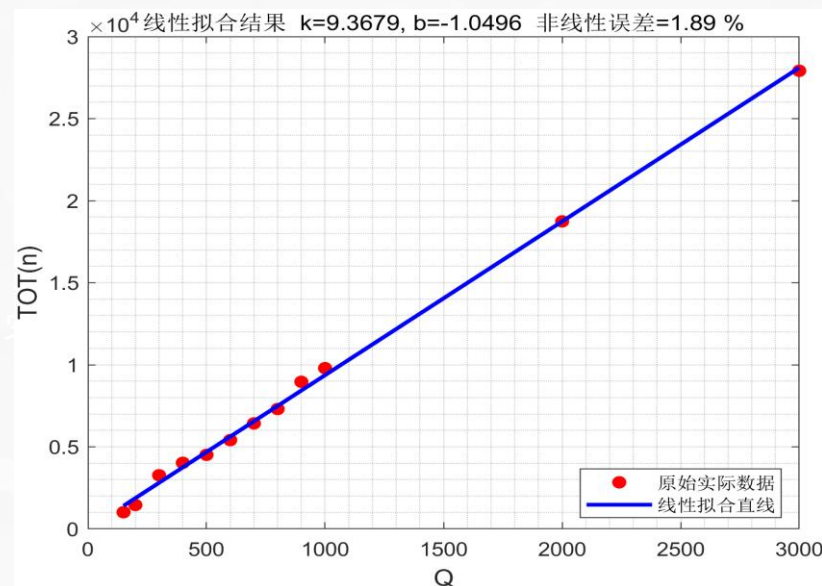
Rms噪声 (~4.18mV, ENC~75e-)

3.2 CSA测试(HYPIX1E)

□ TOA、CSA Vout、TOT 输入电荷200~3000e⁻

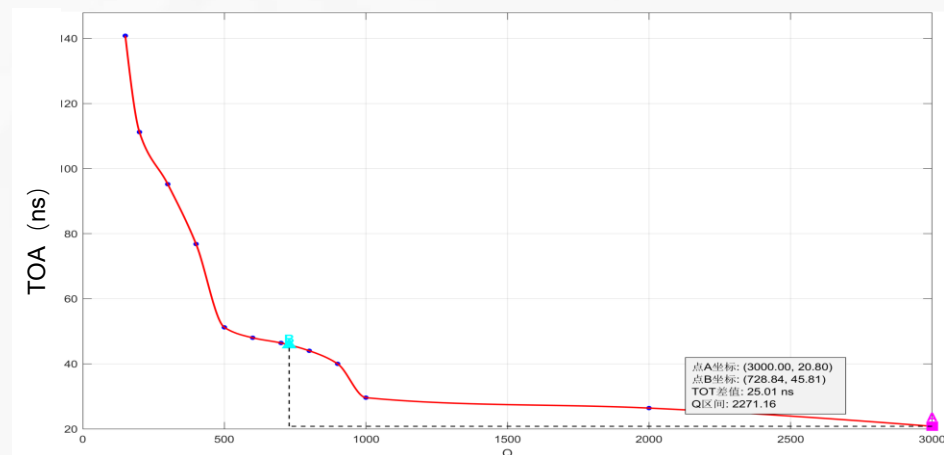


CSA增益曲线



TOT测试曲线

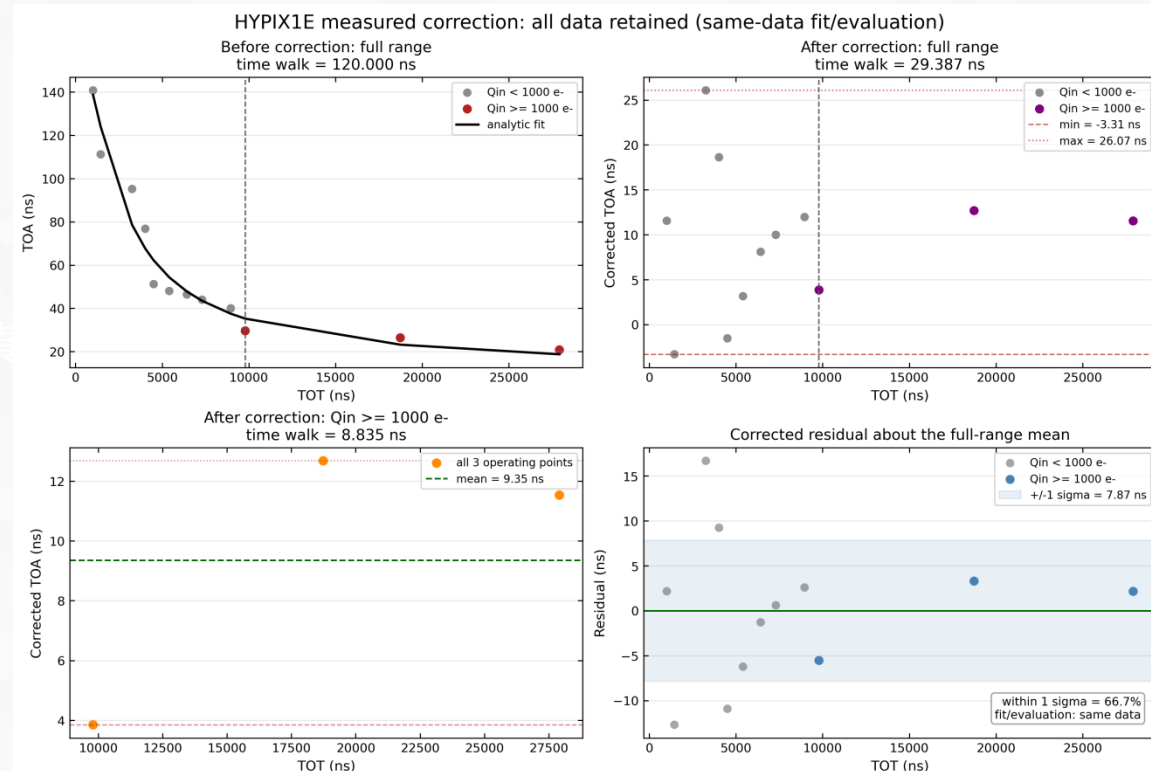
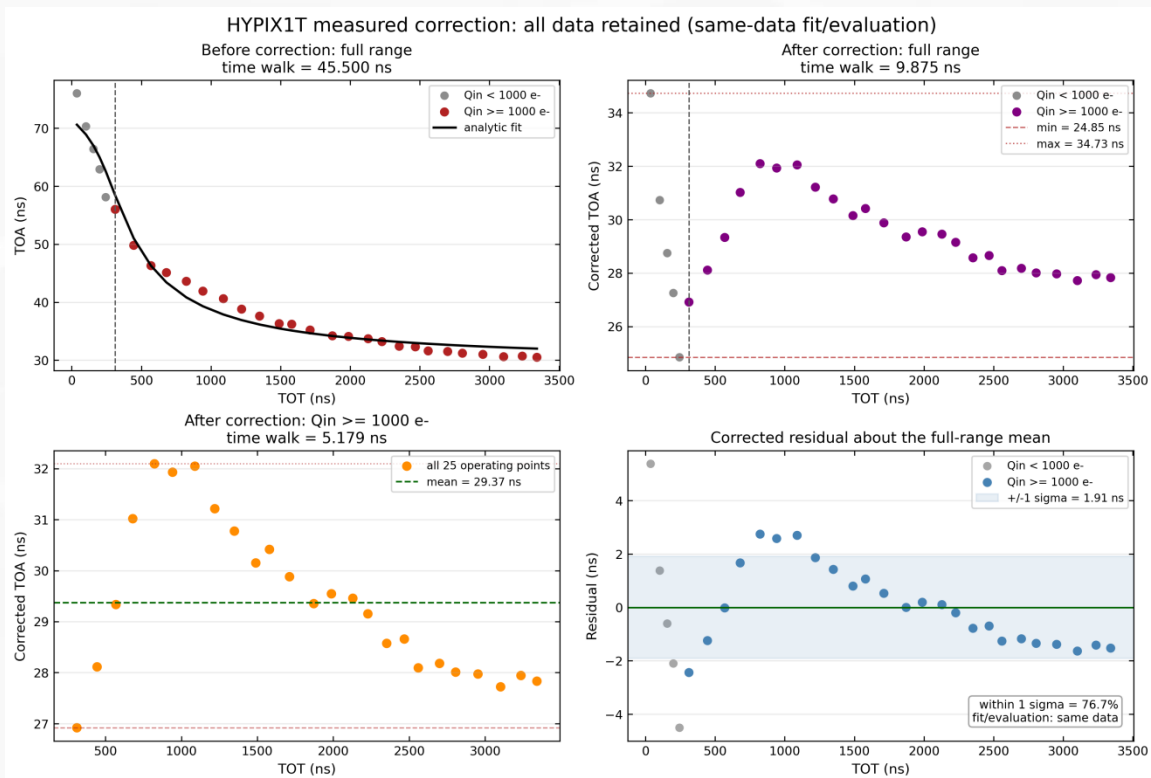
- 非线性误差为1.89%
- 时间游走120ns；电荷量大于730e⁻时，时间游走小于25ns以内



TOA测试曲线

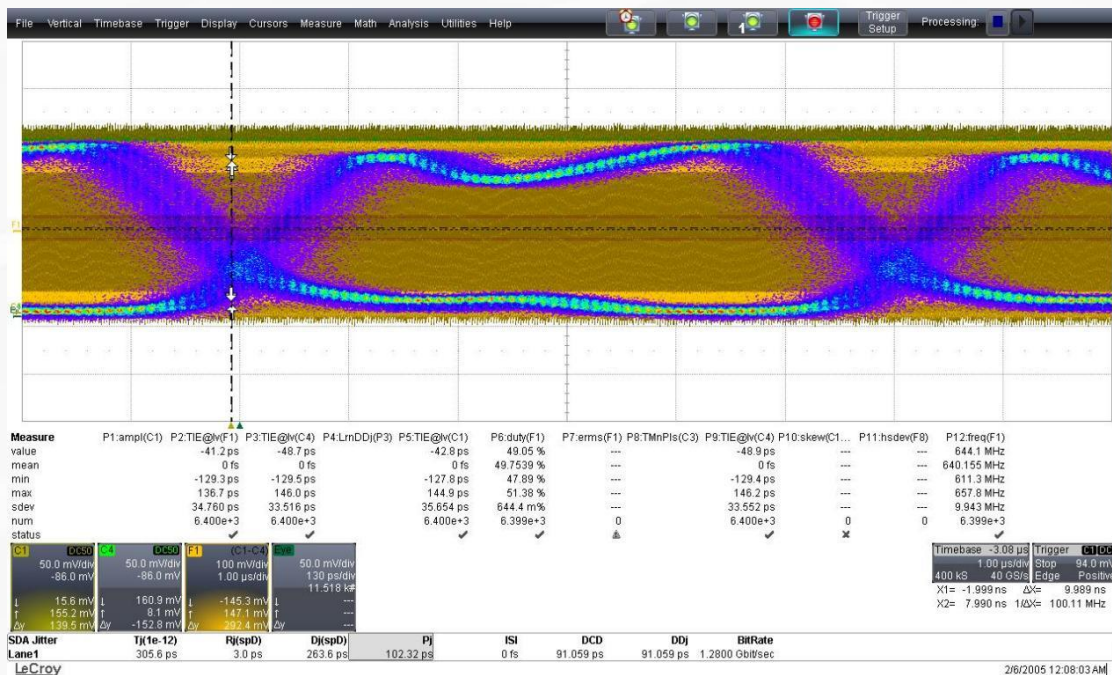
3.3 时间移步矫正

TOT校正TOA的方案

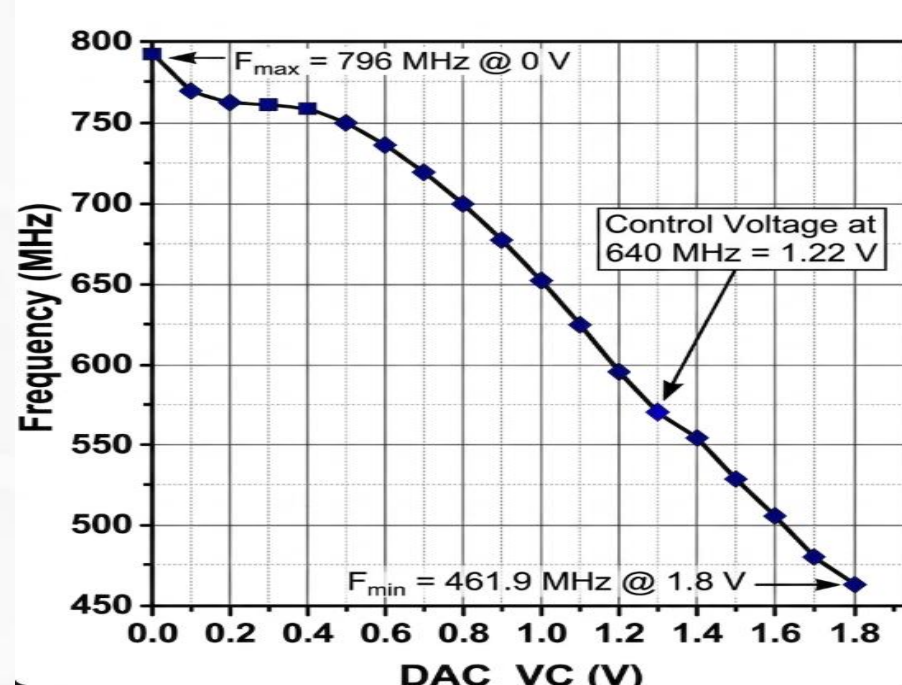


对象	数据与范围	方法	校正前time walk	校正后time walk	校正后误差统计 (σ)
HYPIX1T	实测, 500-25000 e-	TOT反函数 + 解析TOA delay	45.50 ns	9.88 ns	1.91 ns
HYPIX1E	实测, 150-3000 e-	TOT反函数 + 解析TOA delay	120.00 ns	29.39 ns	7.87 ns

3.4 PLL测试



PLL输出波形眼图



VCO调谐曲线

- PLL完成频率锁定，锁定频率为640MHz
- RMS jitter: 3ps



| 3.5 总结

□ 总结

- 完成了一款像素级时间和能量测量的读出电路芯片
- 验证了测量方案的可行性
- 初步评价了模拟前端电路性能。

□ 下一步工作

- 继续完成芯片电学测试
- 和传感器进行联测
- 对接具体应用进行针对性优化，扩大阵列规模

性能参数	HYPIX1T	HYPIX1E
工艺	180nm	
像素单元尺寸	80μm	
时间分辨	1.65ns	
探测电荷范围	500e-~25000e-	200e-~3000e-
基线恢复时间	20μs	100μs
转换增益	~130 ns/ke-	~937 ns/ke-
线性度	<5%	<2%
ENC	70e-	50e-
时间游走（矫正前）	45.5ns	120ns
时间游走（矫正后）	<10ns	<30ns

| 致谢



西北工业大学
NORTHWESTERN POLYTECHNICAL UNIVERSITY

□ 感谢各位西北工业大学校友在校的工作和后期的支持！

乐升半导体 李博

联影微电子 李志军

长鑫存储 赵子崑

联影微电子 樊端阳

联影微电子 张浩楠

华为半导体 何英华

牛芯半导体 林媛静

华为海思图灵 赵泽煊

TOT仿真曲线



西北工业大学
NORTHWESTERN POLYTECHNICAL UNIVERSITY



谢谢大家!

Thank