

中国科学院高能物理研究所
Institute of High Energy Physics, CAS

高时间分辨率TDC的研制

中国科学院高能物理研究所



报告人：蒋辉 导师：叶竞波

指导老师：严雄波、李筱婷、李怀申

日期：2026-04-23

目录

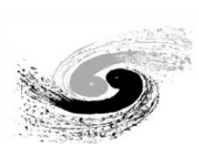
CONTENTS

1 研究背景

2 工作进展

3 研究计划

4 总结



1.1 项目背景

- 高时间分辨率的探测器在医学成像和粒子物理实验中具有重要作用；
- FPMT、SiPM等光电器件具有增益高、噪声低、响应时间快、时间分辨率高（多光子渡越时间展宽（TTS）小于10ps）；
- 需要极高时间分辨率（ps级）的时间测量芯片对探测器信号进行测量。

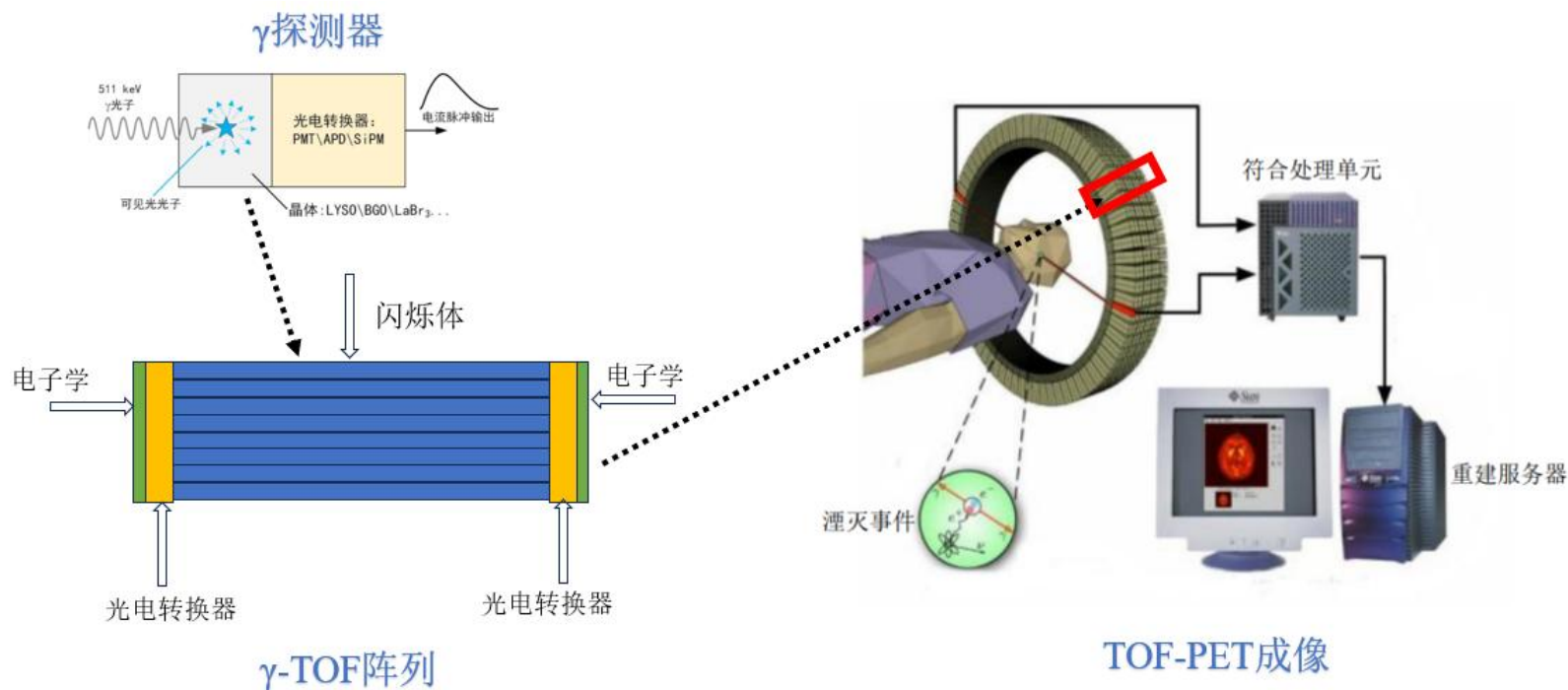
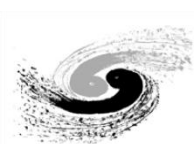


图1：TOF-PET结构示意图



1.2 工作规划

一、游标型TDC (vTDC)

- I. 第一版vTDC流片--已完成 (2025.04)
 - II. 测试--已完成 (功能基本正常, 高分辨率下存在丢码现象)
 - III. 提交文章—已完成
 - IV. 文章修改—正在进行
 - V.
- 26年4月底提交修改后的文章

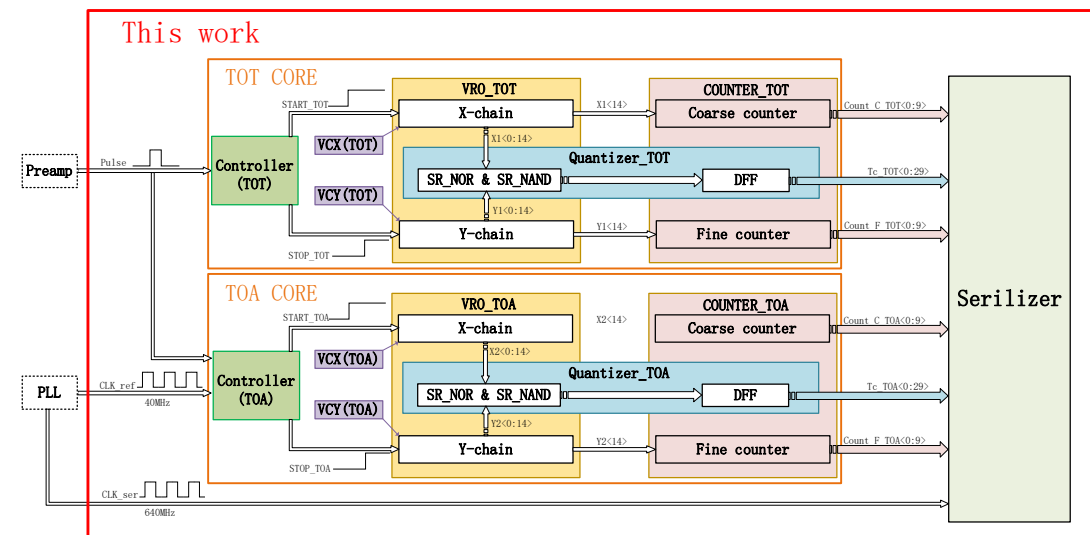


图2: vTDC系统框图

二、伪差分内插型TDC (xpcTDC)

- I. 第一版xpcTDC流片--已完成
 - II. 撰写xpcTDC的设计文档—正在进行
 - III.
- 预计26年8月进行测试

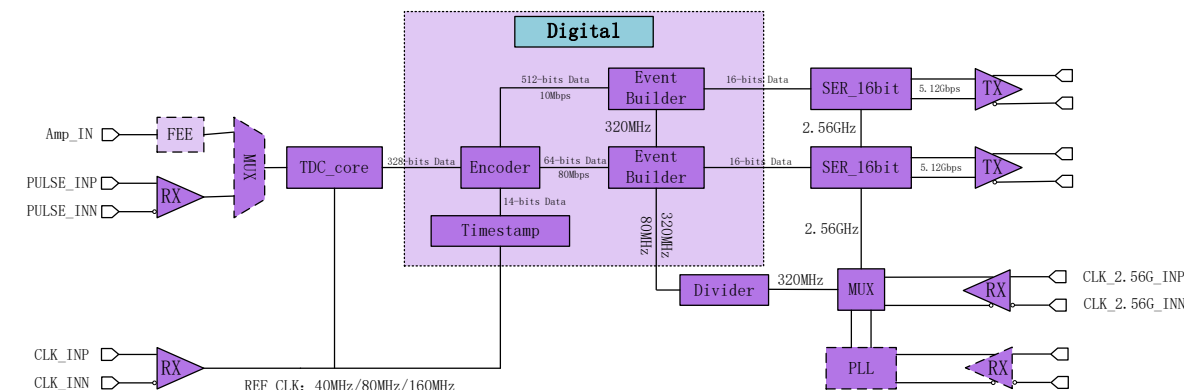
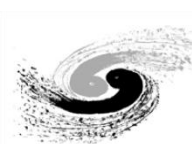


图3: xpcTDC系统整体框图



2.1 xpcTDC方案

- 使用两条使能型反相器链构成伪差分振荡环，使能开始时振荡环开始振荡，可以实现事例驱动的时间测量；
- 每一级振荡信号中间插入5级电阻，实现振荡环的内插，降低TDC的最低有效位（LSB），整体结构如图4所示。

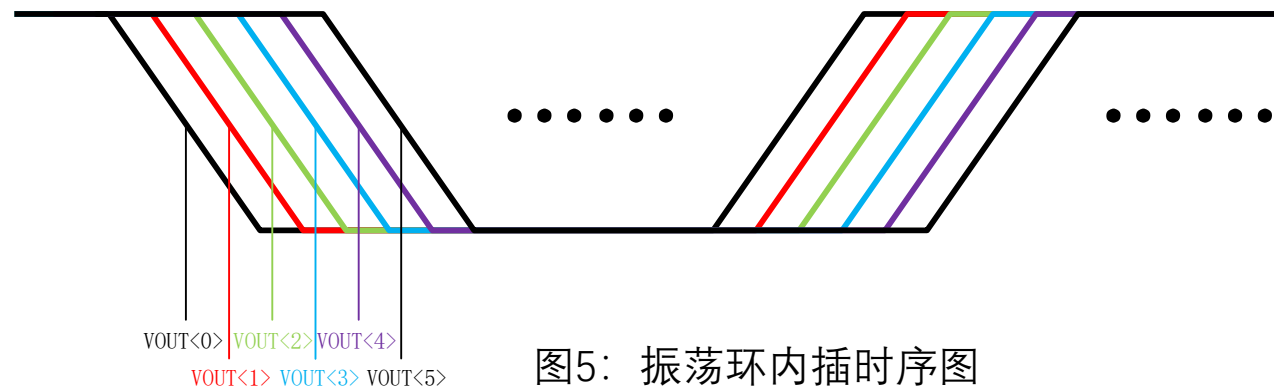


图5：振荡环内插时序图

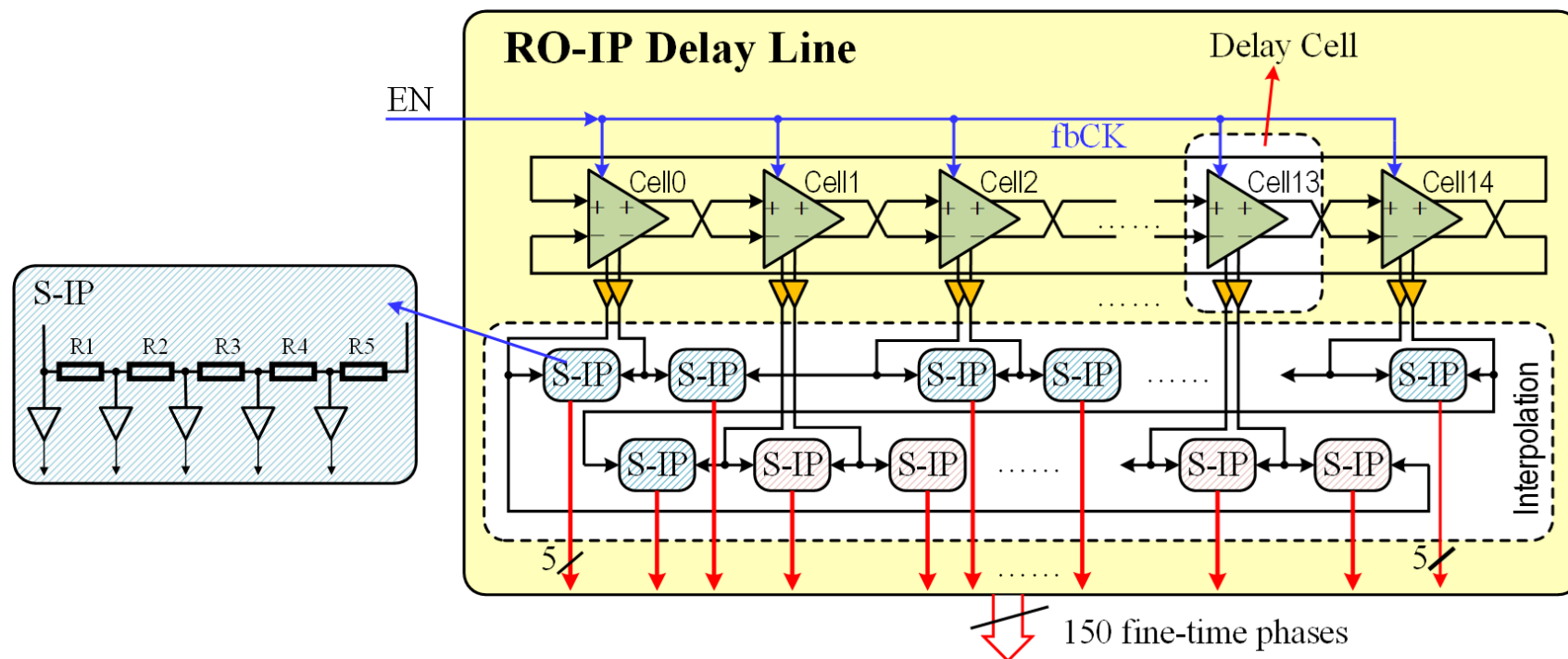


图6：xpcTDC结构示意图

- 内插后的振荡信号如图5所示，通过对这些信号进行锁存即可实现时间的量化。
- 通过内插的方法可以将时间分辨率提高至亚门级。

2.2 核心电路—Controller

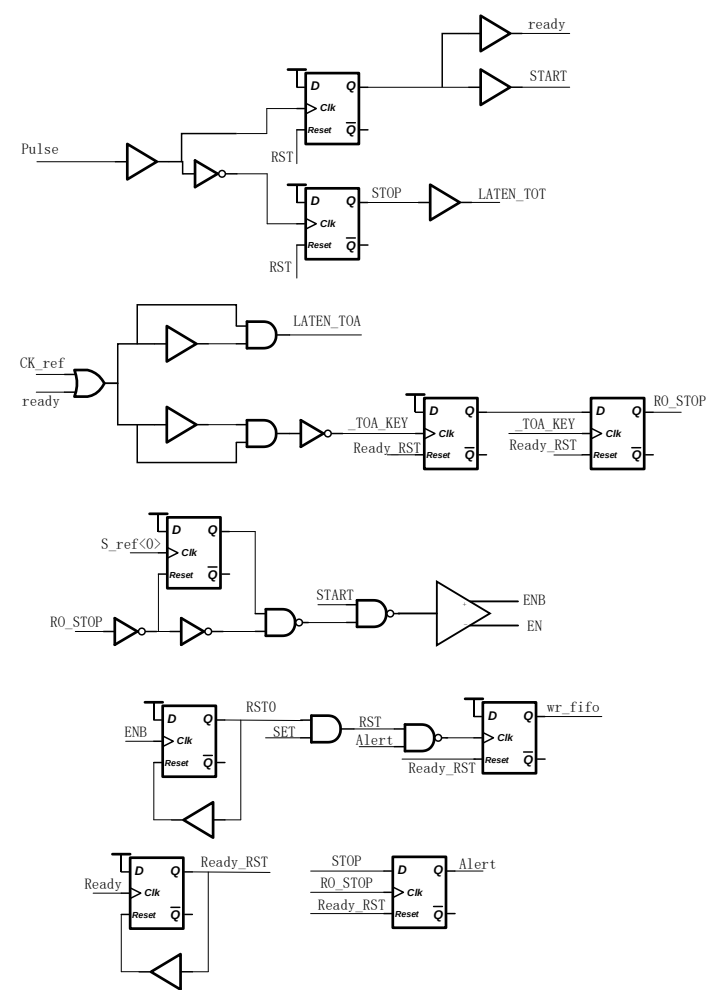


图7：Controller结构示意图

- Controller工作在三种时钟模式下（40MHz、80MHz、160MHz）；
- Pulse前沿到达后，Controller开始工作：提取Pulse前沿、后沿（TOT），并且进行TOA与CAL测量；
- Pulse前沿到达时振荡环开始振荡，CAL测量结束振荡环停止，Encoder与Event Builder开始工作；

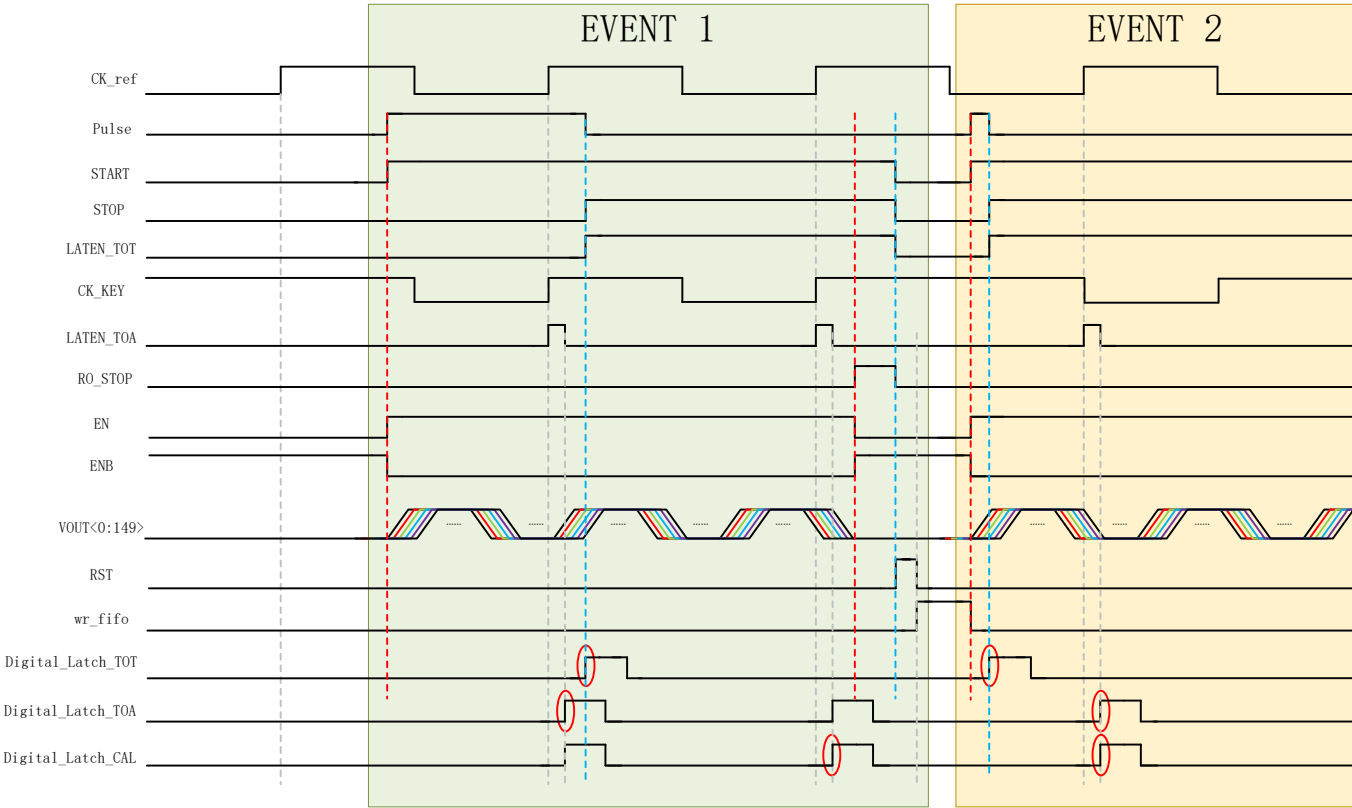


图8：Controller时序图

2.3 数字部分结构

- 数字部分包括Encoder与Event builder两部分。
- 三组TDC量化结果输入Encoder，Encoder将相关编码结果输入Event builder。
- Event builder对原码与编码后的结果分别处理，得到512位数据与64位数据，经过扰码后转换为两组16位并行数据。
- 两组16位并行数据分别通过两个5.12Gbps速率进行输出。

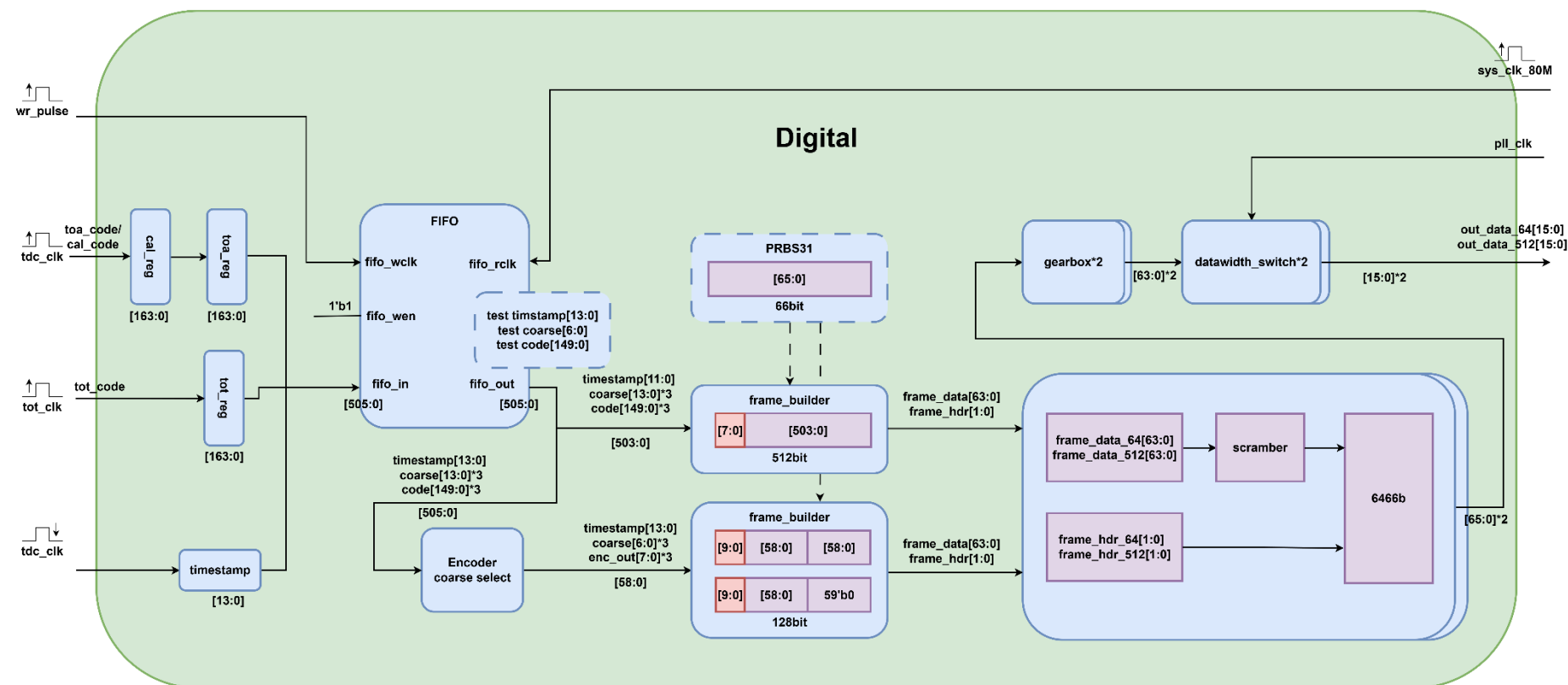


图9：数字模块结构示意图

2.3 核心电路—Encoder

- TDCcore的量化结果包括：
TOT、TOA与CAL三组150位温度码与对应的粗计数；
- 量化完成后Encoder对每组数据进行分别编码，转换为8位细计数与7位粗计数；
- 在Encoder中对EVENT的时间戳进行测量；
- Encoder编码包括对气泡的处理方法，可以处理深度小于10的气泡，当深度大于10时，输出特定值：255。

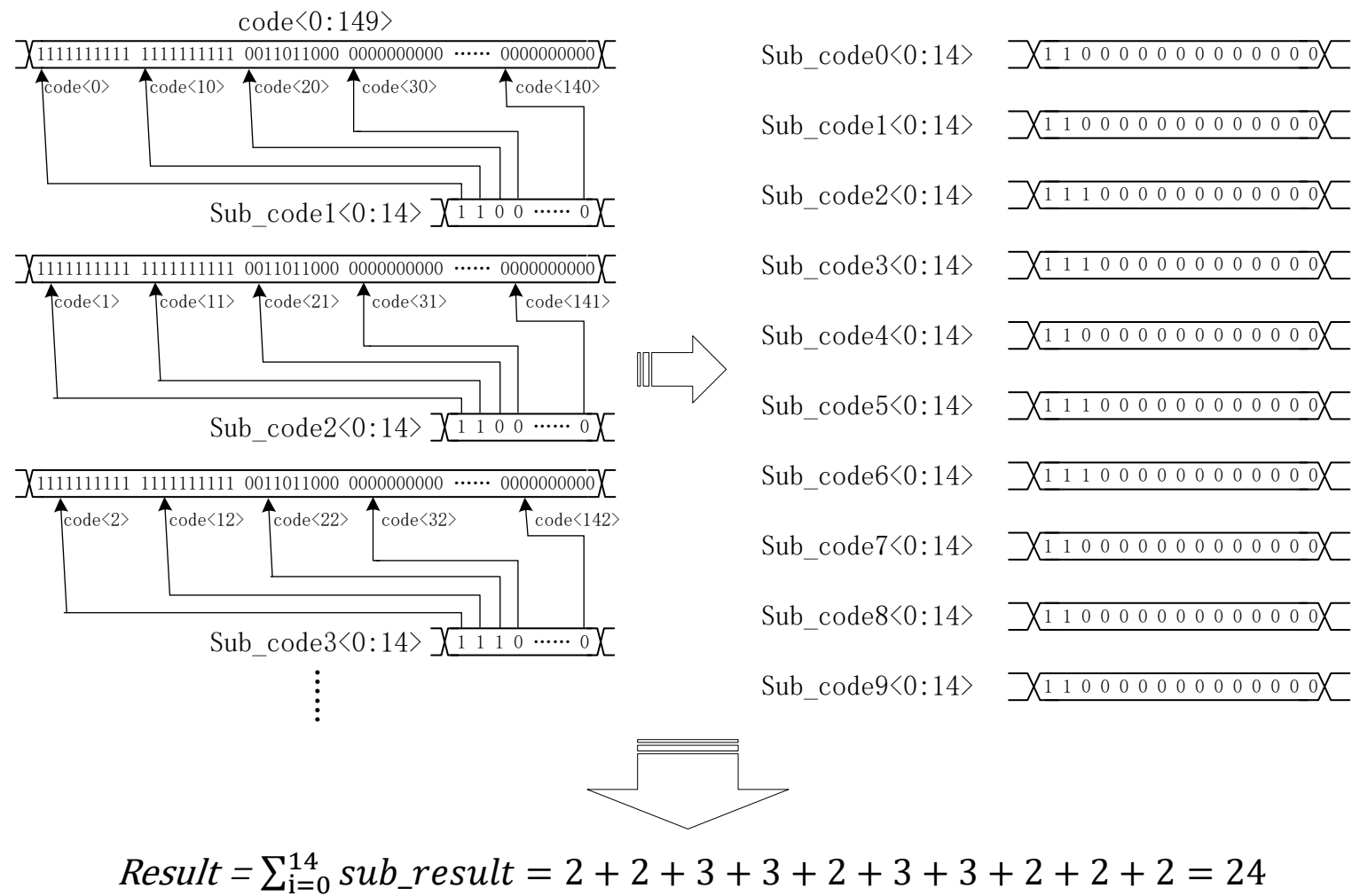


图7：Encoder逻辑图

2.2 xpcTDC版图

- 版图面积：2284*1127um
- 结构：模拟部分：TDCcore + Serializer；数字部分：Encoder + Event builder。

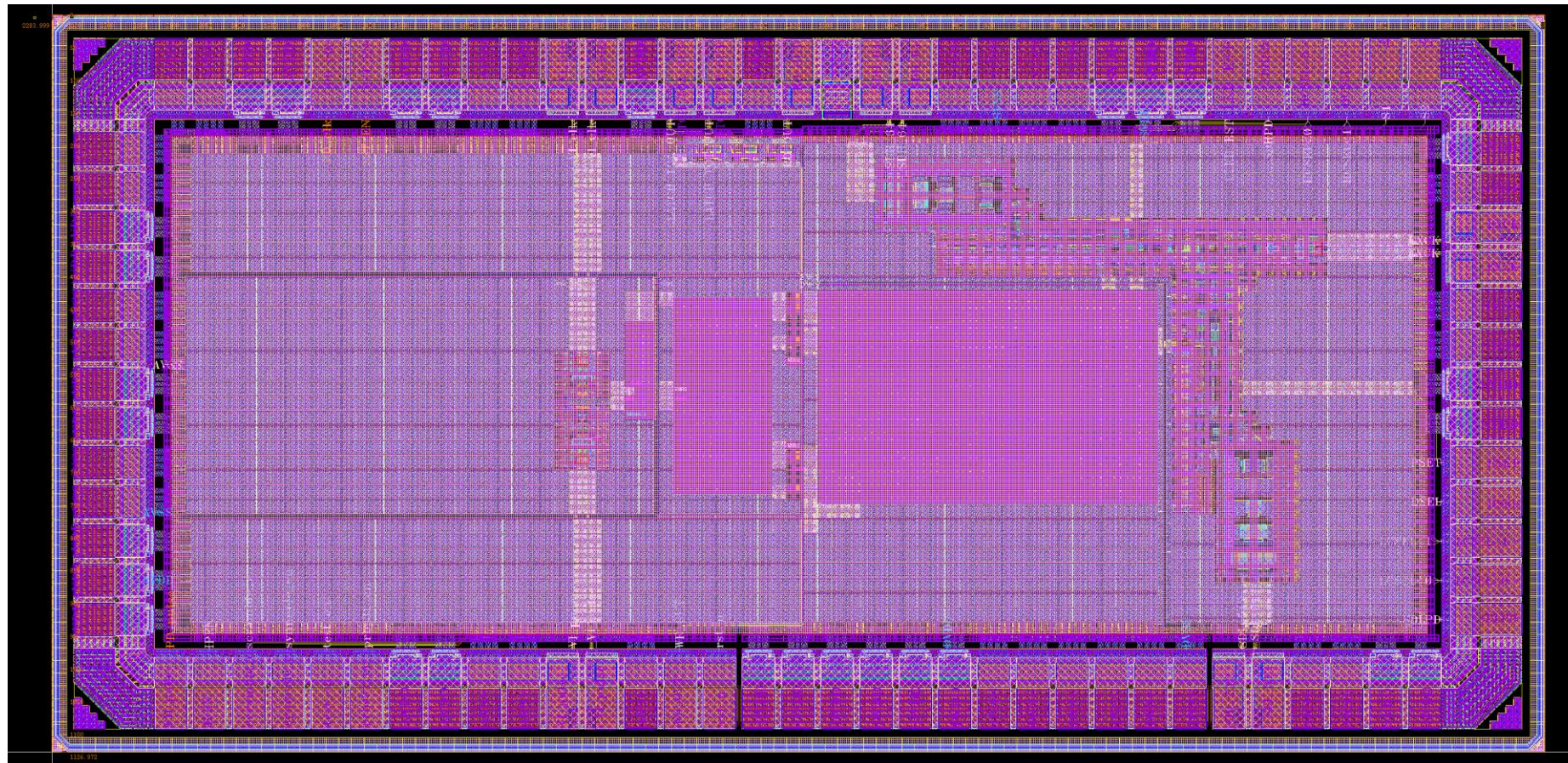


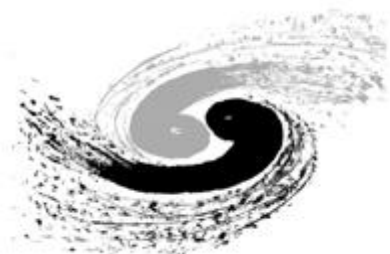
图5：xpcTDC版图

3 研究计划

研究工作	预期成果	时间
✓ 调研各种TDC结构和FPMT项目要求，确定设计方案 ✓ vTDC各模块的设计、仿真、验证	提交流片	2024.7~2025.4
✓ 研究芯片的系统级测试方案，制备测试PCB ✓ vTDC芯片测试	完成芯片测试	2025.4~2025.10
✓ xpcTDC的设计、仿真、验证 ✓ vTDC文章提交	完成功能芯片 产出一篇文章	2025.10~2026.4
✓ xpcTDC芯片测试 ✓ vTDC设计改进	完成芯片测试	2026.4~2026.10
➤ 多通道TDC设计与电子学系统集成 ➤ 电子学系统与探测器系统连接进行测试	完成系统集成	2027年~2028年

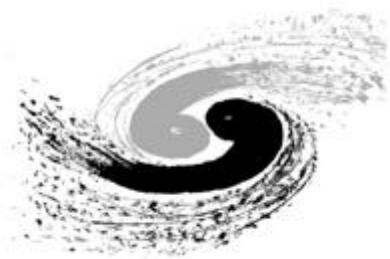
4 总结

- 研究课题：高时间分辨TDC的研制。
- 工作内容：
 - ✓ xpcTDCcore完成流片；
 - ✓ 仿真得到TDC时间分辨率约为6ps；
 - ✓ vTDC文章已返回意见。
- 下一步计划：
 - 撰写xpcTDC的设计文档；
 - 绘制xpcTDC的测试板；
 - 修改vTDC文章。



中国科学院高能物理研究所
Institute of High Energy Physics, CAS

请各位老师指正



中国科学院高能物理研究所
Institute of High Energy Physics, CAS

Backup