

中国科学院高能物理研究所  
Institute of High Energy Physics, CAS

---

# 4月季度考核报告

中国科学院高能物理研究所

---

报告人：黄文豪 导师：叶竞波



指导老师：严雄波，李筱婷，李怀申

日期：2025.4.23

# 目录 ▶

1

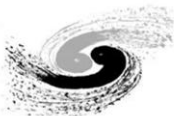
背景介绍

2

工作进展

3

后续工作



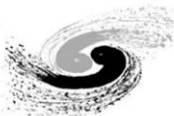
## ■ 定时探测器在粒子物理实验中的应用

- 在粒子物理实验中， $e$ 、 $\mu$ 、 $\pi$ 、 $K$ 、 $p$ 的速度是鉴别它们的关键物理量之一
- tracker系统（OTK、ITK、TPC）做径迹测量→动量 & 飞行时间→速度、质量→粒子鉴别
- 电子学系统50ps的时间分辨，可实现几GeV/c以下的 $p/K/\pi$ 的粒子鉴别

## ■ LATRIC

- LGAD 128通道时间测量读出芯片
- LATRIC0初步实现了30ps的时间测量分辨，基本能满足LGAD的时间测量需求
- 可以进一步通过时间交织技术，对某些信号进行时间上的内插，以实现更高精度的时间分辨

- **LATRICI**（在LATRIC0的基础上进行改进，对SR锁存器锁存信号进行3级内插，做10ps低功耗的TDC）



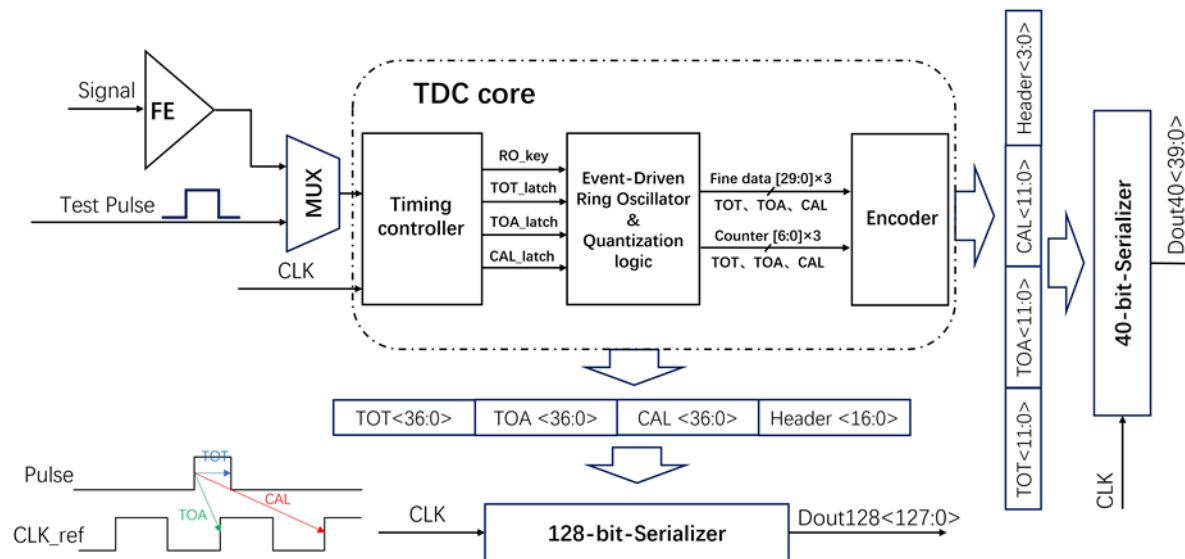
## ■ LATRIC0介绍

### ➤ TDC核——到达时间（TOA）和过阈时间（TOT）测量

- 时序控制器
- 事例驱动型环振及量化逻辑
- 编码器

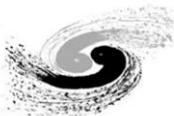
### ➤ 输出逻辑——测量结果输出

- 输出 $TOA_{code}$ 、 $TOT_{code}$ 、 $CAL_{code}$ 码字，即待测信号的量化结果
- 128位串行器输出原始码，40位串行器输出二进制码



## ■ 自刻度功能

- 每一个事例的TOA量化完成后，再等一个时钟周期量化CAL（实际上是两次TOA测量）
- $LSB_{Cal} = T_{CLK\_ref} / (CAL_{code} - TOA_{code})$
- $TOA_{time} = LSB_{Cal} * TOA_{code}$
- $TOT_{time} = LSB_{Cal} * TOT_{code}$



## ■ LATRIC0核心

### ➤ 环振及量化逻辑

- 使能信号RO\_key 为0时，延迟链各与非门输出端状态为：101010101010101

- 使能信号RO\_key 置1时，环振按以下规律开始震荡：

101010101010101

001010101010101

.....

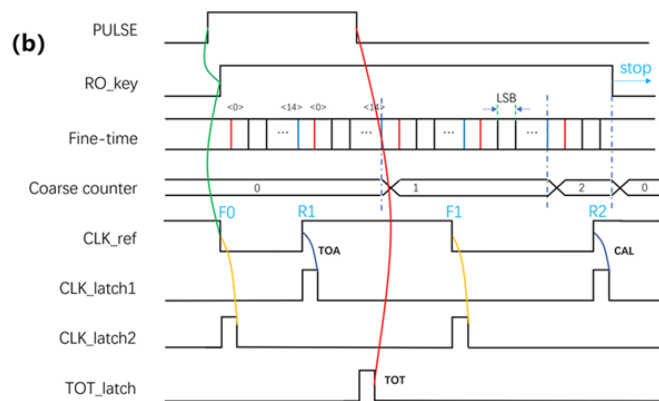
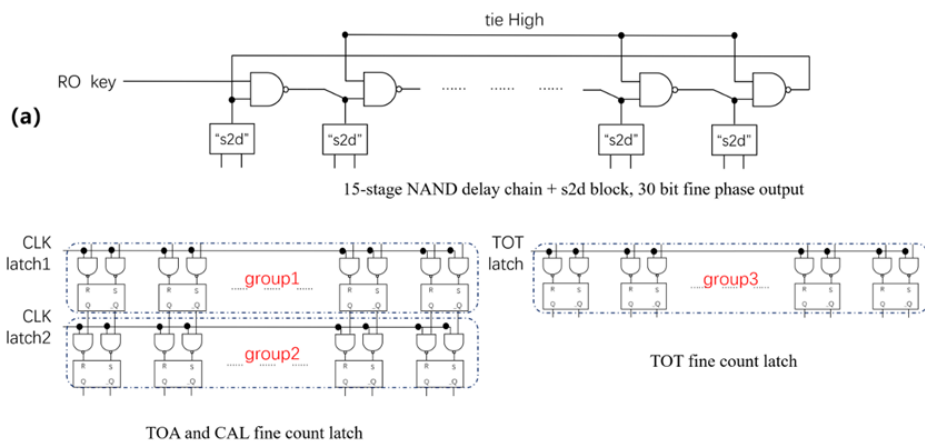
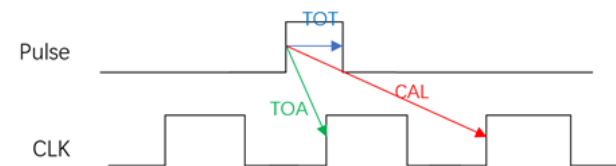
010101010101010

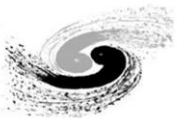
110101010101010

.....

101010101010101

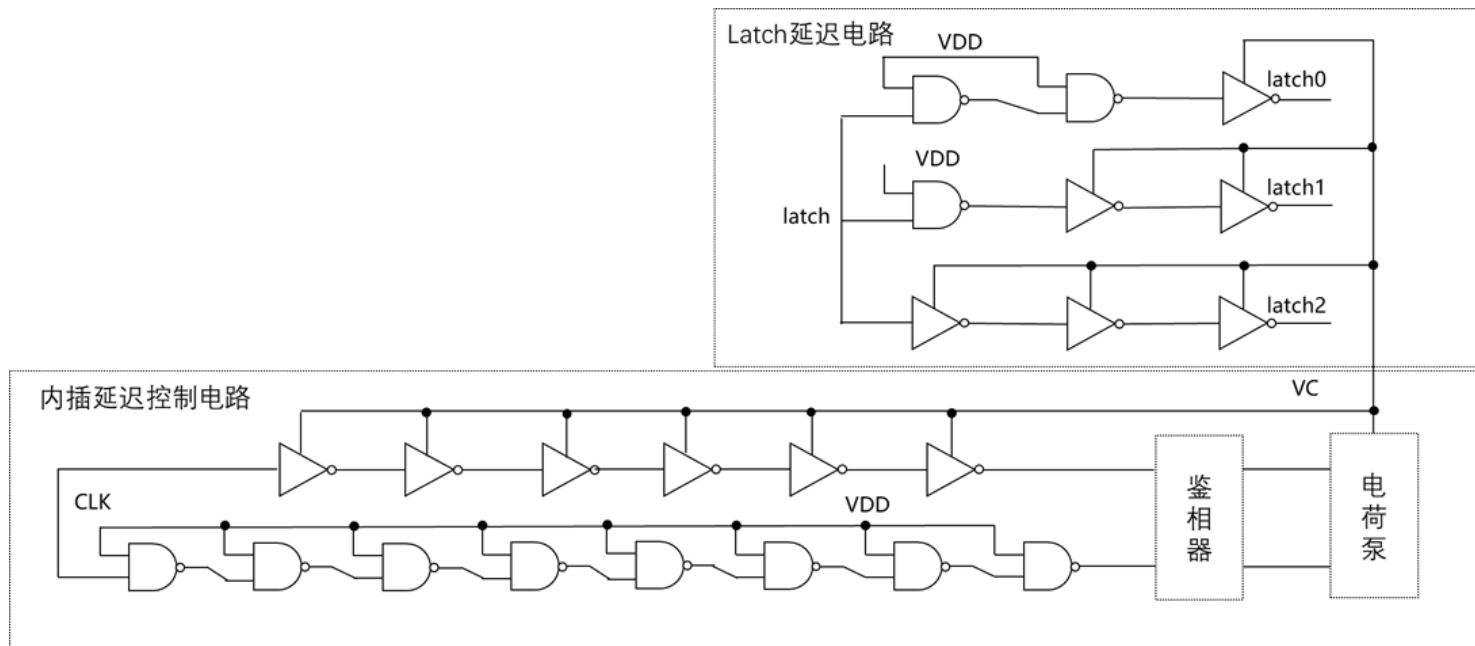
- 15\*3组SR锁存器，实现TOA、TOT、CAL量化和锁存功能

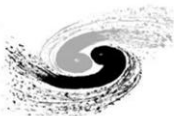




## ■ LATRICI

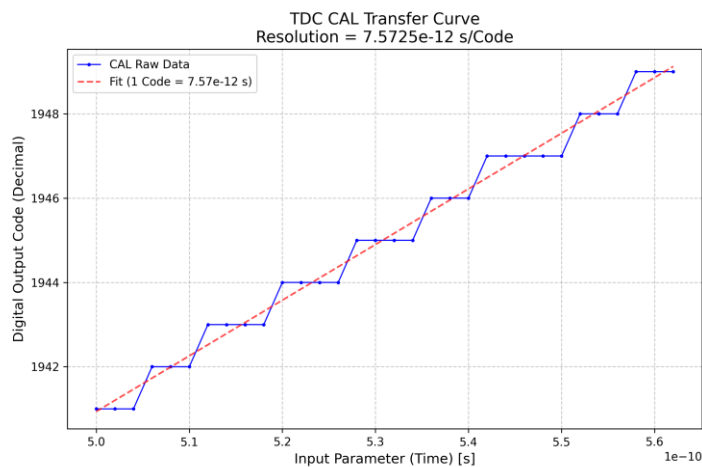
- 在LATRIC0核心的基础上，对锁存器的latch信号进行三级内插，锁存三次，可以使LATRIC0的时间分辨率提升三倍
- 通过使用压控延迟控制单元来调整latch信号之间的延迟，使SR锁存器锁存信号两两之间相差 $\Delta\tau = T_1 - T$ （ $T_1$ 为压控延迟单元延迟， $T$ 为与非门延迟）。通过电压控制使 $\Delta\tau = T/3$ ，可以在原始环振延迟链单元延迟 $T$ 的基础上实现3级内插，得到 $T/3$ 的时间分辨
- 内插延迟控制电路基于DLL原理实现，使6个压控延迟单元等于8个与非门的延迟，此时， $8T = 6T_1$ ，则有 $\Delta\tau = T_1 - T = T/3$ 。



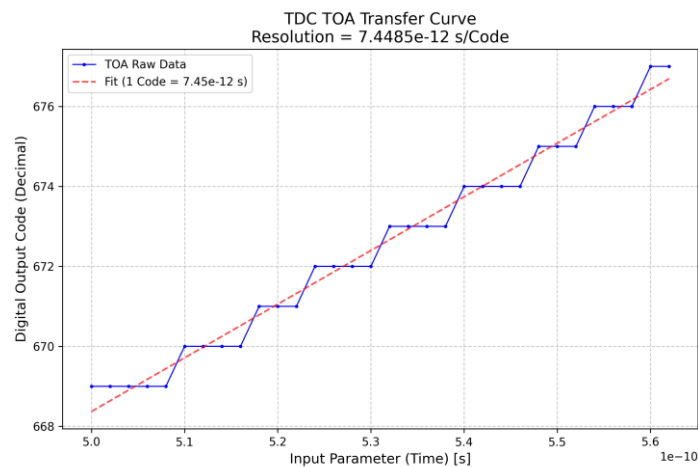


## ■ LATRICI后仿真结果

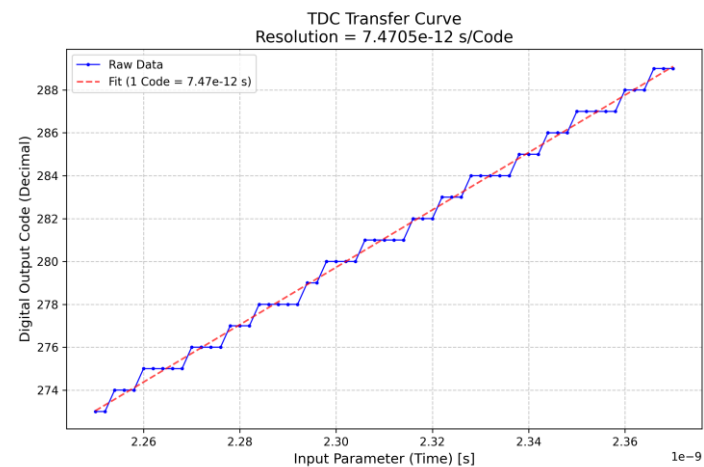
- 以2ps的step扫描CAL，TOA，与TOT转移曲线
- 平均LSB在7.5ps左右，DNL小于0.5个LSB



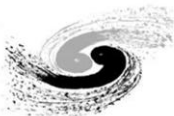
CAL转移曲线



TOA转移曲线



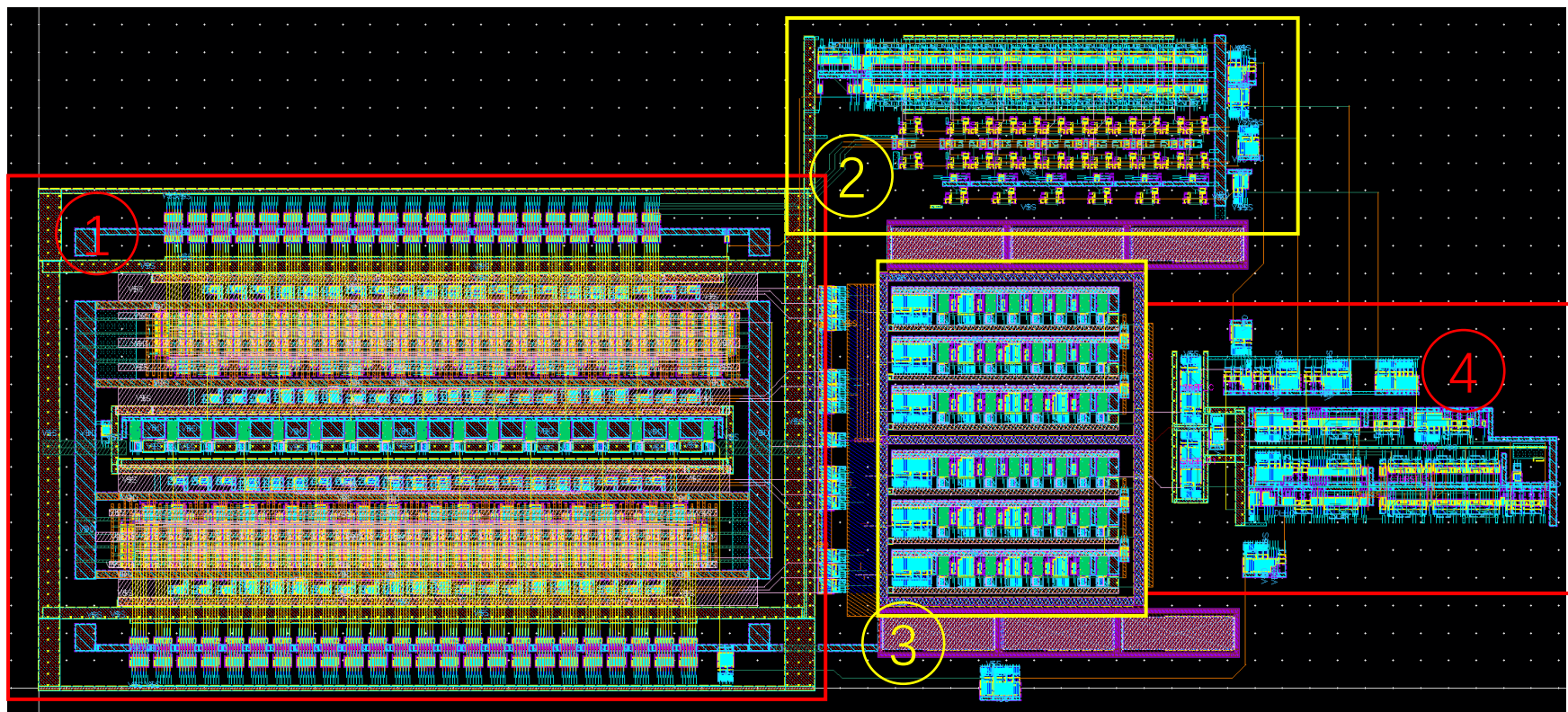
TOT转移曲线

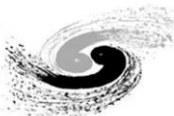


## ■ LATRICI核心版图

- ① RO振荡环和SR锁存器
- ② 粗技术
- ③ Latch延迟电路
- ④ 控制器

TDC核心面积为  
 $274\mu\text{m} \times 117\mu\text{m}$

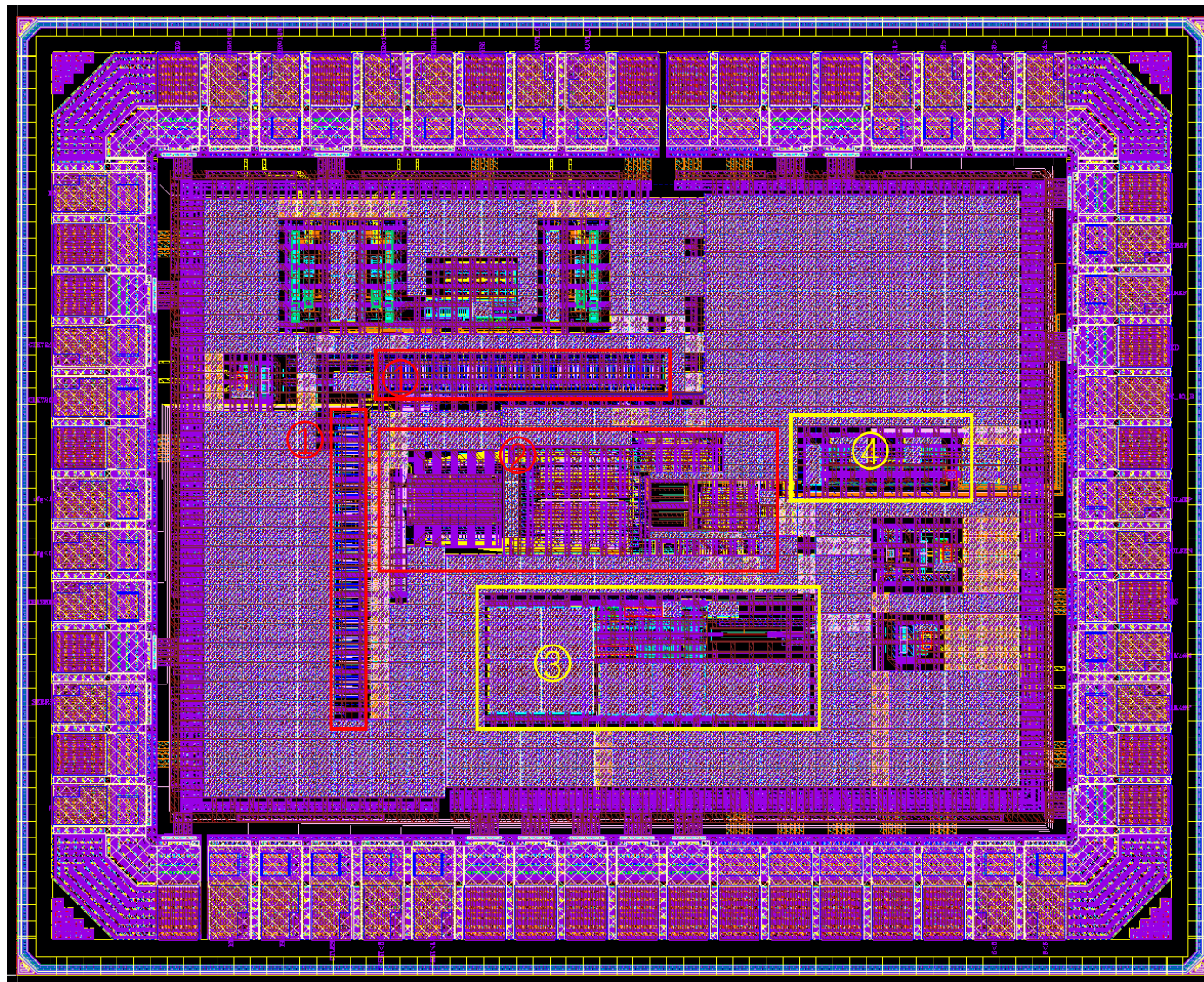




## ■ 顶层版图绘制

- ① 128位串行器
- ② TDCcore
- ③ 内插延迟控制电路
- ④ DAC

该芯片已于2026/4流片



## ➤ 后续计划

- 测试25年10月份制作的芯片，并绘制LATRIC\_I 芯片测试版。
- 二维TCAD仿真工作，投了poster,已被接收。会议信息： 21<sup>st</sup> “Trento” Workshop on Advanced Silicon Radiation Detectors 。poster标题： Design of Monolithic Low Gain Avalanche Detectors (LGADs): A TCAD Simulation Study。文章于26年5月前提交。

Thank You!