

1. 画出保护环终端的器件流程图

应该使用正胶+ clear

正胶分辨率高、图形边缘规整，用来做精细结构刚刚好；

Clear 与正胶的搭配很合适：需注入的区域透光曝光，胶层去除，其余区域遮光保胶；

衬底与漂移层准备：采用 N+ 型 SiC 衬底，通过外延生长制备 N- 型漂移层，为器件提供低掺杂耐压层。

氧化层生长：热氧化工艺生长 100nm SiO₂ 钝化层，保护衬底表面，同时作为后续离子注入的屏蔽层。

光刻与刻蚀：采用正胶光刻工艺，在氧化层上刻蚀出主结与悬浮保护环的注入窗口。

离子注入：通过 Al 离子注入形成 P+ 主结与悬浮保护环，利用保护环分摊主结边缘的电场集中，提升器件击穿电压。

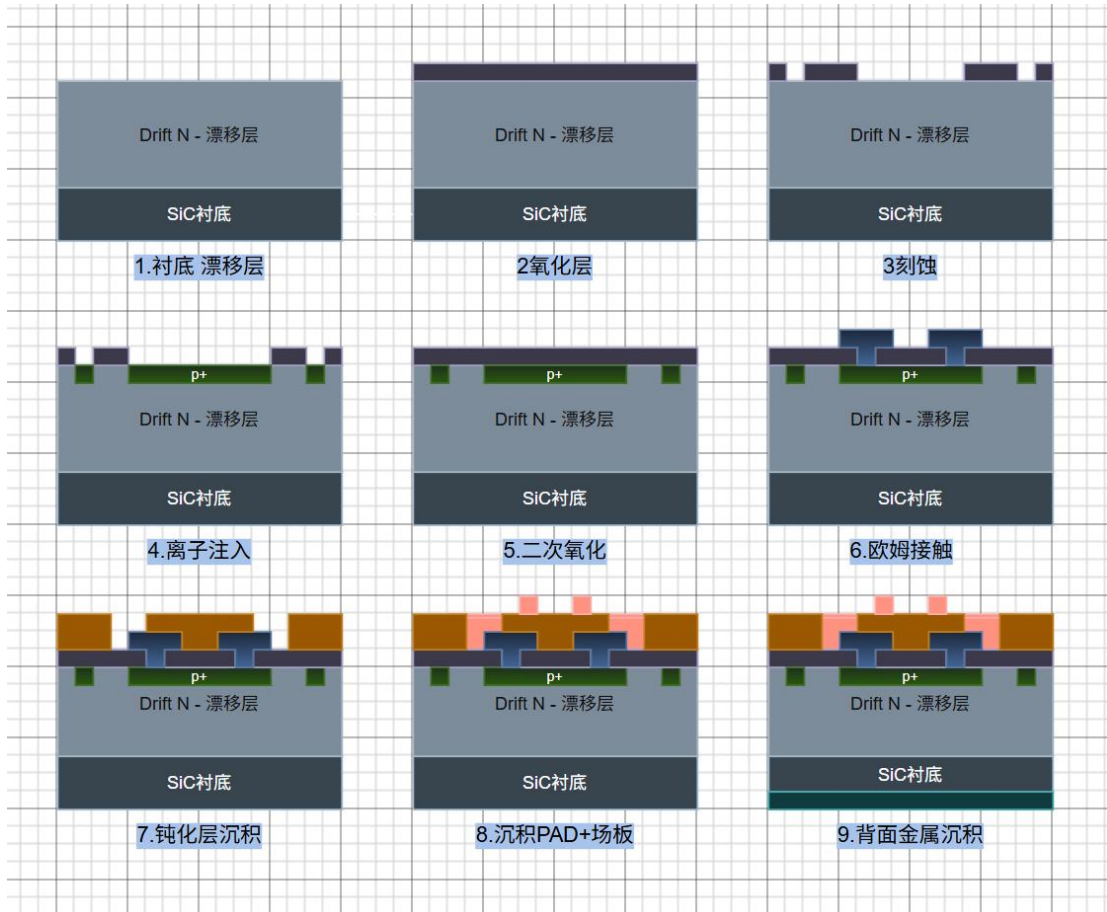
二次氧化：再次生长 SiO₂ 钝化层，修复离子注入造成的晶格损伤，同时钝化器件表面。

欧姆接触制备：通过光刻刻蚀打开接触窗口，为后续金属化做准备，保证电极与半导体的低阻接触。

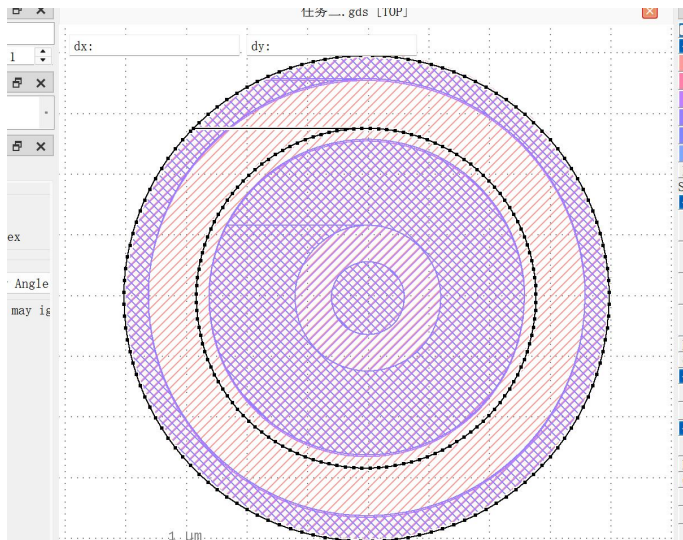
钝化层沉积：沉积 500nm SiO₂ 钝化层，覆盖器件表面，防止杂质污染与表面漏电。

PAD 与场板沉积：制备金属 PAD 与场板结构，进一步优化终端电场分布，提升器件耐压能力。

背面金属化：衬底减薄后蒸镀背面金属，形成器件阴极欧姆接触，完成器件制备。



2. 画出刻蚀终端器件的光刻板



```
# KLayout 脚本：刻蚀终端多层光刻板（直接运行）
# 顶层定义（严格对齐作业要求）
LAYER_MESA = RBA::LayerInfo::new(1, 0) # Mask1: MESA刻蚀层
LAYER_CONTACT = RBA::LayerInfo::new(2, 0) # Mask2: 接触孔层
LAYER_METAL = RBA::LayerInfo::new(3, 0) # Mask3: 正面金属层
LAYER_PASS = RBA::LayerInfo::new(4, 0) # Mask4: 钝化开窗层
LAYER_PAD = RBA::LayerInfo::new(5, 0) # Mask5: PAD焊盘层
LAYER_ALIGN = RBA::LayerInfo::new(10, 0) # Mask6: 对准标记层

# 尺寸参数（单位：µm）
chip_size = 200
mesa_size = 140
contact_size = 80
metal_size = 100
pass_size = 70
pad_size = 60
align_size = 10

# 创建顶层单元
layout = RBA::Layout::new
top = layout.create_cell("Mesa_Etch_Mask")

# 1. Mask1: MESA刻蚀层
mesa = RBA::Box::new(30000, 30000, 30000+mesa_size*1000, 30000+mesa_size*1000)
top.shapes(layout.layer(LAYER_MESA)).insert(mesa)

# 2. Mask2: 接触孔层
contact = RBA::Box::new(60000, 60000, 60000+contact_size*1000, 60000+contact_size*1000)
top.shapes(layout.layer(LAYER_CONTACT)).insert(contact)

# 3. Mask3: 正面金属层
metal = RBA::Box::new(50000, 50000, 50000+metal_size*1000, 50000+metal_size*1000)
top.shapes(layout.layer(LAYER_METAL)).insert(metal)

# 4. Mask4: 钝化开窗层
pass = RBA::Box::new(140000, 70000, 140000+pass_size*1000, 70000+pass_size*1000)
top.shapes(layout.layer(LAYER_PASS)).insert(pass)

# 5. Mask5: PAD焊盘层
pad = RBA::Box::new(145000, 75000, 145000+pad_size*1000, 75000+pad_size*1000)
top.shapes(layout.layer(LAYER_PAD)).insert(pad)

# 6. Mask6: 四角对准标记
align1 = RBA::Box::new(5000, 5000, 5000+align_size*1000, 5000+align_size*1000)
align2 = RBA::Box::new(185000, 5000, 185000+align_size*1000, 5000+align_size*1000)
align3 = RBA::Box::new(5000, 185000, 5000+align_size*1000, 185000+align_size*1000)
align4 = RBA::Box::new(185000, 185000, 185000+align_size*1000, 185000+align_size*1000)
top.shapes(layout.layer(LAYER_ALIGN)).insert(align1)
top.shapes(layout.layer(LAYER_ALIGN)).insert(align2)
top.shapes(layout.layer(LAYER_ALIGN)).insert(align3)
top.shapes(layout.layer(LAYER_ALIGN)).insert(align4)

# 保存图片为gds文件
layout.write("mesa_etch_mask.gds")
puts "多层光刻板已生成，保存为 mesa_etch_mask.gds"

如果双击了还是没反应，或者找不到新建的Macro1，直接告诉我，我给你说更简单的备用方法！
```

课程知识点梳理：

1. 材料制备与晶体生长

硅材料优势：硅凭借储量丰富、成本低、可形成稳定 SiO_2 绝缘层、击穿电压高等特点，成为主流半导体材料，也是本次 SiC 工艺学习的基础参考。

单晶制备方法：直拉法（CZ）是工业单晶硅的主流制备方法，成本低、可制备大尺寸晶圆；悬浮区熔法（FZ）无坩埚污染，纯度更高，多用于高压功率器件的衬底制备。

外延生长技术：同质外延（如 SiC 上长 SiC）晶格匹配度高，缺陷少；异质外延需解决晶格失配问题，可通过斜切衬底实现原子级平整的外延层。

2. 掺杂与表征技术

掺杂工艺：离子注入法可独立控制掺杂浓度与结深，低温工艺对衬底损伤小，是功率器件掺杂的主流技术；扩散法工艺成熟，但结深与浓度控制精度较低，多用于早期工艺。

掺杂表征：四探针法可通过方块电阻推算掺杂浓度，操作简单，适合高掺杂区域检测；SIMS（二次离子质谱）可精确测量掺杂浓度随深度的分布，精度高但属于破坏性测试。

3. 光刻与图形化工艺

光刻工艺：正胶分辨率高，适合高精度图形制备，完整流程包括涂胶、软烘、曝光、显影、硬烘，温度与时间控制直接影响图形精度。

缺陷控制：驻波效应会导致光刻图形边缘出现“狼牙状”起伏，可通过曝光后烘烤（PEB）、添加抗反射涂层等方式抑制。

刻蚀技术：干法刻蚀各向异性好，适合高精度图形转移；湿法刻蚀成本低但易产生侧向钻蚀，多用于大尺寸图形加工。

老师您好，这次科创作业没能按时提交，我先跟您说声抱歉。

作为物理专业的大一学生，这是我第一次系统接触半导体工艺相关的科创内容，目前我们的课程体系里连大学物理上册都还没讲完，固体物理、半导体物理这些相关前置课程也尚未开设，课上您讲的很多内容需要跨学科的基础才能完全吃透，我自己理解起来有不小的断层。因此这次作业准备的过程里，从工艺流程图的绘制、光刻板的设计，到对应工艺知识点的梳理，我都是边补基础边推进，很多地方卡壳了很久，花了比预期多很多的时间去试错、修正。刚好这段时间临近期末，专业课程的复习压力也比较大，没能平衡好期末复习和科创作业的时间，导致最终提交延迟了。这次作业里还有很多做得不够完善的地方，后续我也会趁着假期沉下心，把相关的基础内容系统补一遍，把这次没吃透的地方学扎实，也会更合理规划自己的时间，避免再出现这样的情况，麻烦老师多谅解。