

作业一：画出保护环终端的器件流程图

第 1 步：起始衬底 (Starting Substrate)

材料：单晶硅 (Si)

清洗：RCA标准清洗 (SC-1 + SC-2)

P⁻ 外延层 ~50 μm, $10^{18} \sim 10^{20} \text{ cm}^{-3}$

P⁺ 硅衬底 (Substrate) ~300 μm, 10^{18} cm^{-3}

第 2 步：场氧化 (Field Oxidation — LOCOS)

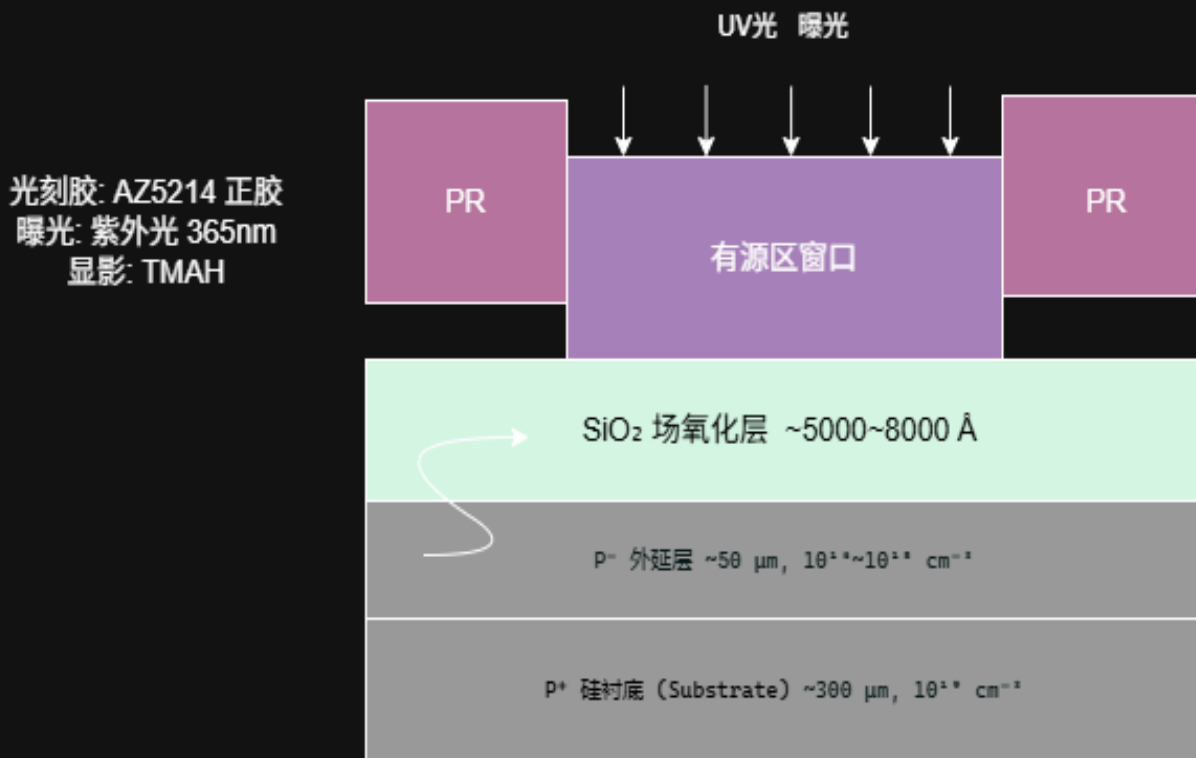
湿氧化 温度：1050°C 时间：2~3 小时

SiO₂ 场氧化层 ~5000~8000 Å

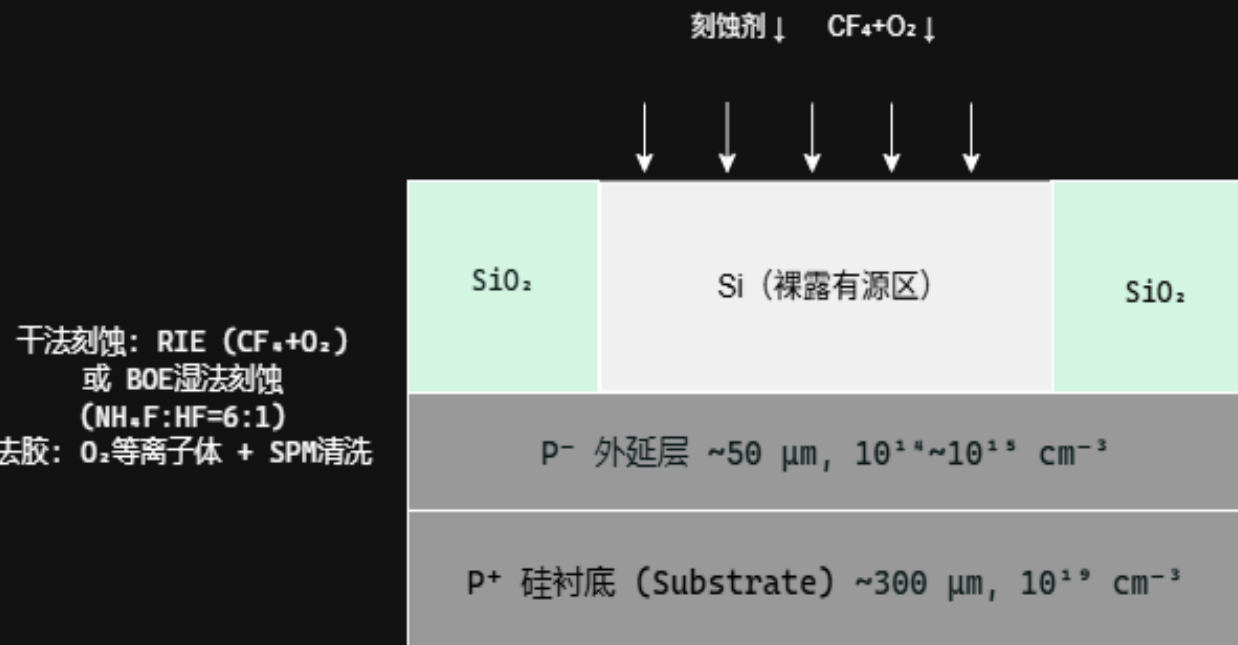
P⁻ 外延层 ~50 μm, $10^{18} \sim 10^{20} \text{ cm}^{-3}$

P⁺ 硅衬底 (Substrate) ~300 μm, 10^{18} cm^{-3}

第3步：第一次光刻——定义有源区 (Active Area Mask)



第4步：刻蚀氧化层 + 去胶 (Oxide Etch + PR Strip)



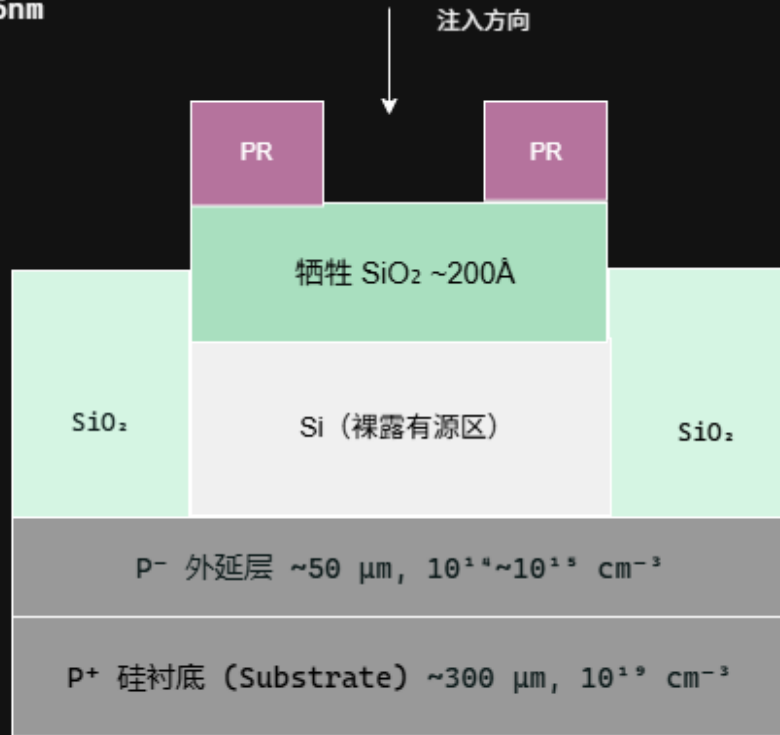
第 5 步：牺牲氧化 + 第二次光刻——主结注入窗口

牺牲氧化：干氧 950°C, 30min

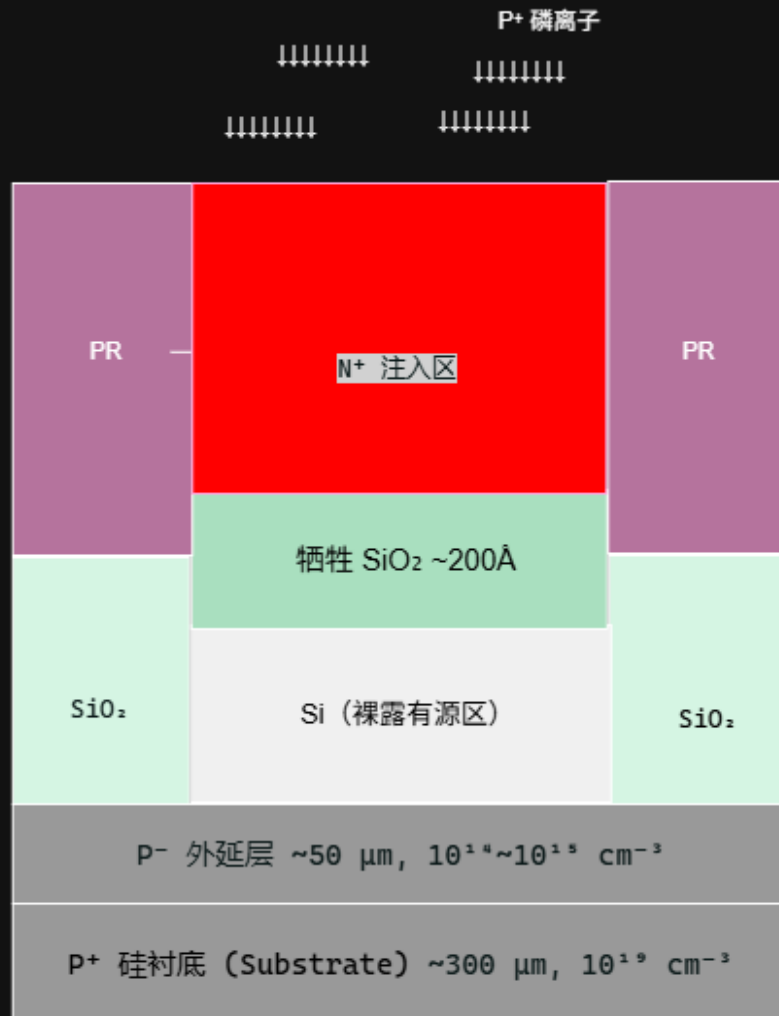
光刻胶：AZ5214 正胶

曝光：紫外光 365nm

显影：TMAH

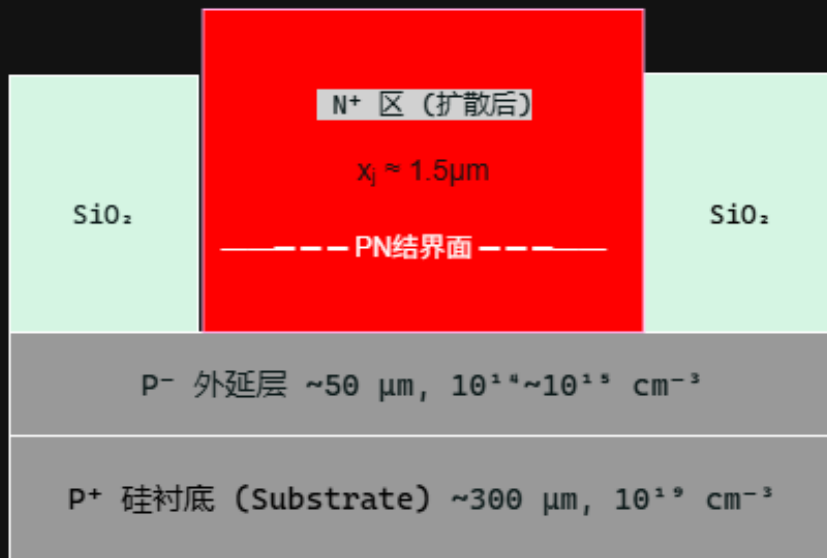


第 6 步：主结离子注入 (N⁺ Implantation)

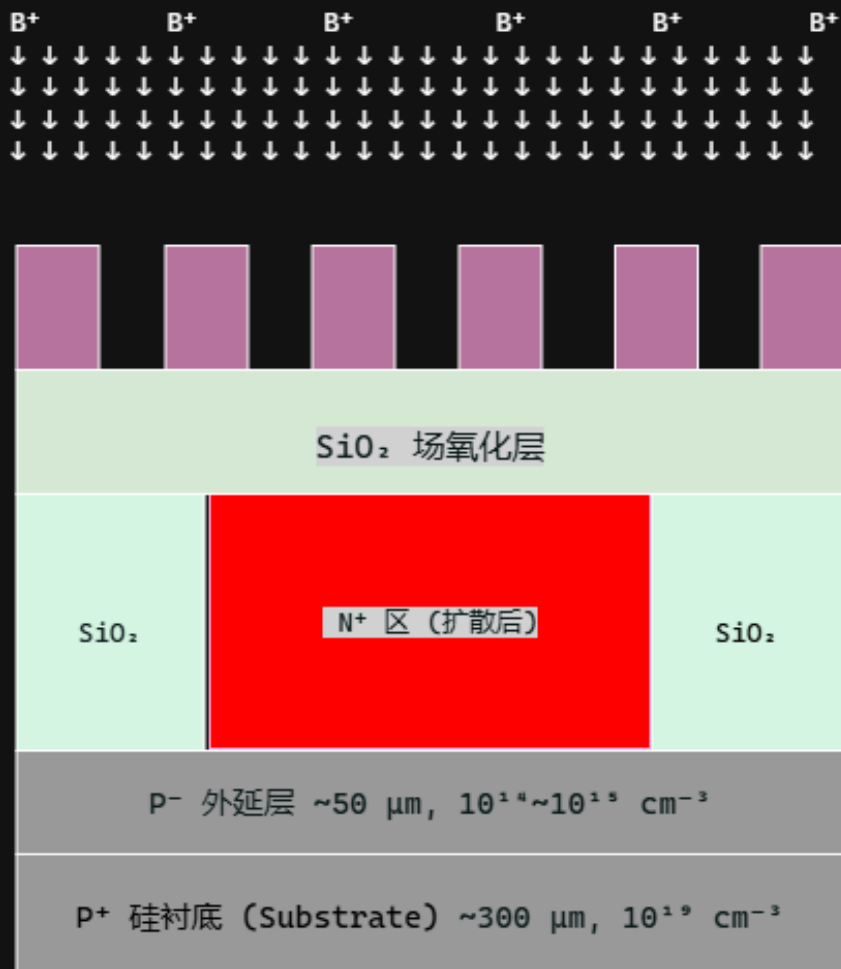


第 7 步：去胶 + 主结退火 (Drive-in Annealing)

炉管退火
温度：1050°C
环境：N₂
时间：60分钟



第 8 步：第三次光刻——保护环注入窗口 (Guard Ring Mask)



第 9 步：保护环注入 (Guard Ring Implantation)

离子：硼 (B^+)

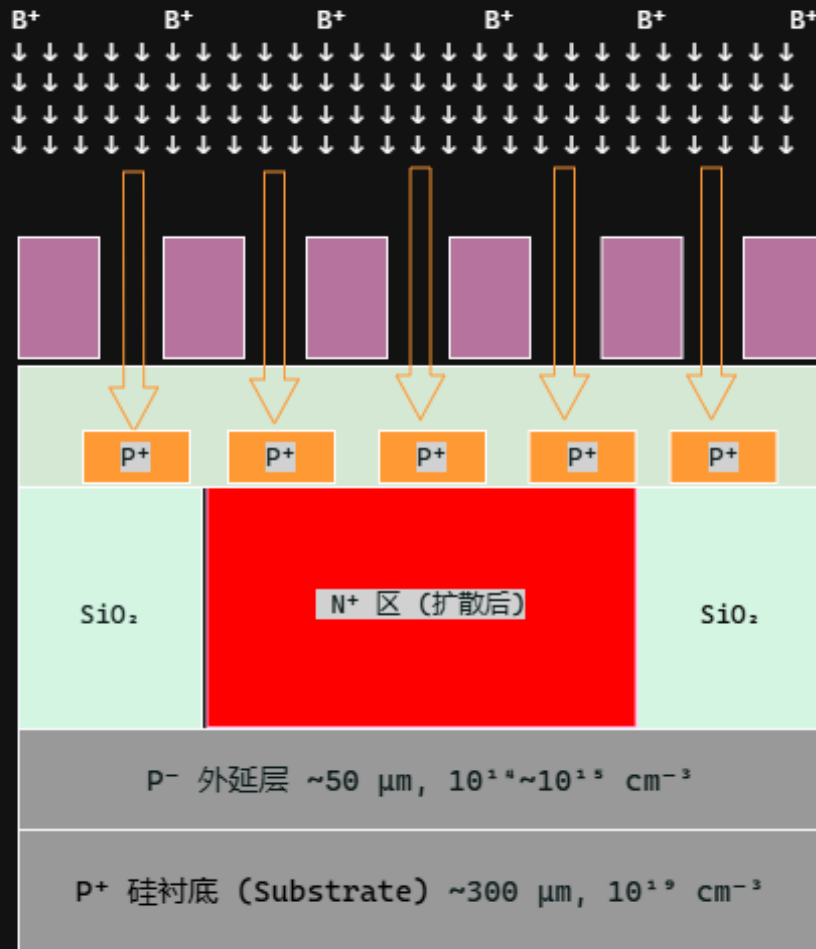
能量：60 keV

剂量： $1 \times 10^{15} \text{ cm}^{-2}$

注入角度： 7°

(防止沟道效应)

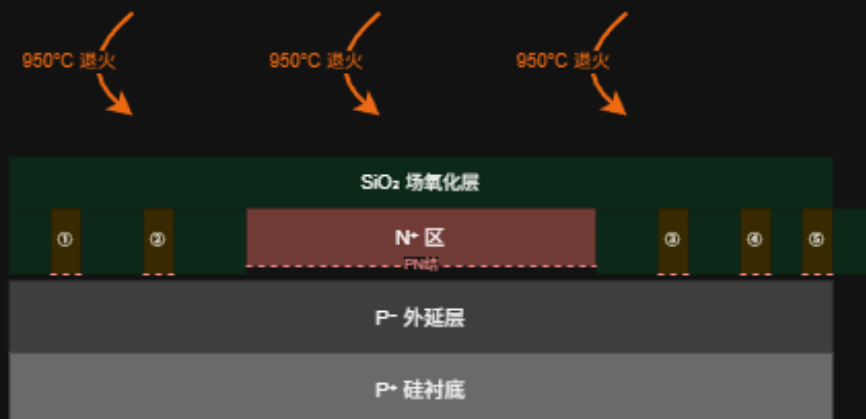
束流：50 μA



材料图例

- P+ 硅衬底
- P- 外延层
- SiO₂ 氧化层
- N+ 注入区
- P+ 保护环
- ILD 介质层
- Al 金属
- Si₃N₄ 钝化层
- 背金 Ti/Ni/Ag
- 接触孔

Step 10: 去胶 + 保护环退火 (PR Strip + Annealing)



工艺参数:

- 去胶: O₂等离子体, 300W, 5min + SPM清洗
- 退火温度: 950°C, N₂环境, 30min
- 目的: ① 激活硼离子成为受主 ② 修复注入晶格损伤
- P+环与P-外延形成PN结交界面



Step 11: LPCVD 淀积 SiO₂ 介质层 (ILD Deposition)



工艺参数:

- LPCVD (低压化学气相沉积)
- 温度: 700°C, 气压: 300 mTorr
- 源: TEOS (正硅酸乙酯)
- ILD作用: 电气隔离金属和硅器件



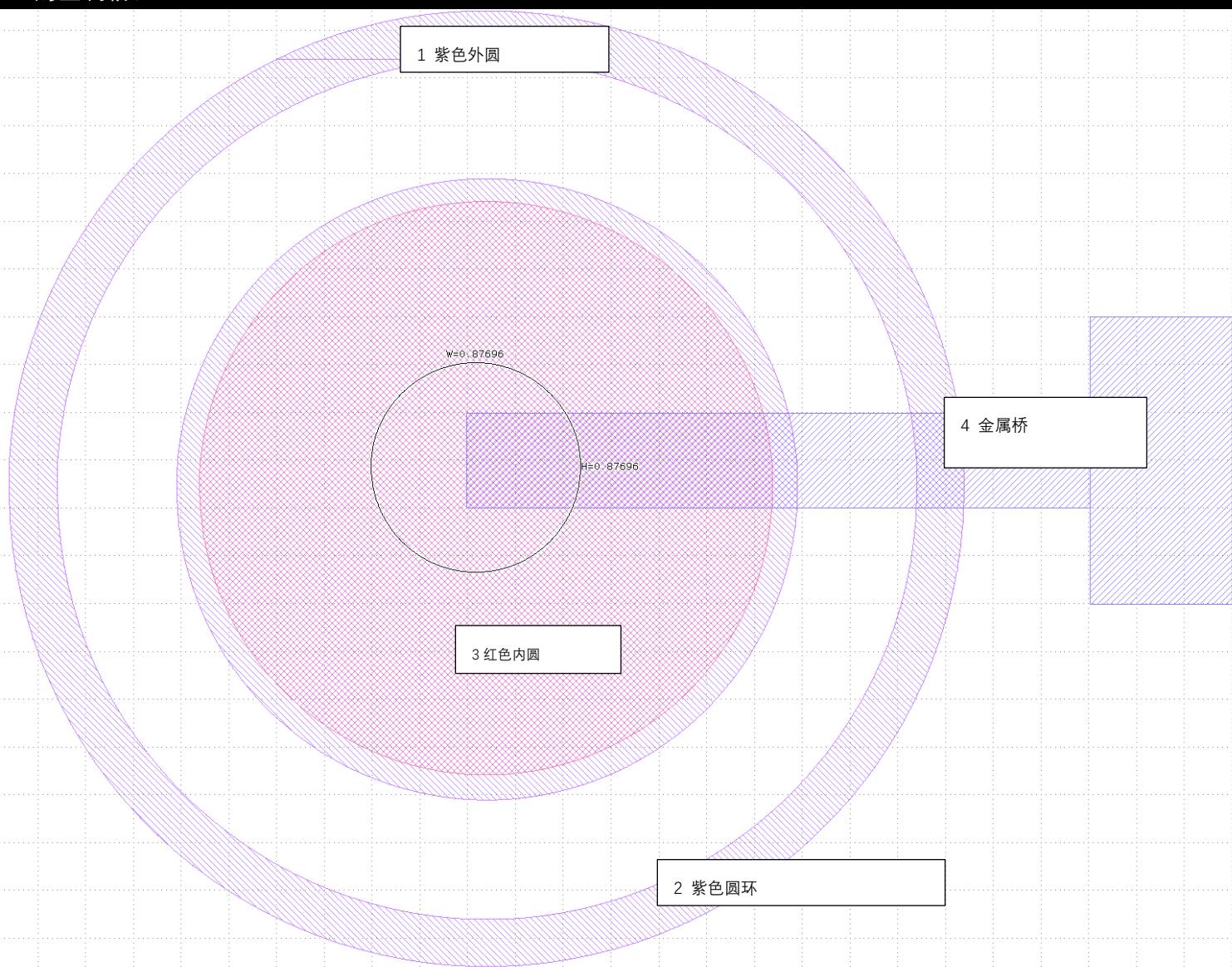
作业二：画出刻蚀终端器件的光刻板

紫色内圆：P+注入层，定义了器件中心的圆形主结区。

紫色圆环：终端刻蚀槽层，包裹在主结外围，刻蚀去除表层硅材料。

红色内圆：钝化层开孔，尺寸略小 P+注入区，确保后续金属只能接触到 P+区，不会发生边缘短路。

金属层，包含覆盖主结的圆形电极（半径略大于接触孔 形成场板）、右侧的测试 PAD 方块，以及连接两者的金属桥。



Gds 文件见附件