

高能物理硅径迹探测器系统

从物理需求到工程实现

科创交流讲义

张嘉健

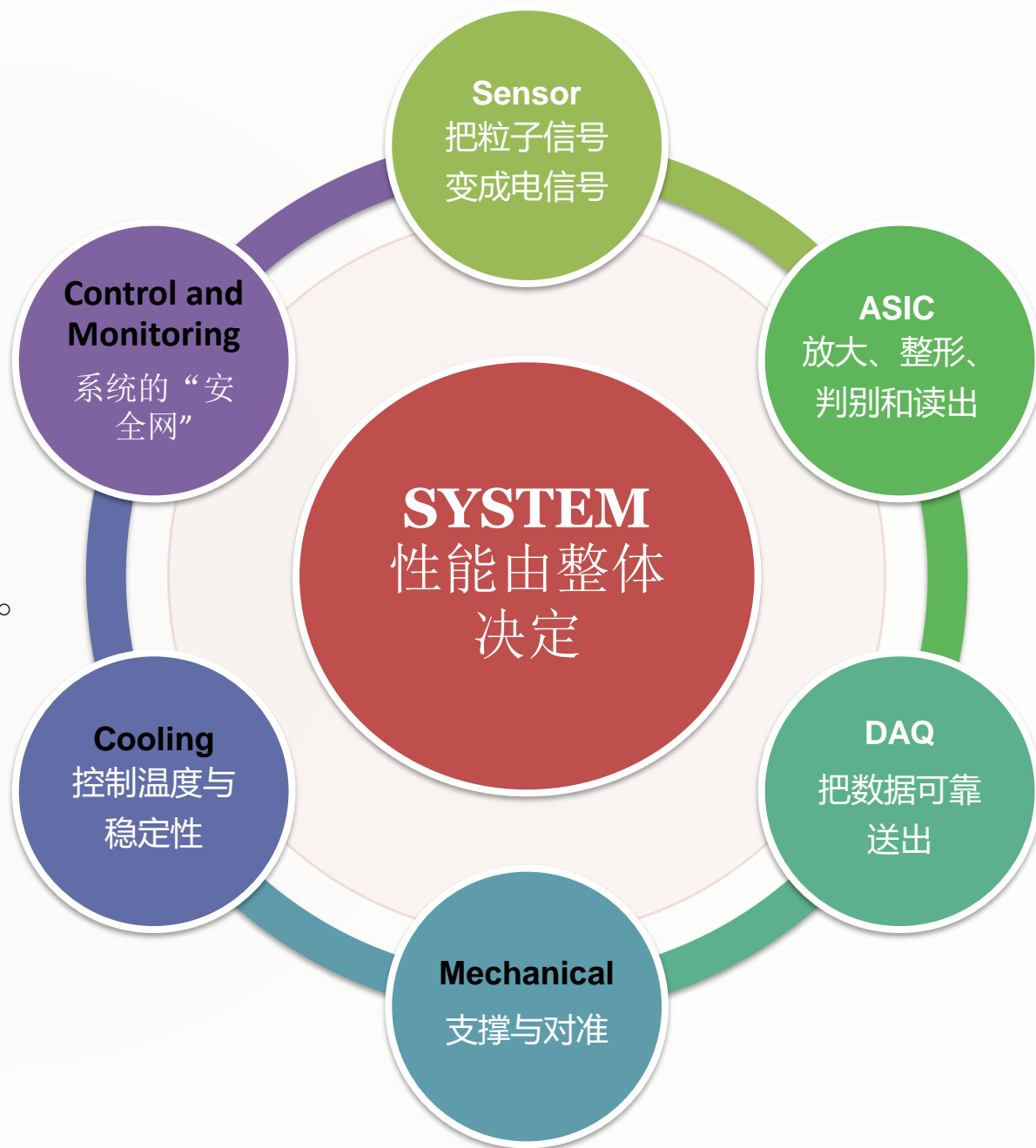


硅探测器不是单一器件而是系统

前几堂课提过的：

- 🔧 传感器技术：电荷产生、收集、辐照损伤。
- ⚡ 读出电子学：放大、整形、数字化、ASIC/PCB 设计。
- 📡 数据采集 (DAQ)：触发、带宽、协议、实时处理。

性能从来不是某一部分单独决定的
而是整个系统一起决定的



为什么这门课要同时讲物理与工程？

因为物理目标不是挂在墙上的口号，
而是每一条具体的设计准则



比如寻找某个超短寿命粒子) 需要极高的顶点分辨率

- **像素间距（分辨率挑战）：**
需要多少微米才能区分紧邻的粒子轨迹？
- **前端读出（速度与能耗挑战）：**
ASIC 的响应速度与读出带宽需要多快，才能在高堆积率（Pile-up）环境下准确捕捉信号，且不引起过热？
- **材料预算（散射挑战）：**
如何极致减薄传感器和支撑，以减少粒子穿越时的多重散射？
- **热管理（冷却挑战）：**
如何在-30°C下通过微通道冷却，同时控制热膨胀带来的机械形变

工程上能不能做到 → 反过来决定物理目标是否可实现

detector design 本质上是物理驱动的系统工程

探测器设计不是简单的‘组装’，而是在有限的工程预算（功耗、材料、空间、造价）下，寻找物理收益最大化的过程

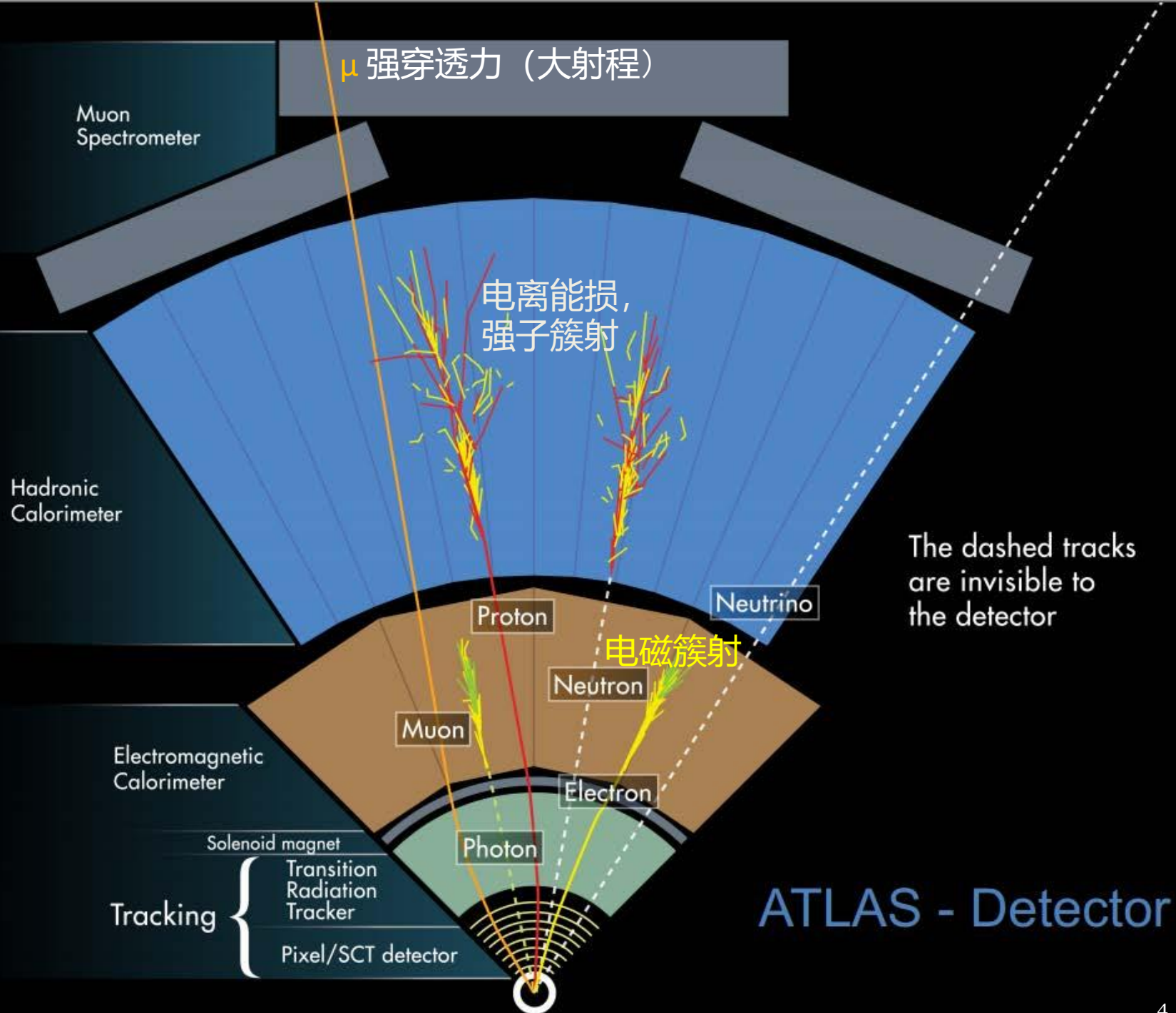
高能加速器对撞机实验 重要的物理量与子系统

重要的物理量:

- 粒子种类 (Particle ID)
- 能量与动量 (Energy & Momentum)
- 电荷符号 (Charge sign)
- 顶点位置 (Vertex)
- 以及衰变长度 (Decay length)

硅径迹探测器(silicon tracker)系统是
整个对撞机探测器综合体的‘骨架’

一条看似简单的粒子轨迹，到底是如何在
磁场中向我们诉说动量和顶点信息的？
我们又是如何定义它对空间分辨率的苛刻
要求的？



磁场中的几何学：从曲率到动量

粒子在磁场中运动会弯曲

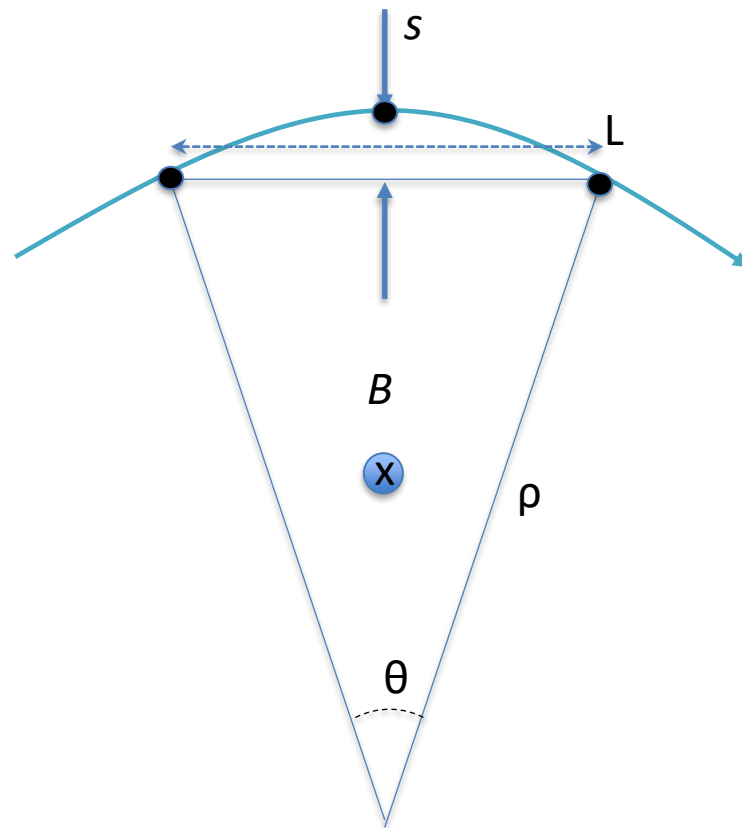
轨迹曲率与动量有关：弯曲越厉害 \rightarrow 动量越低

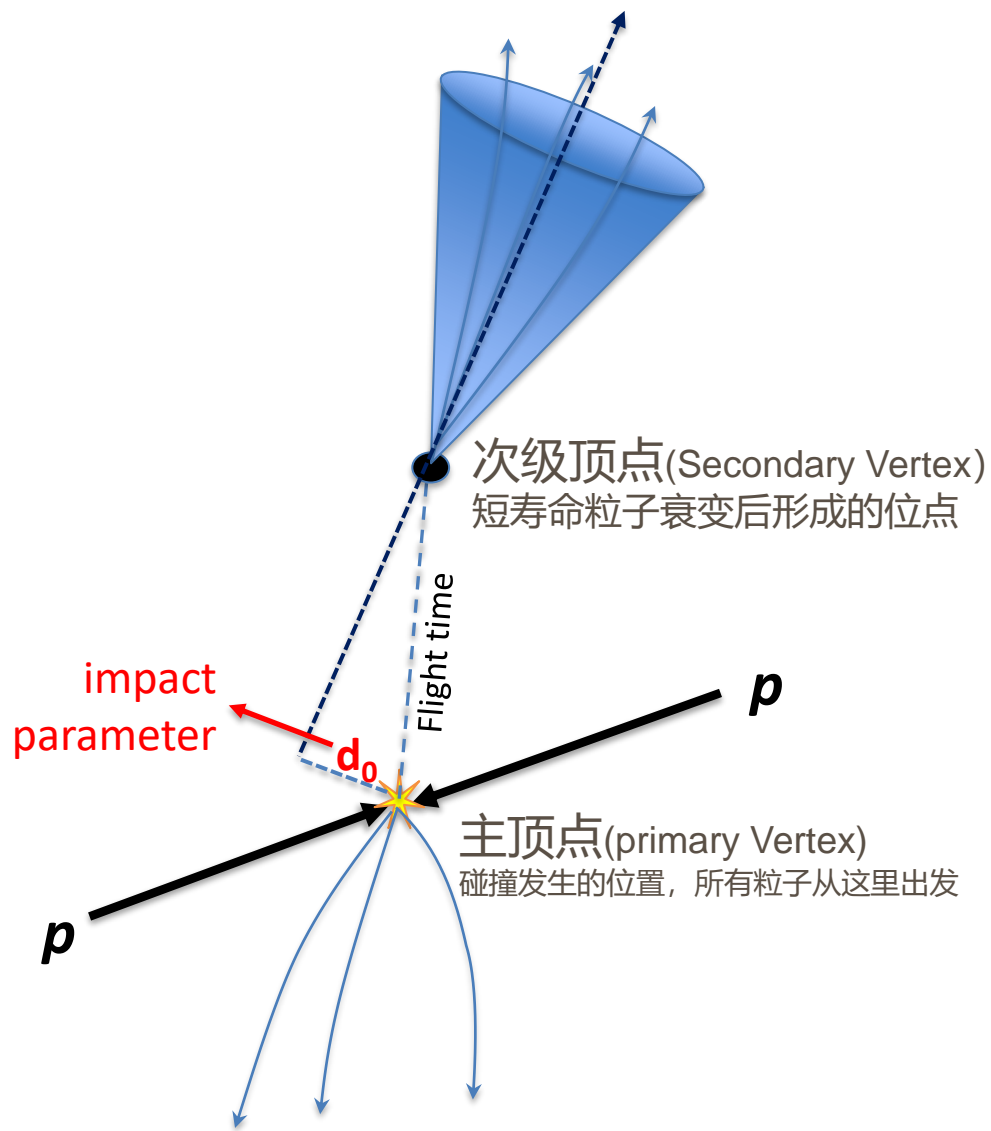
往左偏还是往右偏 \rightarrow 正电荷还是负电荷

轨迹的起点和偏离主顶点的程度，能揭示短寿命粒子

Tracking 不只是“画线”，而是在重建整个事件的结构

每一层命中点的空间定位若不够精准，拟合出来的半径就会出现巨大的偏差，物理学家拿到的动量数据就会彻底失真。





从主顶点到次级顶点

粒子寿命极短

B^\pm : 1.5ps, @30GeV 飞行距离 $ct \approx 5\text{mm}$ 。很多粒子寿命远短于此

微米级位移

飞行距离常常只有几十到几百微米量级

极高空间精度要求

探测器必须给出 $O(10)$ 微米级空间精度

顶点分辨的意义

能不能把主顶点和次级顶点分开, 是很多物理分析的关键

从物理需求到探测器指标

$$\sigma_{r\phi} = a \oplus \frac{b}{p(\text{GeV}) \cdot \sin^{3/2} \theta} (\mu\text{m})$$

a 项 (高动量极限) : 由探测器本身的空间位置分辨率。

- 取决于传感器像素尺寸、前端电子学噪声、机械对准与热形变误差等等。

b/p 项 (低动量区域) : 由多次库仑散射主导。

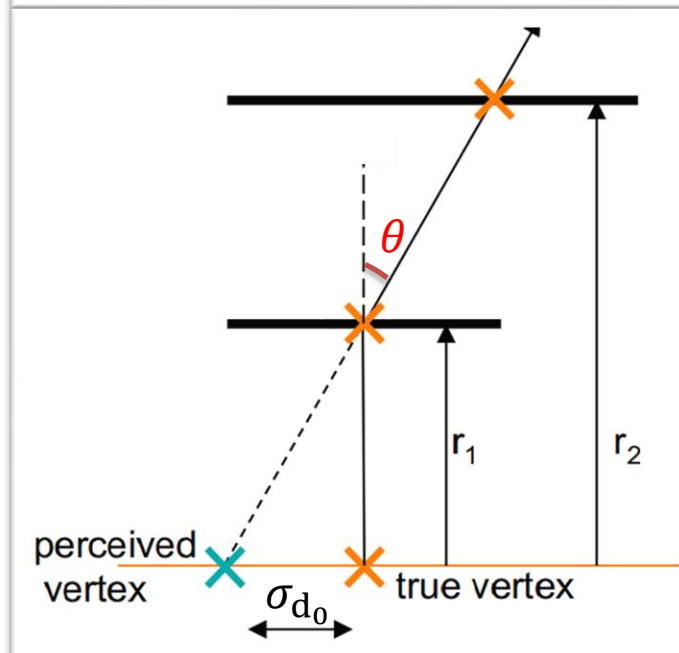
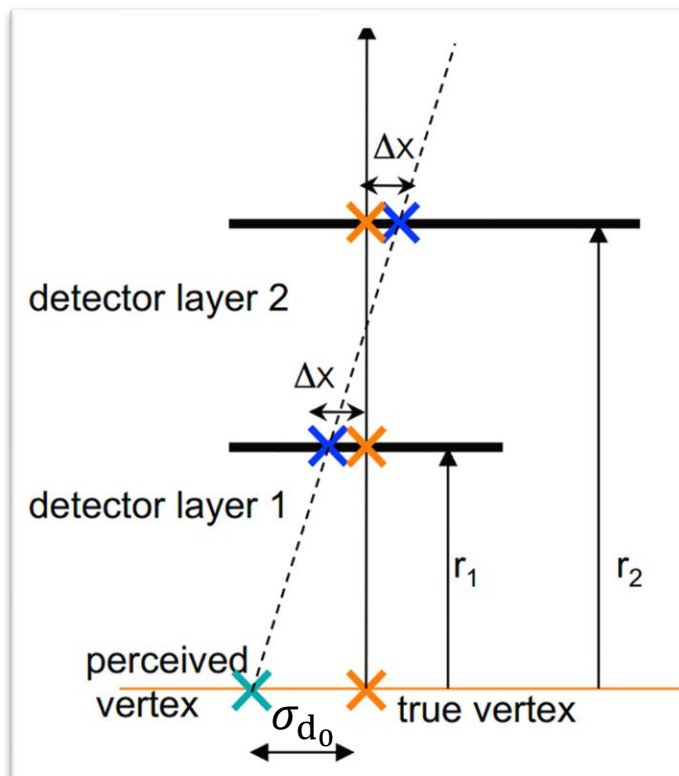
- 外推轨迹偏差 $\sigma_{d_0} = \theta \cdot r_1$
- b 项直接取决于第一层探测器的半径 r_1 以及系统的物质质量。

核心物理量 : 撞击参数分辨率, $\sigma_{r\phi}$

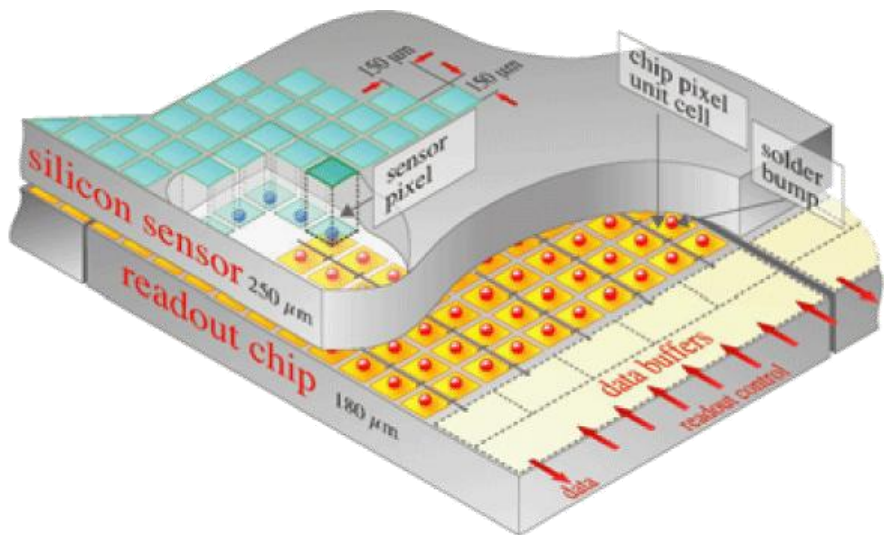
直接决定了主次顶点的分辨能力。

对顶点探测器系统的三大硬性要求:

1. 极佳的位置分辨率 $\sigma_{x,y}$ (把 a 压下来)
2. 第一层探测器必须有极小的半径 r_1 (把 b 压下来)
3. 极其严苛的少物质质量设计 (把 b 压下来)



硅径迹探测器里的两种主力技术



Pixel 像素探测器

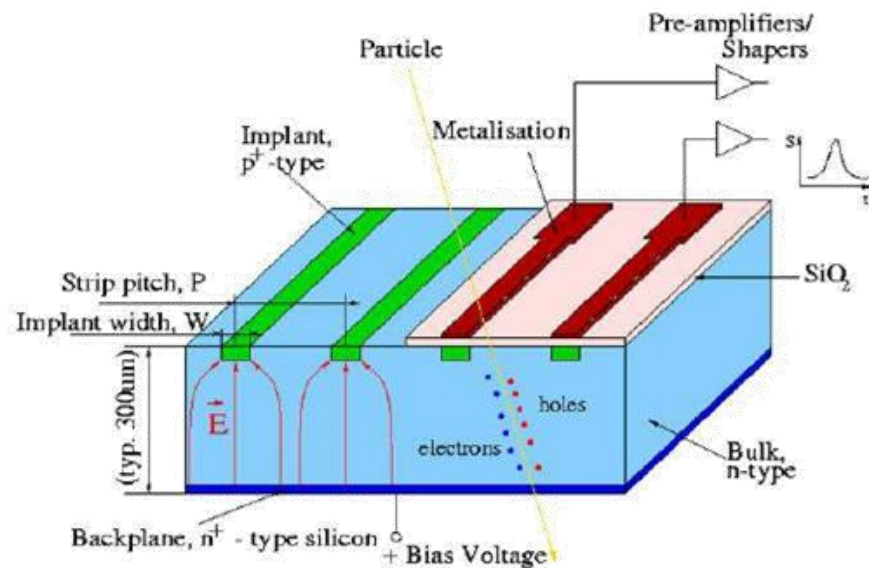
靠近碰撞点 · 内层 · 高占据率区域

二维信息完整、歧义少

抗高占据率强

高空间分辨率 (3~5 μm)

代价：通道数巨大、功耗和数据传输压力大、成本高



Strip 微条探测器

中外层 · 大面积覆盖 · 轨迹延伸

面积覆盖大

通道数相对少、成本较易控制

成熟技术路线

局限：高粒子密度下可能出现组合歧义 (ghost hits)

根据不同半径层的需求进行分配内层 pixel + 外层 strip = 完整径迹探测系统

Pixel 和 strip 不是竞争关系，而是分工关系，共同完成 tracking 任务

从单个传感器到探测器模块

模块：追踪探测器系统中能够独立进行信号感知、处理和数据传输的最小集成单元。

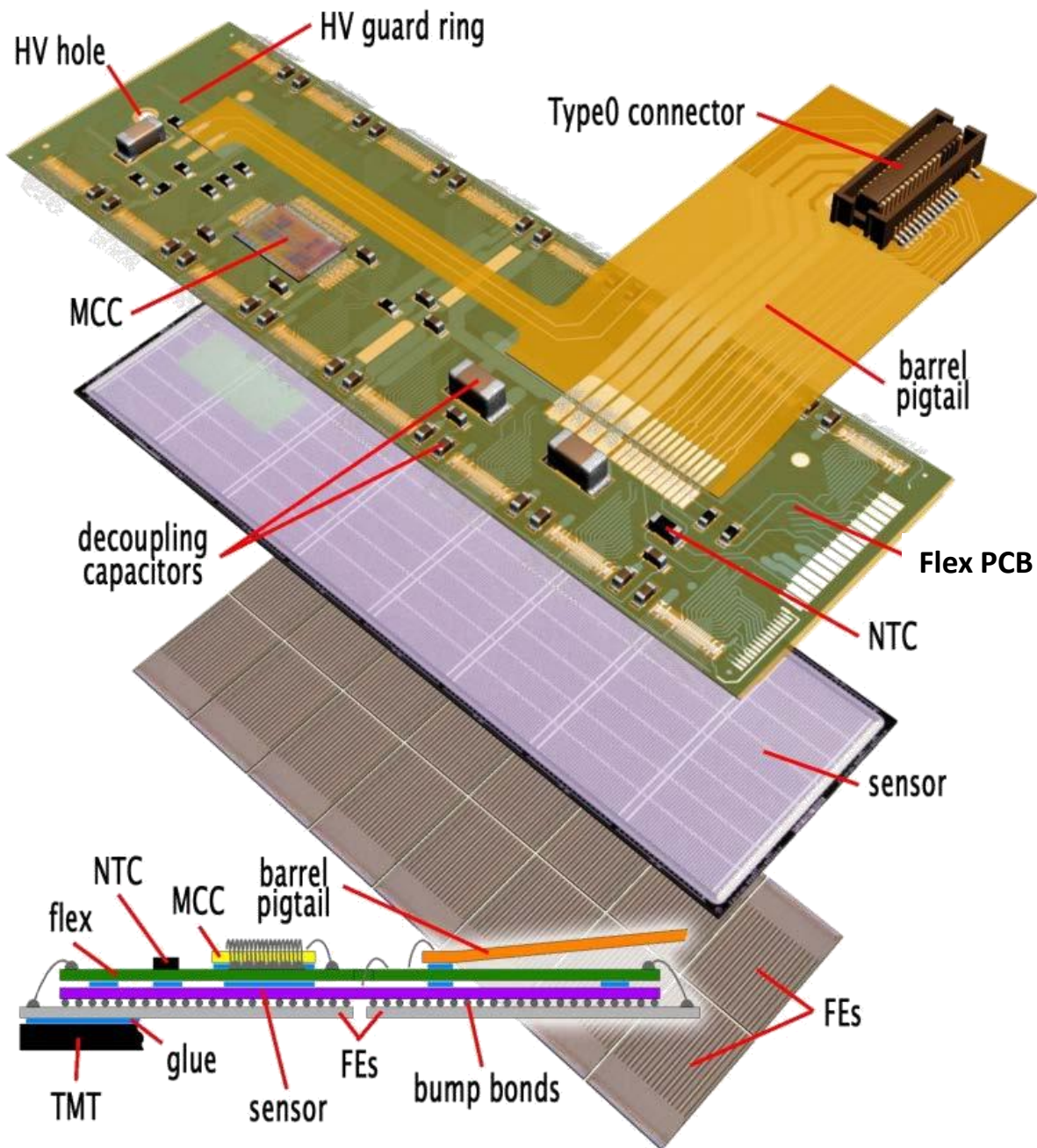
核心组件及其功能：

1. 硅传感器 (Sensor)：处于最前端，负责产生电离电荷信号。
2. 读出芯片 (Readout ASIC)：紧贴传感器，负责信号的放大、整形、数字化与初步读出。
3. 柔性电路板 (Flex PCB / Hybrid)：负责模块内部的电源分配、高压偏置以及高速信号路由。

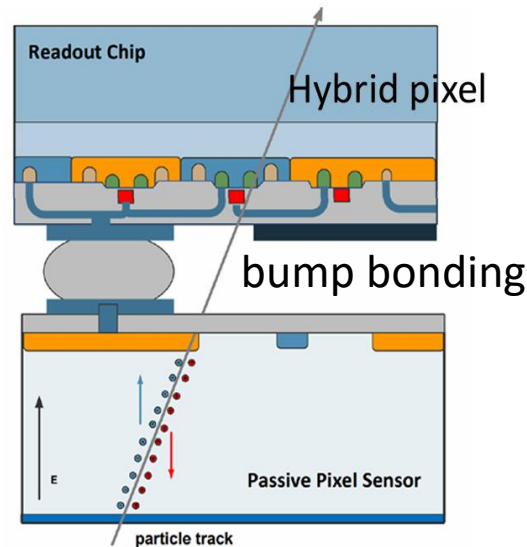
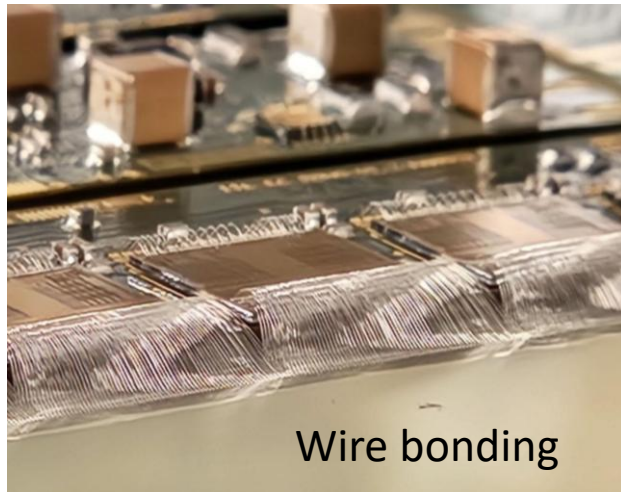
物理指标与硬件实现的首次交锋：

- 位置精度：要求 Sensor 的像素/微条与 ASIC 的读出通道在微米级精度下实现几何对准。
- 材料预算：模块内部引入的集成引脚、胶水、电路板等，均会增加物质质量 (Material Budget)，导致多次散射加剧

如何在高度集成和保证探测精度的同时控制物质质量，是模块设计的核心课题



质量控制与芯片集成：Hybrid 工艺与 Monolithic 工艺

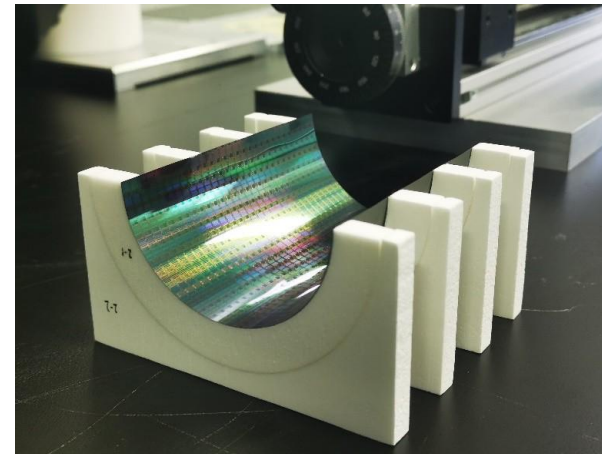


混合型路线：Hybrid Module

互连工艺：Sensor 与 ASIC 独立制造。

- Strip 模块采用引线键合 (Wire Bonding) ；
- Pixel 模块采用凸点键合 (Bump Bonding / 倒装焊) 。
 - 技术挑战：Pixel 的 Bump 间距通常在 50um 甚至更小，单个模块包含数十万个微型焊点，对工艺良率要求极高。

系统代价：双层硅结构 (Sensor + ASIC) 加上金属互连层，导致物质量较大。



TL	Electronics	Electronics	Electronics	TR
L-drive	r by s PIXELS	r by s PIXELS	r by s PIXELS	R-drive
L-drive	r by s PIXELS	r by s PIXELS	r by s PIXELS	R-drive
BL	Readout	Readout	Readout	BR

单片集成式路线：Monolithic Detector (如 MAPS)

核心哲学：利用商业 CMOS 工艺，将感应体积 (Sensing Volume) 与前端读出电路集成在同一块硅片上。

优势：省去 Bump Bonding 工艺，硅片可整体减薄至 50um 左右，可弯曲，将材料预算压榨到极限。

工程折中：在极高辐照环境下的耐受性与读出速度目前仍受到工艺限制



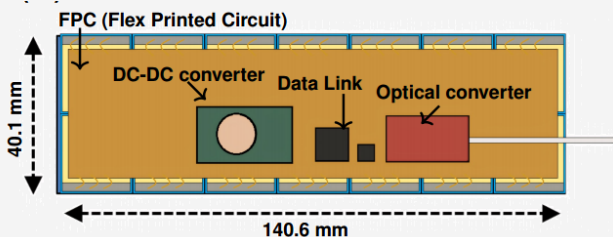
模块如何拼成整机

层级化设计便于装配、维护与对准

Module

基本装配单元

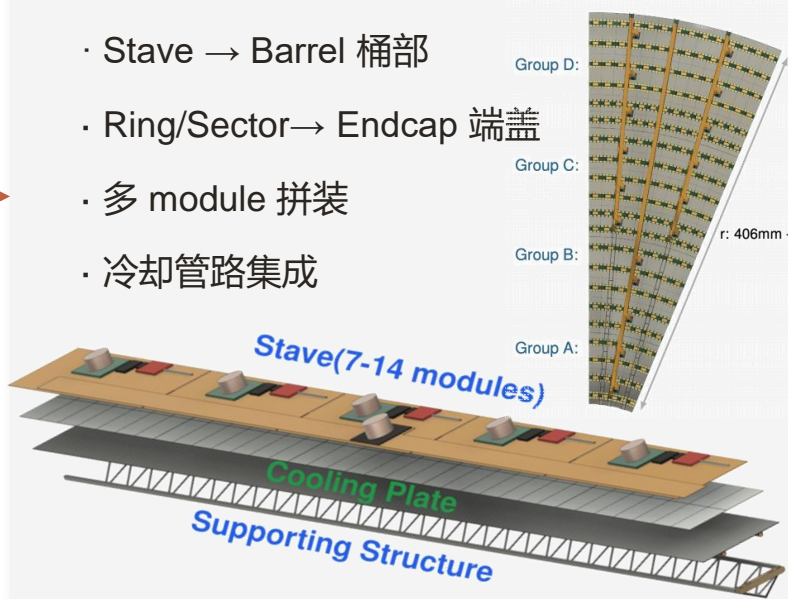
- Sensor + ASIC + 互连
- 电学测试
- 热学验证
- 机械定位基准



Stave / Section

中间集成层

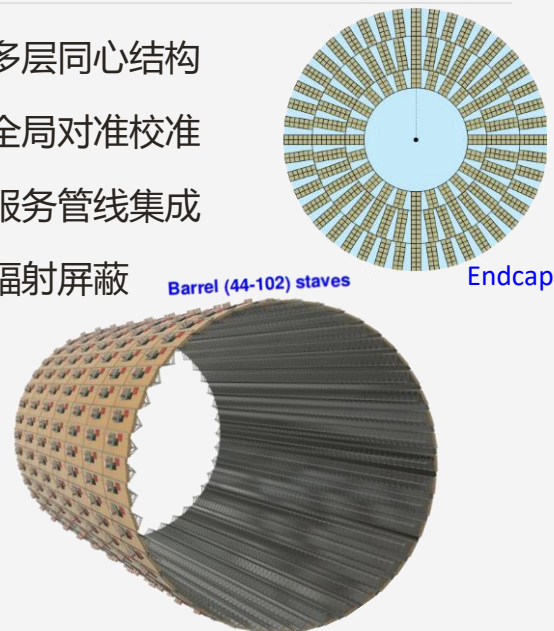
- Stave → Barrel 桶部
- Ring/Sector → Endcap 端盖
- 多 module 拼装
- 冷却管路集成



Barrel / Endcap

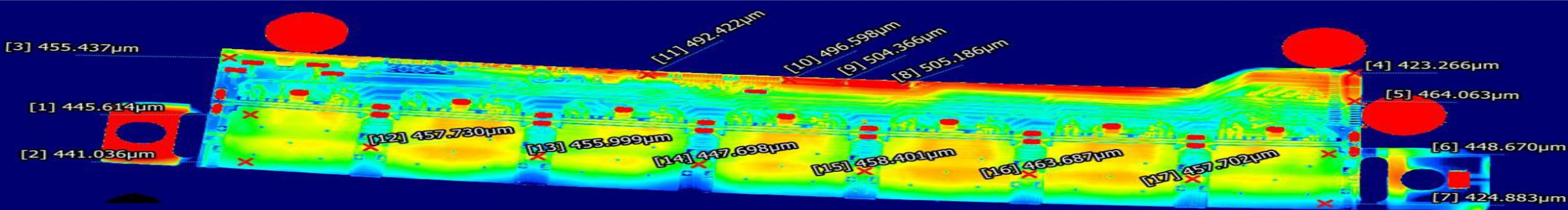
整机结构

- 多层同心结构
- 全局对准校准
- 服务管线集成
- 辐射屏蔽



整机不是简单堆起来的，而是有明确层级结构的

模块化设计使得每个层级可以独立测试、校准和替换



精密几何量测 (Metrology) 与离线对准 (Alignment)

制造精度与物理精度不在同一尺度

- 大型径迹探测器的支撑结构往往跨越数米。机械加工公差、胶层厚度不均、装配应力与重力下垂会引入几十至数百微米量级的几何偏差。
- 但轨迹参数、残差和顶点位置测量通常要求微米量级精度
- “装配精度”与“物理精度”之间存在明显尺度鸿沟。

精密几何量测 的任务是把“现实几何”测出来

- Metrology 的职责不是追求“绝对完美制造”，而是在总装后对模块真实位置与姿态进行高精度测量，获得可用于重建的几何初值与约束。
- 常用手段包括 CMM、光学 survey、摄影测量和激光扫描等
- 模块的平移、旋转及局部形变等信息会被记录进 Geometry DB，成为 track fitting 的输入。

离线对准把真实几何写入重建

- 离线对准不会直接依赖理想 CAD 图纸，而是从数据库中读取包含对准常数的几何描述。
- 对准参数通常通过 survey、宇宙线和碰撞轨迹联合确定，并不断更新，以抑制系统性偏差和弱模态变形 (探测器卷曲和径向形变)。

- 制造是有极限的，完美的机械组装在数米尺度、极端环境的大科学装置中是不存在的。我们通过精密的几何量测记录不完美，再通过离线算法去修正不完美。
- 最终空间分辨率和物理重建性能不仅由传感器本征分辨率决定，还强烈依赖几何对准、机械安装精度、运行期热/力形变以及重建软件中使用的几何常数。

支撑结构的三重任务

🔧 机械 Mechanical

足够刚 → 保证几何稳定
微米级形变就会改变轨迹重建
刚度不足 = 坐标系不可信

关键词：几何稳定性

🌡️ 热学 Thermal

帮助散热 + 控制热膨胀
ASIC 发热需要有效传导
温度梯度 = 不均匀形变

关键词：热稳定性

📦 物理 Physics

尽量"隐形" → 低原子序数
减少多次散射对轨迹的扰动
材料越多 → 散射越严重

关键词：低物质量

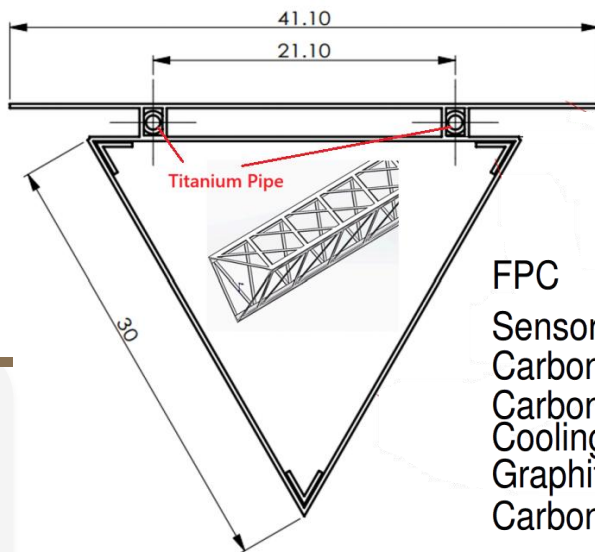
引入低原子序数，高刚性复合材料（如碳纤维 CFRP）作为骨架，并开发微通道冷却和低质量双相CO₂蒸发冷却技术



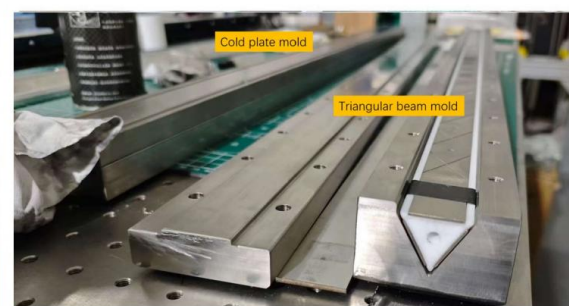
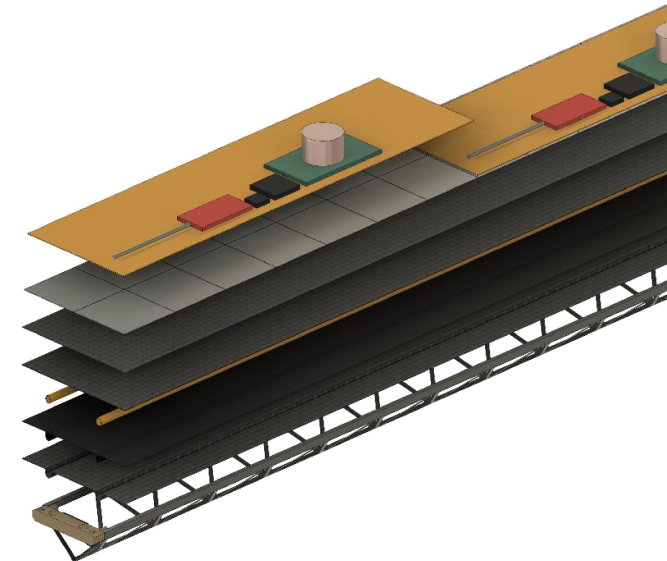
低 Z 高刚性复合材料骨架 + 超薄钛管道冷却

在“刚性 / 稳定性”与“低物质量”之间找平衡

- 采用低原子序数 (low Z) 高刚度碳纤维复合材料 (CFRP) 作为主骨架, 同时嵌入超薄钛冷却管道, 实现机械支撑与冷却功能的集成, 而不是“先做支撑、再加冷却”。
 - CFRP 骨架: 超高刚度-质量比, 天然适合 HEP tracker。
 - 石墨烯散热膜 → 高横向导热系数
 - 超薄钛管道(外径1.65mm, 壁厚0.1-0.2mm): 在极低材料预算下实现高效热传导
- 这是团队当前 R&D 的核心方向之一



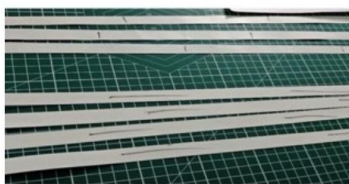
- FPC
- Sensors
- Carbon Fleece
- Carbon Fiber Plate
- Cooling pipes
- Graphite foil
- Carbon Fleece
- Truss Frame



M55J预浸料 M55J碳纤维丝 碳纤维树脂和脱模剂

烘箱

设计加工的碳纤维热压磨具



碳纤维预浸料裁剪带 碳纤维预浸料铺层 涂脱模剂



团队设计自制的最新一批工程样件

成型样样件

发热为什么会影响几何稳定

前端电子学在高速工作时持续发热, 全机发热量可达数百瓦至数千瓦

热失控闭环 Thermal Runaway



噪声上升 → 阈值裕量下降 → 探测效率下降 → 漏电流继续上升

发热 → 形变 → 测量误差

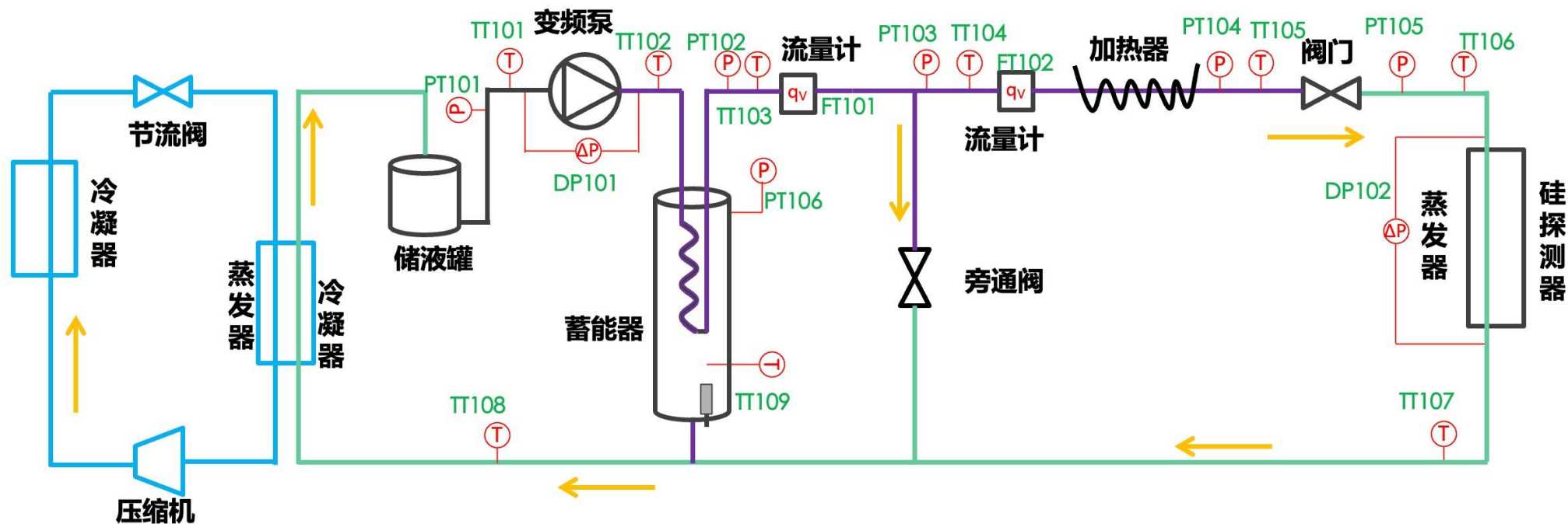
1. 前端芯片工作产生热量
↓
2. 温升 → 支撑和管路热胀冷缩
↓
3. 微小形变 → 轨迹重建偏移

温度一旦不稳, 几何位置就会漂, tracking 分辨率就会受损

冷却在辐照环境中不是辅助功能, 而是生存条件

两相CO₂冷却系统

两相CO₂ 冷却系统



高换热效率

两相沸腾 → 潜热带走大量热能
在两相区，CO₂ 温度几乎恒定

高热流密度场景的理想选择

细管径 → 低材料预算

CO₂ 的蒸发压力高 → 蒸汽密度大 →
蒸汽体积小 → 体积流量小 → 可以用
非常细的冷却管。

有利于降低多次散射

适合 Tracker 场景

高热流密度 + 低质量要求 + 强约束

ATLAS / CMS tracker 均采用

CO₂ 两相冷却满足探测器的既要又要：既能降温、又尽量不增加材料

系统设计的核心哲学：单一器件性能极限不等于系统最优

高能物理探测器里没有简单的"越强越好"

更小像素 ≠ 更好

通道数增加 → 功耗上升
→ 散热与引线材料增加

数据率增大 → DAQ 压力

工艺限制 (如 bump-bonding)

关键：是否匹配物理需求

更厚结构 ≠ 更稳妥

材料增加 → 多次散射 ↑

散射 ↑ → 轨迹精度 ↓

额外质量 → 冷却负荷 ↑

关键：在刚性与轻量间取平衡

更强冷却 ≠ 更好 tracking

粗管路 → 材料预算 ↑

高流量 → 振动与噪声风险

冷量过度 → 功耗浪费

关键：热管理与测量协同优化

- 真正重要的是，这个设计是否和你的物理目标匹配

打破器件孤岛：从“器件思维”到“系统思维”

做传感器的人不能只看分辨率，要理解通道数、读出复杂度和冷却压力和系统造价；

做前端的人不能只看芯片指标，要理解探测器对材料、散热和 DAQ 的整体要求

做机械的人不能只看结构强度，要理解材料散射和热路径。

设计PCB的人不能只考虑布线可行性和电路完整性，而忽略材料散射、实用性等。

真正的能力：在物理目标、材料预算、热稳定性、实用性、可靠性和造价之间，找到系统最优解，而不是单一器件的“满分”。

本课程的两条

核心结论

1

物理驱动性

物理目标决定测量对象（动量、顶点、撞击参数等），测量对象定义探测器测量精度与结构设计（pixel vs strip、层数、半径、材料预算）探测器设计是从物理需求出发，而不是从器件性能出发。

- 物理目标定义工程边界，工程约束反过来限制物理能力，二者构成持续反馈回路

2

系统集成性

高能物理硅追踪探测器是传感器、ASIC、机械结构、冷却与DAQ深度耦合的系统，不是单一器件的堆叠。研发必须具备系统级的大局观。

3

系统工程折中性

最终探测器性能，取决于在物理收益与工程代价之间的系统级折中

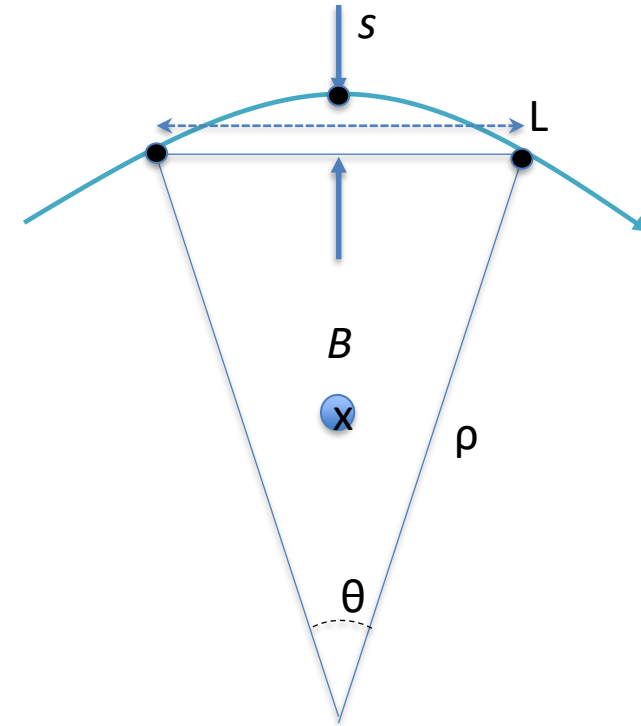
作业

Q1: 位置分辨与动量误差的资源博弈

假设你正在设计一个硅微条桶部径迹探测器，用于类似 HL-LHC 的实验。

物理学家要求在 $p_T=100 \text{ GeV}/c$ 处，相对动量测量误差 σ_{p_T}/p_T 必须缩小一半。

- 在**高动量极限下**，从带电粒子在均匀磁场中的轨迹几何出发，推导相对动量误差 σ_{p_T}/p_T 的简化表达式。假设位置测量误差 σ_x 与硅微条 pitch 近似成正比（在二值读出、电荷分享可忽略的近似下）。
- 基于上述简化公式，提出三个独立的方案，使动量误差在高动量极限下缩小一半。对每个方案，指出你改变了哪个物理/工程参数并简要说明理由。
- 请分别指出这三个方案如果在真实工程中落地，会引发哪些致命的系统级代价？对每个方案，至少列出 2-3 条具体代价，并说明它们会如何影响。
- 在典型 HL-LHC / CEPC 类实验条件下，你最不推荐哪个方案？为什么？必须明确选择一个方案作为“最不推荐”的方案，并说明理由。然后回答：
 - 如果坚持这个方案，你会如何修改系统其他部分（如 ASIC 架构、冷却、材料选择、服务线路）来尽量补偿副作用？
 - 如果无法有效补偿，要说明为什么“这个方案在系统上不可行”。

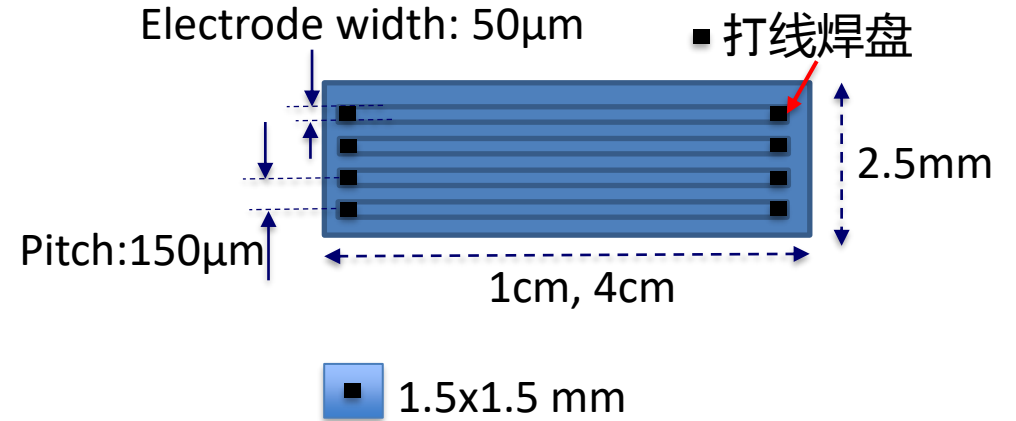


Q2: β 放射源时间分辨测试的 PCB 设计

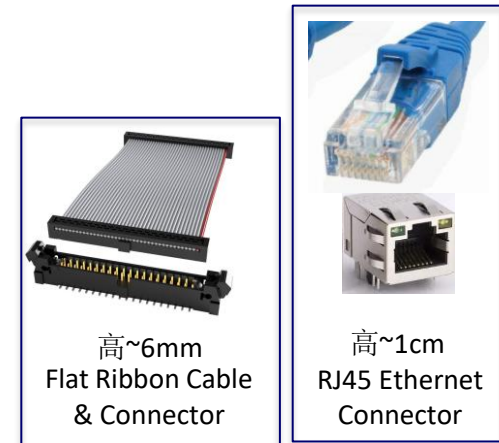
你拿到了一批新型传感器:

- 1.5 mm \times 1.5 mm 的一通道四方形DC-LGAD器件, 用于符合和提供时间参考。
- 1cm x 2.5mm和4cm x 2.5mm (pitch=150 μ m, electrode width =50 μ m) 的微条型四通道AC-LGAD待测器件

你需要设计一块通用的 PCB 测试板(厚0.7mm), 用于 β 放射源 (如 Sr-90) 评估微条型四通道AC-LGAD器件的时间分辨率。



- 在不考虑具体放大电路设计的前提下, 为了保证获取到真实的物理极限时间分辨率, 你的 PCB 在版图和机械结构设计上必须遵守哪些关键原则? 重点论述4-5项原则, 并简要说明每项原则如何影响时间分辨率。
- 右边在几种常见数据接口和数据线类型中, 你会选择哪一种用于本测试板? 说明原因。
- 画出 PCB 的俯视图和剖面示意图, 并予以适当标注: 传感器位置, 焊盘位置, 打线路径, 数据接口 (可用方形轮廓表示) 等等。剖面图需包括 β 测试时的PCB布局, 双板设计需粗略估计传感器之间的距离。



Q3: 拓扑结构的选择：为何不建一个“球”？

假设你正在参与下一代强子对撞机（类似 HL-LHC）的探测器设计讨论。

有人提议将下一代测器设计成“多层球面洋葱皮”结构，彻底放弃目前的“圆柱形桶部 + 垂直端盖（Barrel + Endcap）”分层拓扑。请明确选择赞同或反对该提议，并从物理、磁场系统集成三个维度综合讨论。如果你选择反对该球面提议，请说明原因并提出一个你认为更合理的拓扑结构（画出简易示意图），并说明为什么它比球面更优。