

## Q1: 位置分辨与动量误差的测量精度

### a) 高动量极限下相对动量误差的简化表达式推导

在均匀轴向磁场  $B$  中，带电粒子横向动量  $p_T$  与回旋半径  $R$  的关系为：

$$p_T = 0.3 \cdot B \cdot R$$

设探测器测量径迹长度为  $L$ ，矢状距离（sagitta）近似为：

$$s \approx \frac{L^2}{8R} = \frac{0.3BL^2}{8p_T}$$

位置测量误差  $\sigma_x$  对曲率  $1/R$  的误差贡献为：

$$\sigma_{1/R} \approx \frac{8\sigma_x}{L^2}$$

由此推导出相对动量误差的简化表达式：

$$\boxed{\frac{\sigma_{p_T}}{p_T} \approx \frac{8\sigma_x \cdot p_T}{0.3BL^2}}$$

（此式适用于高动量极限，忽略多次散射项。）

### b) 三个使动量误差缩小一半的独立方案

方案	改变参数	操作方式
方案一	$\sigma_x \rightarrow \sigma_x/2$	将位置测量精度缩小一半（如缩小读出 pitch、降低噪声）
方案二	$B \rightarrow 2B$	将磁场强度提升一倍
方案三	$L \rightarrow \sqrt{2}L$	将径迹长度扩大 $\sqrt{2}$ 倍（即 $L^2$ 扩大 2 倍）

### c) 三个方案的工程适用性与系统代价

方案一（缩小  $\sigma_x$ ）：

- 适用性：原理可行，符合技术演进方向。
- 系统代价：①通道数倍增（pitch 缩半→4 倍通道），功耗与数据带宽剧增；  
②功率密度上升，需升级冷却（如双相 CO<sub>2</sub>）；③传感器电容变化，前端放

大器需重新匹配噪声。

#### 方案二（磁场翻倍）：

- **适用性：** 工程瓶颈严重，超导磁体已达技术极限。
- **系统代价：** ①磁体成本、体积、重量急剧增加；②强磁场干扰前端 ASIC，需抗磁设计；③失超保护系统复杂度和低温成本指数级上升。

#### 方案三（增大径迹长度）：

- **适用性：** 几何空间受限，仅可适度调整。
- **系统代价：** ①探测器体积和硅面积增加，成本立方级上升；②增加物质质量，污染中等动量径迹重建；③读出时间窗口拉长，影响 L1 触发设计。

### d) 推荐方案与“最不推荐”方案

#### 最推荐：方案一（缩小 $\sigma_x$ ）

- **理由：** 不改变磁体和探测器体积，对基础设施冲击最小；可通过更先进 CMOS 工艺和 ASIC 设计（低噪声 CSA、相关双采样）直接实现；尤其在 CEPC 低占空比环境下，功耗代价相对可控。

#### 最不推荐：方案二（磁场翻倍）

- **理由：** 收益线性（仅一次方），但工程代价指数级；7-8T 超导磁体超出当前 Nb<sub>3</sub>Sn 技术成熟度，时间线无法匹配 HL-LHC 升级窗口。

#### 若必须选择方案二的补偿措施：

1. **ASIC 架构：** 采用 65nm 深亚微米工艺，设计差分抗磁电路，片内数字校正增益漂移。
  2. **冷却系统：** 改用双相 CO<sub>2</sub> 微通道或氦气强制对流。
  3. **材料选择：** 支撑采用碳纤维复合材料，减少金属涡流效应。
  4. **服务线路：** 电源与读出线缆远置磁体外，改用耐辐照光纤同步数据。
- **根本不可行原因：** 磁体体积增大需重改实验厅地基与吊装方案，失超保护尚无成熟工程方案，整体成本与时间超出项目边界。

## Q2

### Q2 a) PCB 版图与机械结构 5 项核心设计原则

核心目标：压低电子学额外时间抖动，测出 LGAD 真实本征时间分辨

#### 1. 全通道 $50\ \Omega$ 受控阻抗走线、等长布线

本 PCB 所有 AC-LGAD 8 条微条通道、DC-LGAD 参考通道统一做  $50\ \Omega$  微带传输线，走线长度严格对齐。

原理：走线长度差会产生固定时差；阻抗不匹配造成信号反射，脉冲前沿变形，直接增大时间测量抖动。本设计双通道 1cm、4cm 器件走线各自等长，消除通道固有时间偏移。

#### 2. 完整连续底层地平面，模拟/数字区域分隔接地

0.7mm 四层 PCB 完整底层地平面，传感器贴装区域无分割开槽；信号走线两侧全程铺接地屏蔽铜皮；高压偏置、测温数字电路与模拟快信号分区，单点星形接地，密集接地过孔阵列就近下地。

原理：地平面断裂、接地电感大会产生地弹噪声，干扰脉冲触发前沿，带来随机时间偏移；屏蔽隔离大幅降低串扰噪声。

#### 3. 焊盘与硅电极 $150\ \mu\text{m}$ pitch 精准匹配，键合金线最短化

PCB 焊盘阵列严格复刻传感器  $150\ \mu\text{m}$  条间距、 $50\ \mu\text{m}$  电极宽度，焊盘紧贴器件边缘，金线长度控制 0.5~1mm。

原理：键合引线自带寄生电感 L、电容 C，引线越长前沿越平缓，定时误差变大；短金线保留传感器原始超快脉冲。

#### 4. 通道间地线隔离，抑制微条电容串扰

每一条  $50\ \Omega$  信号走线左右都铺保护地铜，相邻通道用地铜带隔开；传感器焊盘阵列间隙填充接地焊盘。

原理：微条电极间距极小，瞬态脉冲会电容耦合串扰，扭曲相邻通道信号前沿，造

成定时点偏移，地线屏蔽隔绝互容干扰。

#### 5. 双传感器平行共面、辐照窗口镂空无金属，PCB 刚性防形变

DC-LGAD 参考传感器与 AC-LGAD 待测器件平行分层共面，通过 PEEK 垫片固定总间距 3.5mm；放射源正上方区域完全镂空，无铜箔、无金属过孔；PCB 四角预留安装固定孔防止薄板弯曲。

原理：传感器不在同一平面会产生  $\beta$  粒子飞行时差；金属遮挡散射粒子，增大随机时间误差；PCB 形变拉伸金线，改变寄生 LC 参数，劣化时间分辨。

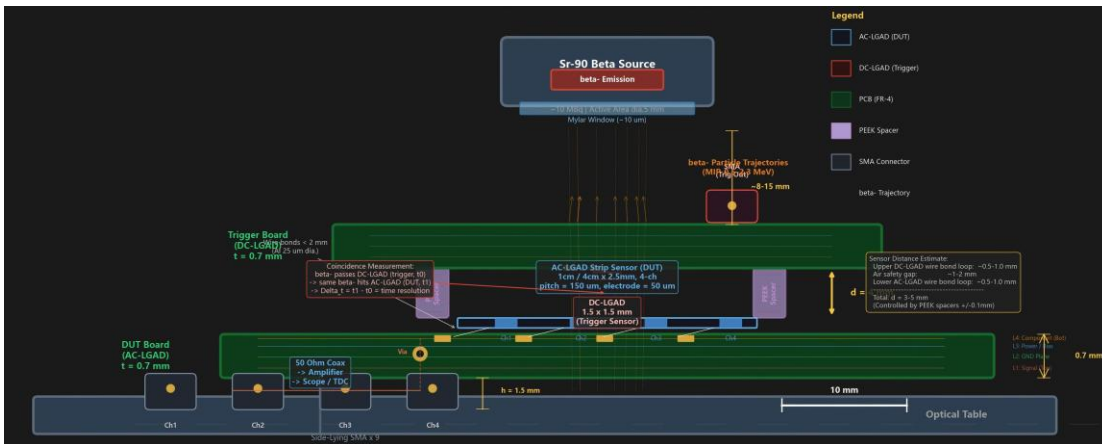
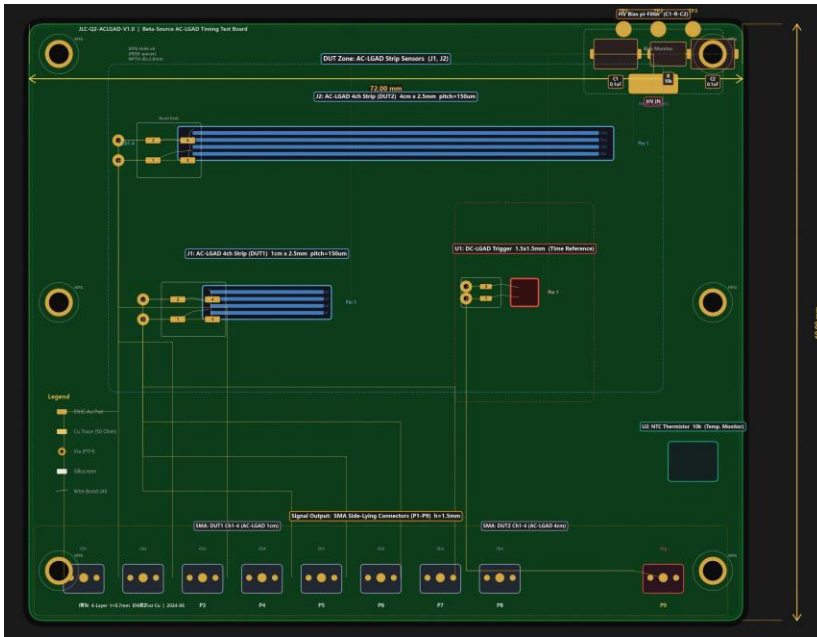
Q2 b) 数据接口选型：侧卧型 MMCX（图纸上就是侧卧 SMA/MMCX，高度 1.5mm）

可选接口：扁平排线、RJ45、MMCX、SMA

选型：所有快定时信号全部使用侧卧型 MMCX，仅测温、高压供电低速线路用扁平排线。

理由：

1. 带宽匹配：LGAD 输出纳秒级 GHz 快脉冲，RJ45、扁平排线高频衰减严重，波形前沿失真；MMCX 为标准  $50\ \Omega$  同轴射频接口，完美匹配板上  $50\ \Omega$  传输线。
2. 高度适配辐照空间：侧卧 MMCX 高度仅 1.5mm，不遮挡上层 Sr-90  $\beta$  放射源入射路径；竖立 SMA、网口、扁平排线高度更高，阻挡粒子造成散射，引入额外时间误差。
3. 布线与屏蔽优势：MMCX 体积小巧，9 路信号（8 路 AC+1 路 DC 参考）可沿板底边紧凑排布；同轴全屏蔽隔绝外界，压低电子学抖动。



### Q3: 拓扑结构的选择——为何不建一个“球”？

一、立场：明确反对“多层球面洋葱皮”结构

二、从物理、磁体、系统集成三个维度的分析

#### 1. 物理维度：

对撞机粒子在速度空间并非各向同性分布，前向区域粒子密度远高于中心区

域。球面结构无法像“桶部+端盖”一样针对不同  $\eta$  区域独立优化传感器布局，且球面上铺设平面传感器会带来严重的机械应力和拼接缝隙。

## 2. 磁体维度：

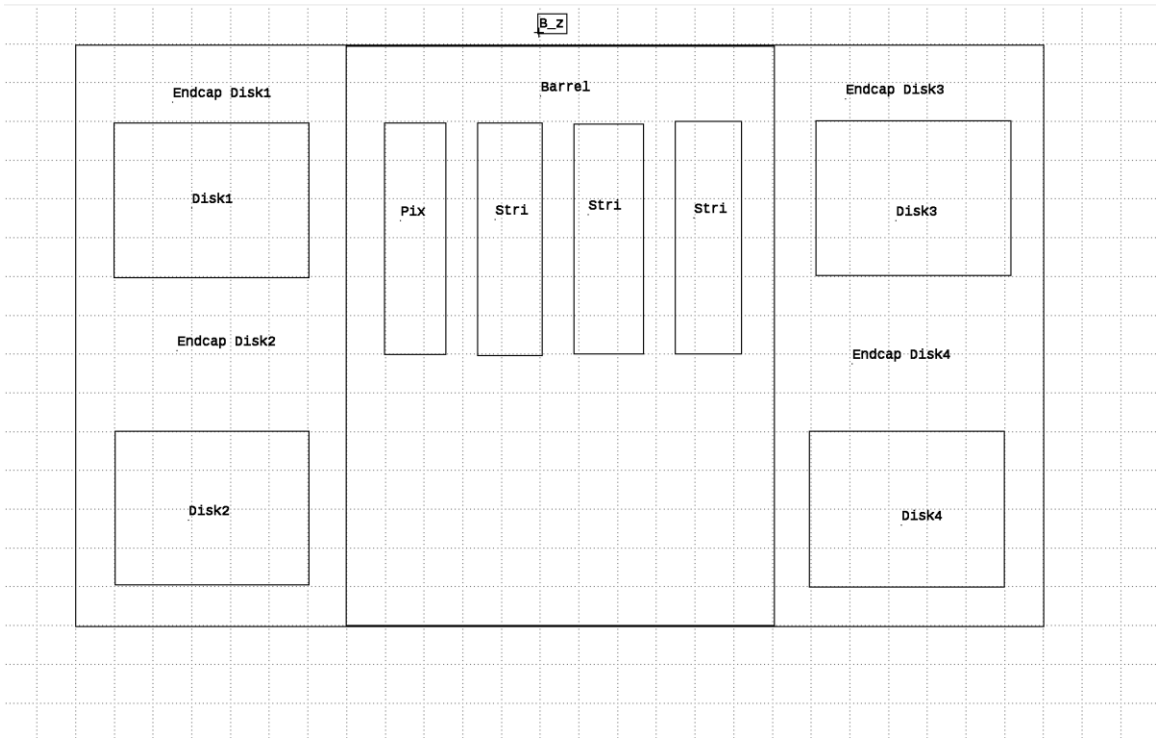
轴向螺线管磁场与圆柱结构天然兼容，粒子径迹偏转在柱坐标系中描述最为简洁。球面结构使不同纬度区域的粒子相对于磁场的方向角不同，严重复杂化径迹重建和动量测量。

## 3. 系统集成维度：

- **冷却：**圆柱结构可轴向布置直管道；球面多层结构需三维弯曲管路，制造维护极难。
- **供电与读出：**圆柱支持标准化“梯级”模块，球面模块形状随纬度变化无法标准化。
- **可维护性：**圆柱模块可从两端抽出更换；球面检修需逐层拆除，维护周期和成本不可接受。

## 三、更合理的拓扑结构（附示意图）

推荐：优化型“圆柱桶部 + 多盘片端盖”（**Barrel + Multi-Disk Endcap**）——即 ATLAS ITk 与 CMS MTD 采用的方案。



#### 四、圆柱+端盖方案优于球面的核心对比

维度	圆柱桶部+端盖	球面结构
磁场兼容性	径迹重建解析简单	磁场与球面法线夹角随纬度变化
模块标准化	桶部梯级、端盖盘片可独立标准化	模块异形，无法标准化
传感器铺设	平面传感器紧密排列	需异形传感器或大量缝隙
冷却与布线	轴向管线布局清晰	三维弯曲，复杂度指数级上升
可维护性	可轴向抽出更换	维护需逐层拆除
技术成熟度	ATLAS/CMS 已验证	尚无大型实验验证

综上，球面结构在“几何对称性”上的美感无法掩盖其在工程实现上的根本性缺陷，**圆柱桶部 + 多盘片端盖**是当前及未来对撞机探测器的最优工程选择。