

1.TCAD 是什么，为什么我们要做 TCAD?

TCAD (TechnologyComputer-AidedDesign, 工艺与器件计算机辅助设计) 是一种基于半导体物理模型的数值仿真工具。它通过求解泊松方程、电流连续性方程等基本方程, 在计算机上虚拟地“制造”并“测试”半导体器件。

什么是TCAD?

半导体内部载流子的运动由Poisson方程、电子连续性方程和空穴连续性方程约束。

Poisson Equation:

$$\nabla^2\psi = -\frac{\rho}{\epsilon} = -\frac{q}{\epsilon}(p - n + N_D^+ - N_A^-)$$

Electron Continuity Equation:

$$\frac{\partial n}{\partial t} = \frac{1}{q} \nabla \cdot \mathbf{J}_n + G_n - R_n$$

Hole Continuity Equation:

$$\frac{\partial p}{\partial t} = -\frac{1}{q} \nabla \cdot \mathbf{J}_p + G_p - R_p$$

基于设置的边界条件, 借助计算机强大的计算能力, 对器件的这三个方程进行求解

为什么需要 TCAD?

- **缩短研发周期:** 无需等待真实的流片, 就能快速迭代器件结构, 把探索周期从数月缩短到数天。
- **降低研发成本:** 极大地减少了掩模版、试流片和测试的费用。
- **深入物理洞察:** 能观测到实际测试中难以直接看到的内部物理量分布, 如耗尽区边界、电场强度、碰撞电离率等, 帮助理解器件的击穿、漏电等机理。
- **优化工艺窗口:** 模拟工艺波动 (如掺杂剂量、退火温度) 对器件性能的影响, 指导稳定的工艺开发。

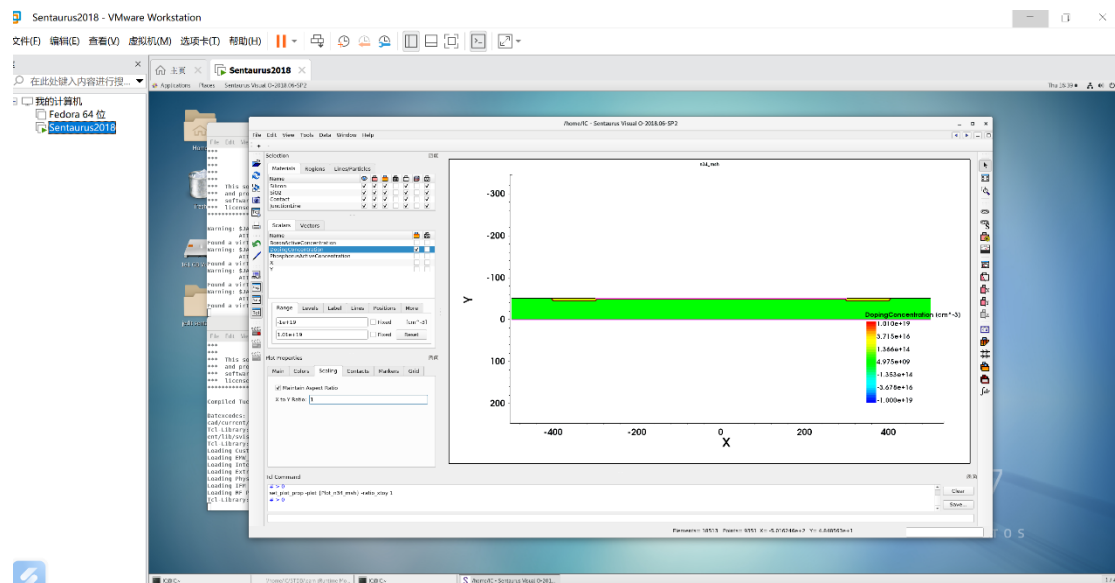
2.TCAD 一定是网格越精细越好吗? 简单聊聊你对网格划分的理解。

网格并不是越精细越好。网格划分的本质是在“精度”与“计算成本”之间寻找最优平衡。

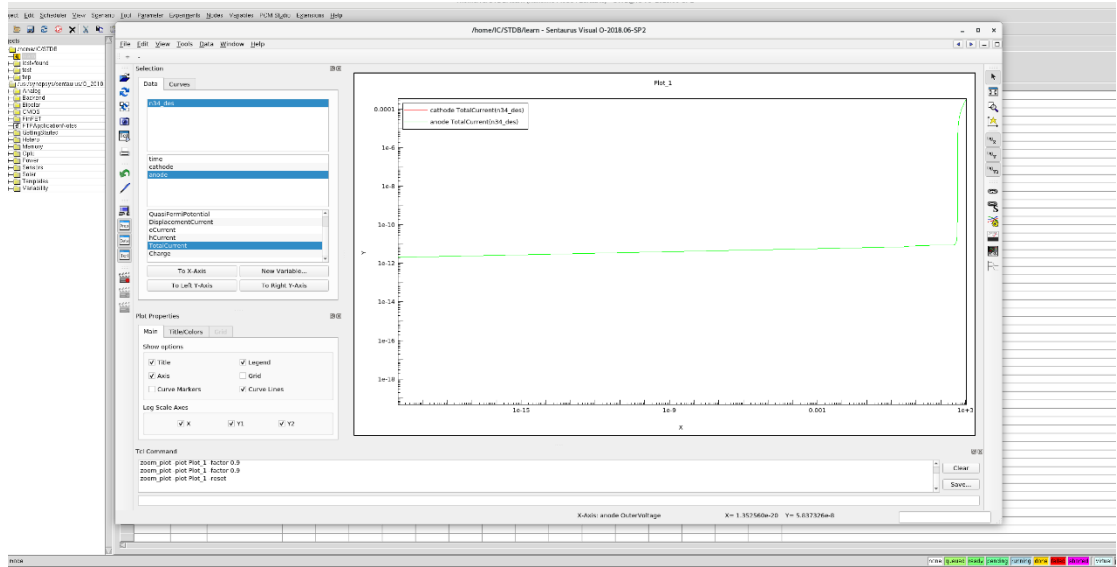
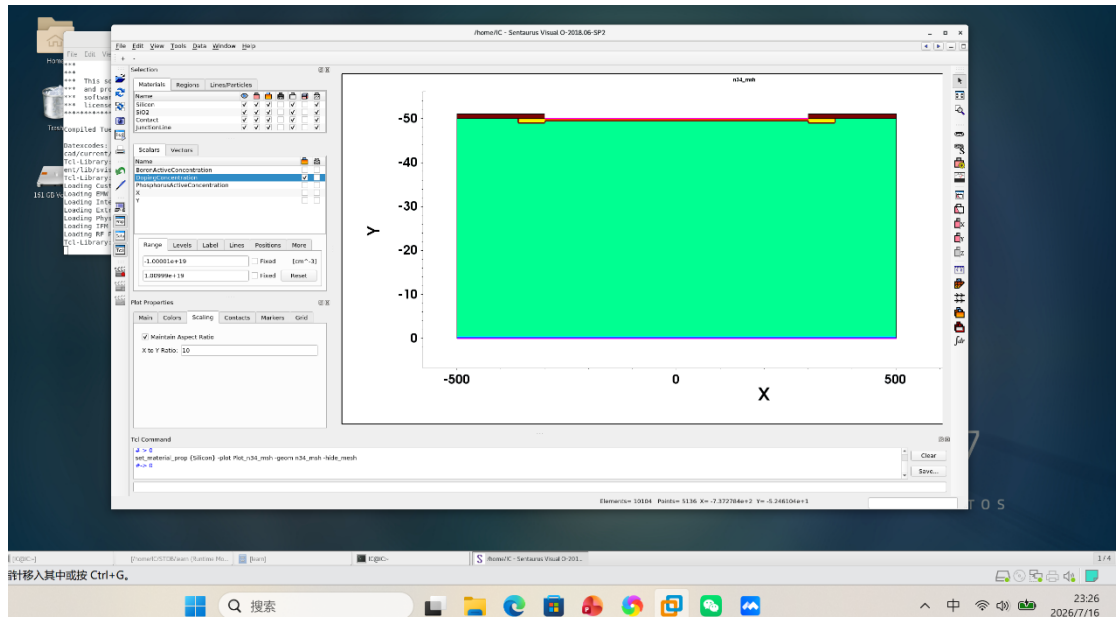
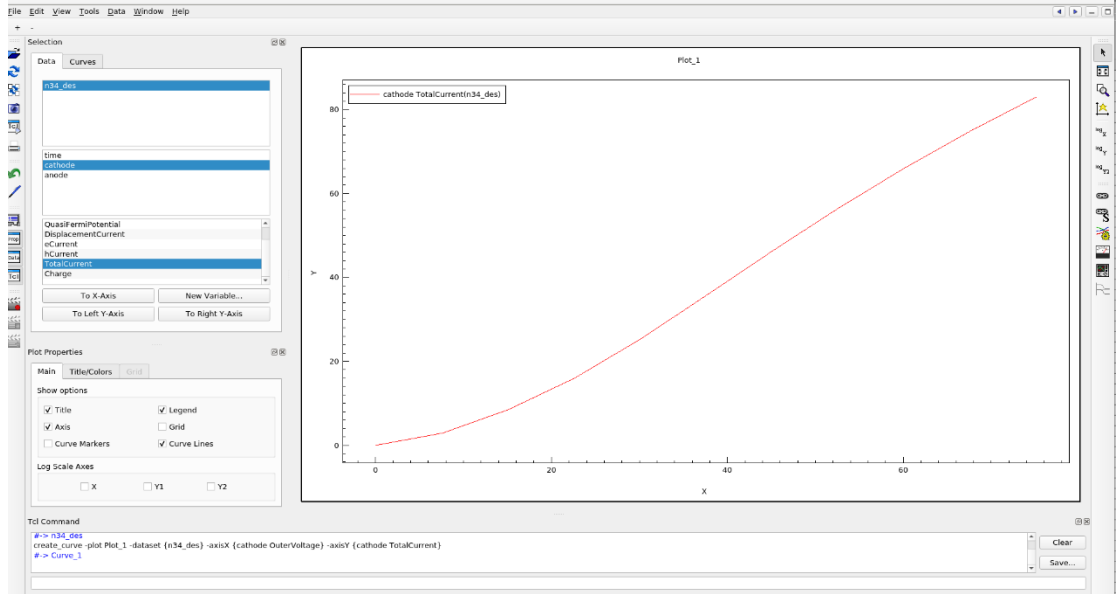
- **计算成本代价大:** 网格越精细, 格点数量就越多。这会使求解的矩阵规模急剧增大, 导致仿真所需的内存占用和时间呈指数级上升, 甚至会使求解器无法收敛。
- **精度收敛有限:** 当网格细化到一定程度后, 继续加密对仿真结果的改善微乎其微, 带来的只是徒增的计算负担。

- 合理的网格策略：
 - 关键区域加密：应在物理量变化剧烈的区域精细划分，例如 PN 结附近、栅氧化层下的沟道区、碰撞电离高发区。这些地方的掺杂浓度、载流子浓度和电场梯度极大。
 - 非关键区域粗化：在电场均匀、载流子运动平缓的区域（如衬底深处、中性体区），可以使用稀疏的网格。
 - 界面与边界：在材料交界面要保证网格线贴合，电极边界也需适当加密。
 - 利用自适应加密：代码中 define-refinement-function 设置的 DopingConcentration 和 MaxTransDiff 就是让软件根据掺杂梯度自动加密，这是一种比“全局盲目加密”高效得多的方法。

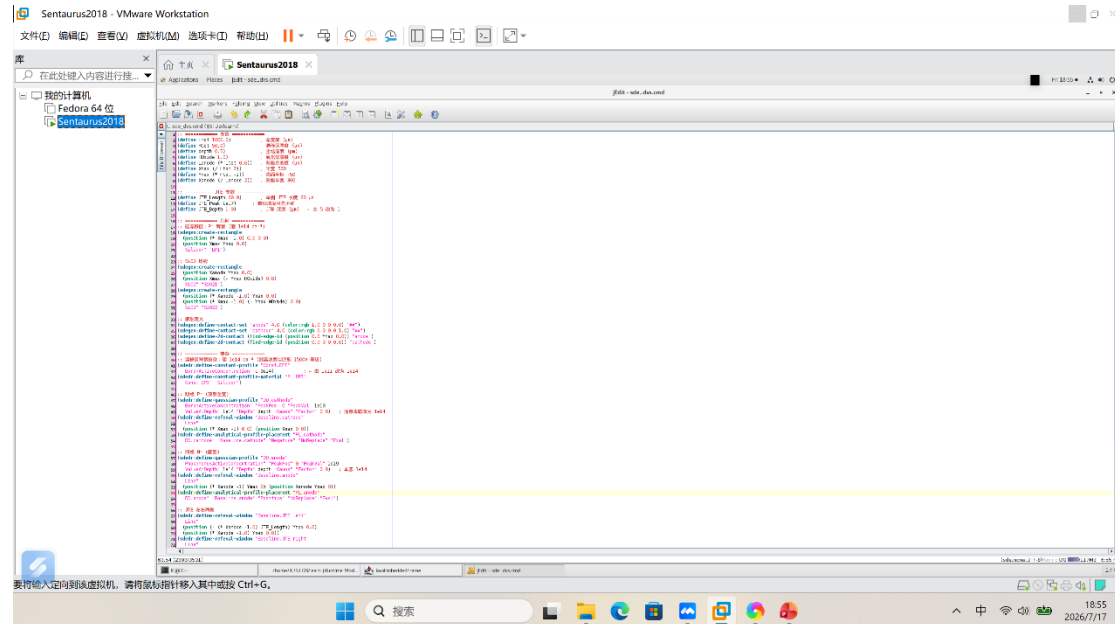
3.先在 SDE 上加上 JTE



第一次跑发现图像有点奇怪，设置的是要加到 1000V 但是到 100V 就没了，后来又调整了 JTE 的参数



这是代码



4.这是增益层的代码

(defineGain_Peak5e16)

(defineGain_PeakPos1.2)

(defineGain_Depth0.8)

(sdedr:define-refeval-window"Baseline.gain"

"Line"

(position(*Xanode-1.0)(+Ymax0.3)0.0)

(positionXanode(+Ymax0.3)0.0))

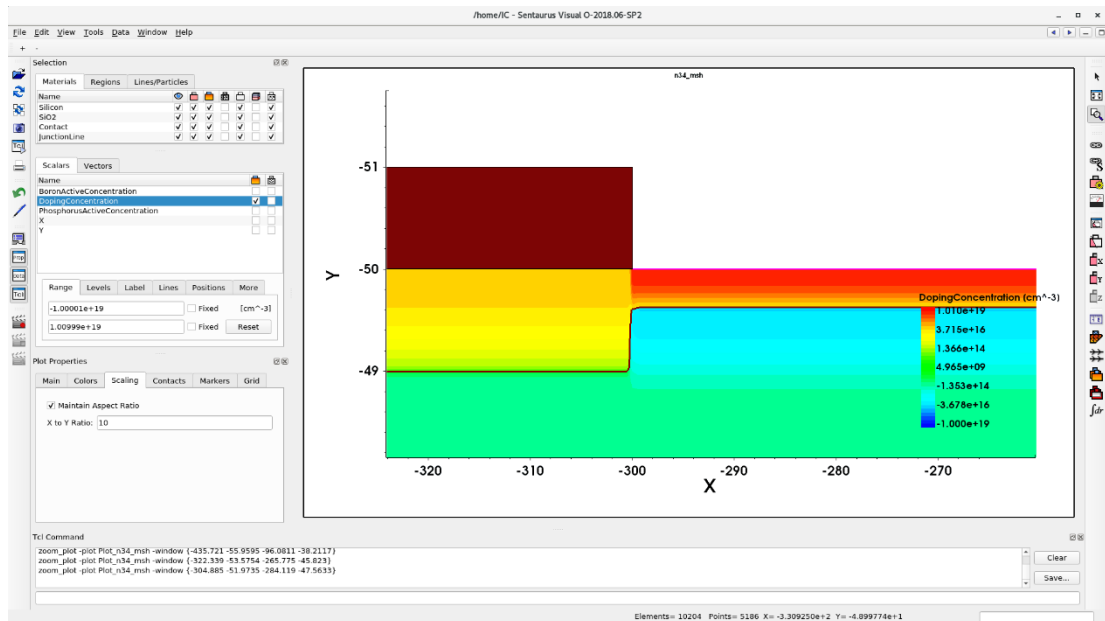
(sdedr:define-gaussian-profile"DD.gain"

"BoronActiveConcentration""PeakPos"0.0"PeakVal"Gain_Peak

"ValueAtDepth"1e14"Depth"Gain_Depth"Gauss""Factor"0.8)

(sdedr:define-analytical-profile-placement"PL.gain"

"DD.gain""Baseline.gain""Positive""NoReplace""Eval")



5.为什么主流采用“N++—P+增益层—P 型高阻硅—P++”结构，而不是“P++—N+增益层—N 型高阻硅—N++”？

(1)电场方向与耗尽关系

对于 P 型高阻硅、N++/P+/P-/P++结构：反向偏置通常为 N++加正偏压、P++加零或负偏压。全耗尽后，电场方向从 N++指向 P++（正→负）。主高场区位于 N++/P+增益结附近。

- 粒子穿过探测器时，在 P-高阻区产生电子-空穴对。
- 电子在电场作用下向 N++方向漂移，首先穿越 P+增益层。
- 由于电子运动方向与电场力方向相反（电子带负电），它们将进入 N++/P+结处电场最强的区域，触发碰撞电离，产生倍增。

(2)电子与空穴电离系数的差异

在硅中，电子的碰撞电离系数远高于空穴（在相同电场下，电子电离率约是空穴的 10 倍以上）。这意味着用电子触发雪崩倍增效率高、所需电场相对较低，噪声也更小（过剩噪声因子低）。

如果采用 N 型高阻硅、P++/N+/N-/N++结构，反向偏置需 P++加正压、N++加零压。电场方向从 P++指向 N++，高场区在 P++/N+结。此时载流子漂移：

- 电子向 N++运动，空穴向 P++运动。
- 进入高场区发生倍增的是空穴，因为空穴从 N-漂移到 N+再进到 P++/N+结。
- 空穴电离系数低，要获得同样增益需要更高电场，更容易发生击穿且增益噪声大，器件稳定性差，不易精确控制低增益区。

(3)工艺与其它考量

- P 型高阻硅技术成熟，与许多先进像素工艺兼容。
- N++/P+结位于晶圆正面，增益层浅结易于精确掺杂控制；P++背电极可以通过全面积注入或硼扩散方便制作。
- P 型衬底下的全耗尽特性更有利于收集电子（快信号），增益层又增强了信号，对于时间分辨探测器（如 LGAD）极具优势。

因此，选用“N++—P+增益层—P-高阻—P++”结构是为了利用电子的高电离率，实现低噪声、易控的增益，并在全耗尽时电场自然地使电子穿越增益区，达到最佳的增益-噪声-稳定性折衷。