

1. TCAD 是什么，为什么我们要做 TCAD？

TCAD 定义： TCAD 全称是 **Technology Computer Aided Design（半导体工艺与器件计算机辅助设计）**，是通过数值仿真模拟半导体工艺制备、器件电学与物理特性的技术。本课程使用的是 Synopsys 公司的 Sentaurus TCAD 工具，核心包含三个模块：

- SDE（结构编辑器）：绘制器件几何结构、定义掺杂分布、划分仿真网格；
- SPROCESS（工艺仿真）：模拟离子注入、退火等实际工艺过程，生成更贴近真实的器件结构；
- SDEVICE（器件仿真）：求解泊松方程、电子/空穴输运方程，仿真器件的电学特性与粒子响应。

半导体内部载流子的运动由Poisson方程、电子连续性方程和空穴连续性方程约束。

Poisson Equation:

$$\nabla^2 \psi = -\frac{\rho}{\epsilon} = -\frac{q}{\epsilon} (p - n + N_D^+ - N_A^-)$$

Electron Continuity Equation:

$$\frac{\partial n}{\partial t} = \frac{1}{q} \nabla \cdot \mathbf{J}_n + G_n - R_n$$

Hole Continuity Equation:

$$\frac{\partial p}{\partial t} = -\frac{1}{q} \nabla \cdot \mathbf{J}_p + G_p - R_p$$

开展 TCAD 仿真的原因：

1. **机理可视化**：可以直接观测器件内部的电场、电势、载流子浓度分布，直观理解器件工作的物理机制；
2. **降本提效**：可以快速遍历大量参数组合与结构方案，相比实际流片测试，大幅缩短研发周期、降低时间与经济成本；
3. **辐照研究便捷**：可以通过引入辐射损伤模型，便捷地研究器件辐照后的性能退化，这对于半导体探测器的辐照耐受性研究至关重要。

我的理解： 仿真可以通过对各种参数的调整来实现很多现实中操作复杂的模型，从而实现降低成本的效果，并且对模型各部分的细致构造，可以直接对仿真模型局部放大等处理，来进行更加细致的观察，帮助我们理解工作原理，而不是一味的进行“黑箱操作”

2. TCAD 一定是网格越精细越好吗？简单聊聊你对网格划分的理解

答案：不是网格越精细越好。

网格划分的核心原则是**精度与计算效率的平衡**，过度精细的网格会带来明显的负面影响：

- 网格越密，仿真的节点数与计算量呈指数级上升，仿真耗时大幅增加，甚至会超出计算资源上限；

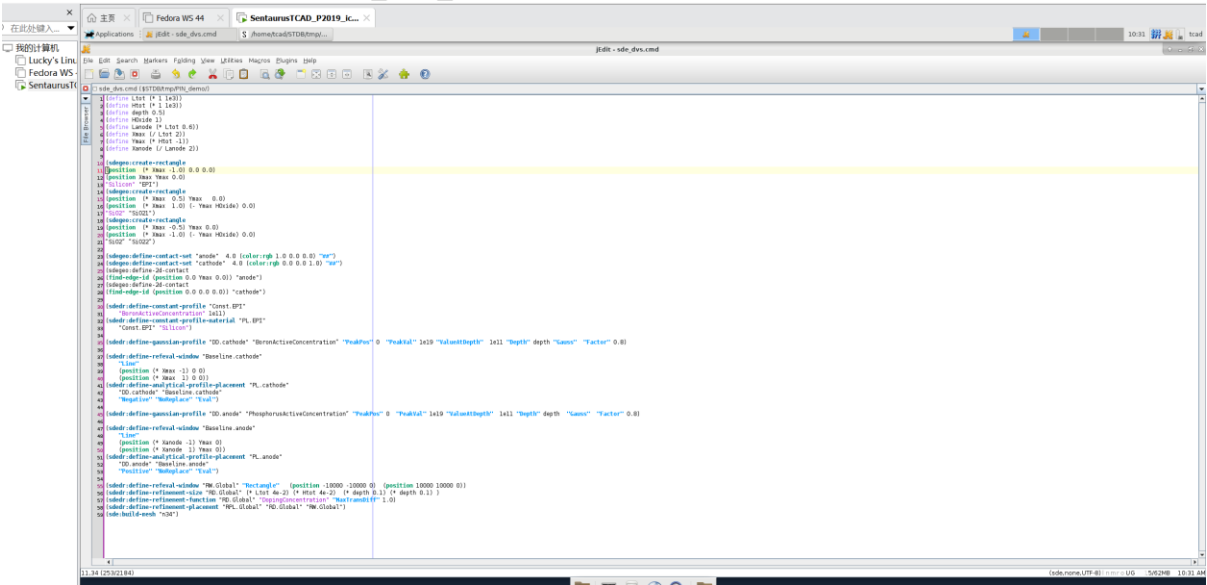
- 在物理量变化平缓的区域（如均匀掺杂的体硅区），过密网格不会显著提升仿真精度，属于算力浪费；
- 不合理的过密网格还可能引入数值振荡，降低方程求解的收敛性。

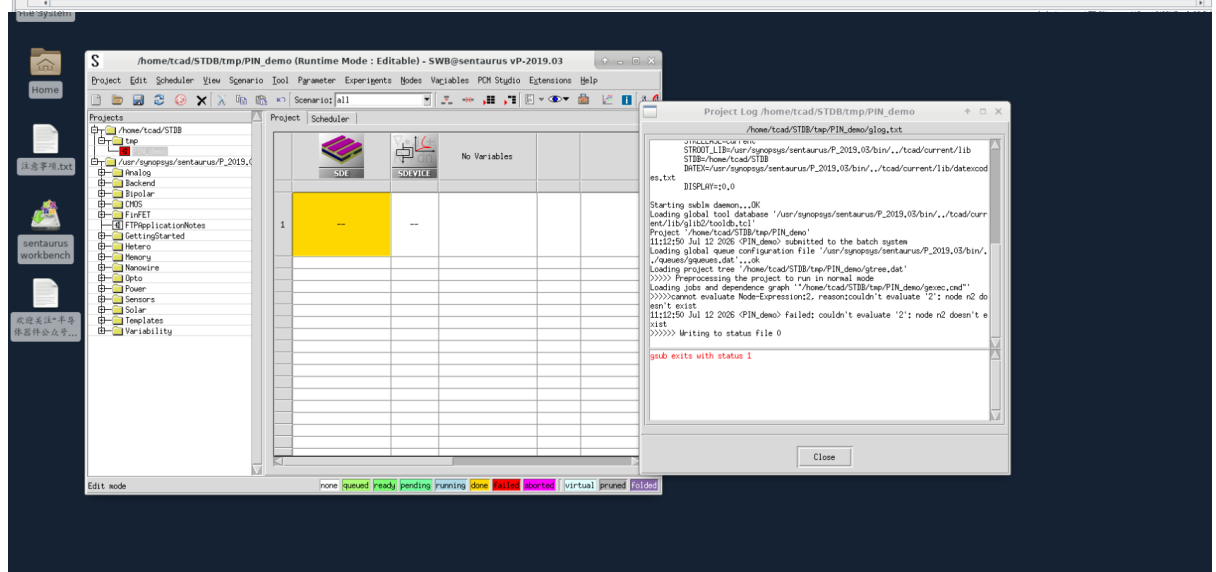
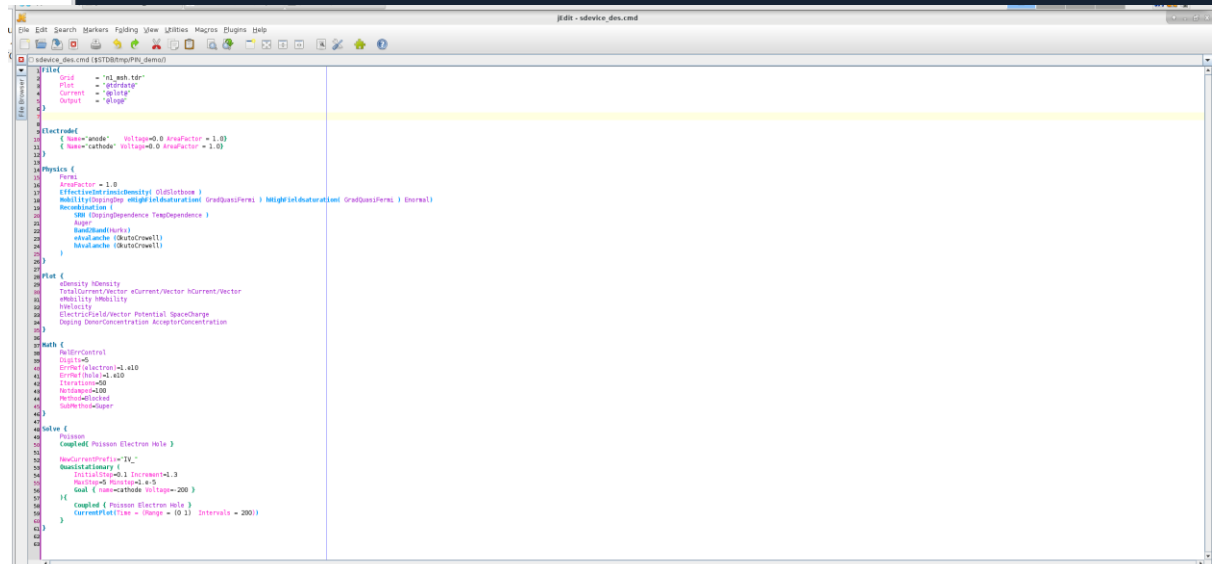
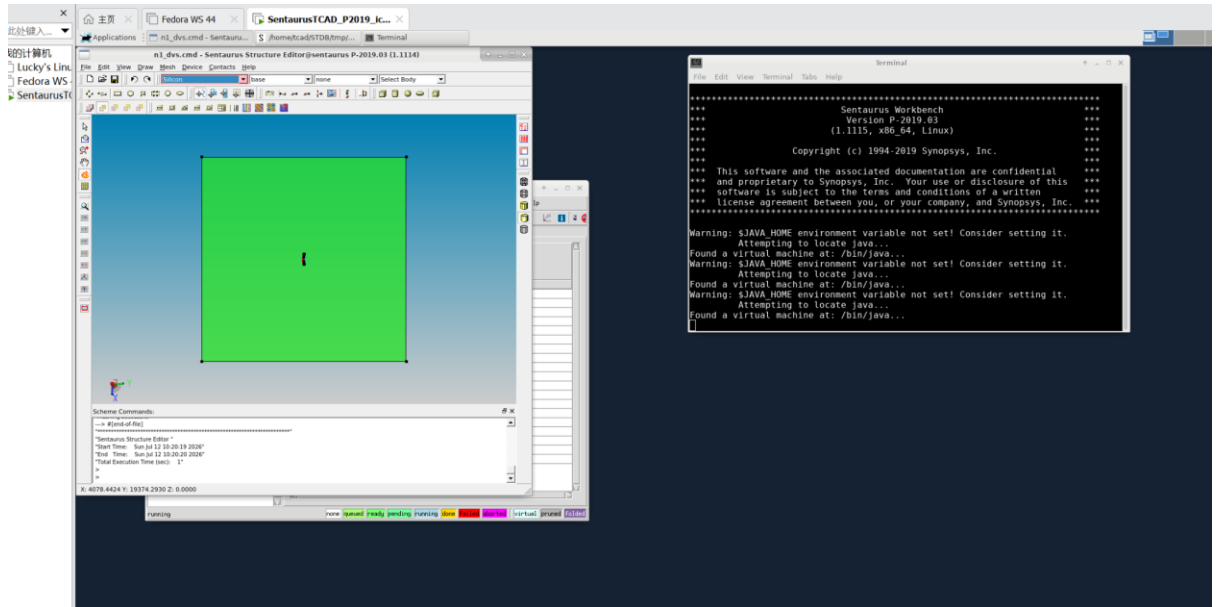
合理的网格划分策略：

- 全局粗网格基底：**整体区域采用较粗的基础网格，控制整体计算量；
- 关键区域局部加密：**在掺杂梯度大、电场变化剧烈的区域（如 PN 结界面、耗尽区边缘、JTE 终端、增益层附近）进行网格加密，保证核心区域的仿真精度；
- 自适应加密规则：**通过设置掺杂浓度梯度、电场梯度等物理量的变化阈值，让软件自动调整网格密度，兼顾仿真效率与精度。PPT 中采用的“全局粗网格+掺杂梯度自动加密”就是典型的最优策略。

结合之前嘉健学长讲的，在实际实验与分析中一味的追求“精度”和“效率”，是一件很理想化的事情，我们必须同时考虑性能和成本两方面，合理的在二者之间取得最佳平衡，在本问题中即是网格精细度和计算资源的分配，应该有合理的划分策略，这个思想不仅针对本问，在所有类似情况中，都应该这样考虑

对第三和第四个问题，我在进行操作时遇到了 SDEVICE 输入仿真代码后（n2 节点）无法与 SDE 中 PIN 结构建立连接的问题，照搬 PPT 代码以及让 AI 分析修改多次后都没能解决该问题，所以最终没能完成对这两个问题的解答，只能在理论和预期层面结合 AI 分析给出一些解答





3. 给 PIN 添加 JTE 结构，观察击穿电压变化

原理说明

JTE（结终端扩展）的作用是缓解 N++ 边缘的电场尖峰，抑制边缘提前击穿，提升器件击穿电压。通过在 N++ 外围注入一圈低浓度的 N 型掺杂，将原本集中在边缘的陡峭电场峰分散到更宽的区域，降低最大电场强度。

预期结果

添加 JTE 后，器件的反向击穿电压会**显著提升**：原本 N++ 边缘的电场尖峰被拆分为多个平缓的小峰，边缘提前击穿现象被抑制，击穿电压更接近器件的本征击穿电压。

4. 添加增益层，构建 DC-LGAD 基本结构

原理说明

LGAD（低增益雪崩探测器）的核心是在 N++ 阳极下方引入一层 P 型增益层。器件反偏时，增益层处会形成局部高电场；原初电离的电子向阳极漂移经过高场区时，触发雪崩电离产生信号增益，从而提升信噪比。增益层浓度不能过高，否则无法完全耗尽，影响探测器灵敏区与时间响应。

结构验证

最终结构从顶部到底部依次为：N++ 阳极 → P+ 增益层 → P- 高阻硅（灵敏区）→ P++ 阴极，符合 DC-LGAD 的标准结构。SDEVICE 仿真中开启雪崩模型（OkutoCrowell）后，可观测到粒子入射信号幅度明显增大，即产生了内增益。

5. 为什么 LGAD 主流采用 P 型高阻硅的 N++/P+/P-/P++ 结构？

核心原因是**硅中电子与空穴的雪崩电离系数存在显著差异**，结合电场方向的设计可以获得更优的器件性能，具体分析如下：

- 电场方向与载流子漂移路径** P 型衬底结构加反偏时，全耗尽区电场方向由顶部 N++ 阳极（正电压）指向底部 P++ 阴极（地/负电压），即电场方向向下。原初电离产生的电子逆电场方向向上漂移，会率先经过靠近阳极的 P+ 增益层高场区，由电子主导雪崩过程。
- 雪崩增益的效率优势** 硅材料中，**电子的雪崩电离系数远大于空穴**。让电子作为触发雪崩的主导载流子，仅需较低的反向偏压就能获得目标增益，器件工作电压更低、功耗更小；同时增益均匀性更好、增益噪声更低，探测器的信噪比和时间分辨性能更优。
- 反向结构的劣势** 若采用 N 型衬底的 P++/N+/N-/N++ 反向结构，高场区靠近 P++ 阴极，只有空穴向阴极漂移时经过高场区触发雪崩。由于空穴电离系数小，达到相同增益需要高得多的偏置电压，不仅增加系统功耗，还会加剧边缘击穿风险，增益的均匀性和稳定性也更差，难以满足探测器的高性能要求。