

1.

TCAD 是 Technology Computer-Aided Design, 半导体工艺和器件的计算机辅助设计。把连续的半导体器件划分成有限数量的网格节点, 然后在这些节点上数值求解半导体物理方程。

同时 TCAD 求解需要不断迭代

猜测电势和载流子分布→ 计算电场→ 计算电子和空穴运动→ 更新载流子分布→ 再次计算电场→ 直到前后两次结果足够接近

SDE : 绘制器件几何形状、定义理想化掺杂分布、画网格。

SPROCESS : 经过模拟制造工艺, 给出得到什么结构。

SDEVICE: 电学仿真

为什么?

1.观察实验中难以直接测量的内部物理量。

因为实验通常只能获得端口电流、电压等外部特性, 而 TCAD 可以显示器件内部的电场峰值、耗尽区边界、载流子输运路径和雪崩位置。

2.将器件的工作原理展示出来。

3.减少试制成本和周期。

在实际流片前, 可以改变器件尺寸、掺杂浓度和结深, 筛选较合理的设计参数, 减少反复制造样品的次数。

合理的网格划分应采用局部加密、整体适中的策略可以系统研究 JTE 浓度、增益层峰值浓度、网格精度等参数对击穿电压和增益的影响。

2.

TCAD 网格并不是越精细越好, 太细运行时间长, 浪费算力、时间。网格太粗无法详细判断内部是否变化, 即使成功收敛, 内部数据可能大不相同。

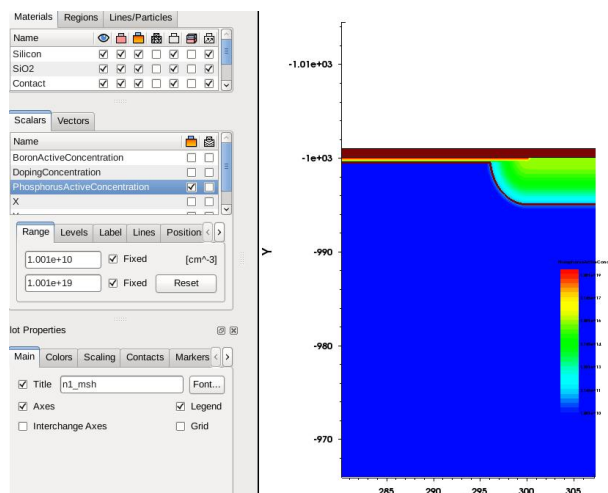
应采用整体适中、局部加密的网格。

3.

原代码添加 JTE 代码

```
109 ; JTE: lightly doped N-type extension
110 ;
111 ;
112
113 (sdedr:define-gaussian-profile
114   "DO.JTE"
115   "PhosphorusActiveConcentration"
116   "PeakPos" 0.0
117   "PeakVal" JTEPeak
118   "Value&Depth" 1e11
119   "Depth" JTEDepth
120   "Gauss"
121   "Factor" 0.8
122 )
123
124 (sdedr:define-refeval-window
125   "Baseline.JTE.Left"
126   "Line"
127   (position (* XJTE -1.0) Ymax 0.0)
128   (position (* Xanode -1.0) Ymax 0.0)
129 )
130
131 (sdedr:define-analytical-profile-placement
132   "PL.JTE.Left"
133   "DO.JTE"
134   "Baseline.JTE.Left"
135   "Positive"
136   "NoReplace"
137   "Eval"
138 )
139
140 (sdedr:define-refeval-window
141   "Baseline.JTE.Right"
142   "Line"
143   (position Xanode Ymax 0.0)
144   (position XJTE Ymax 0.0)
145 )
146
```

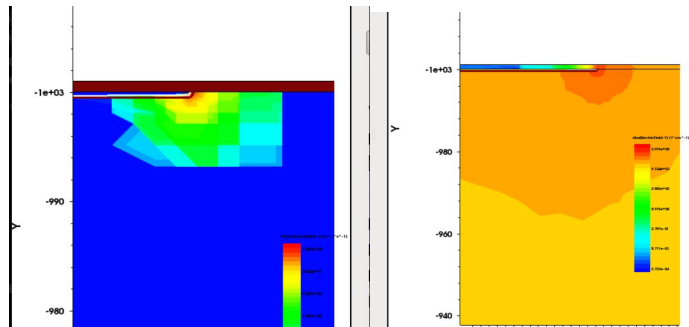
通过观察 P 浓度判断 JET 是否添加正确



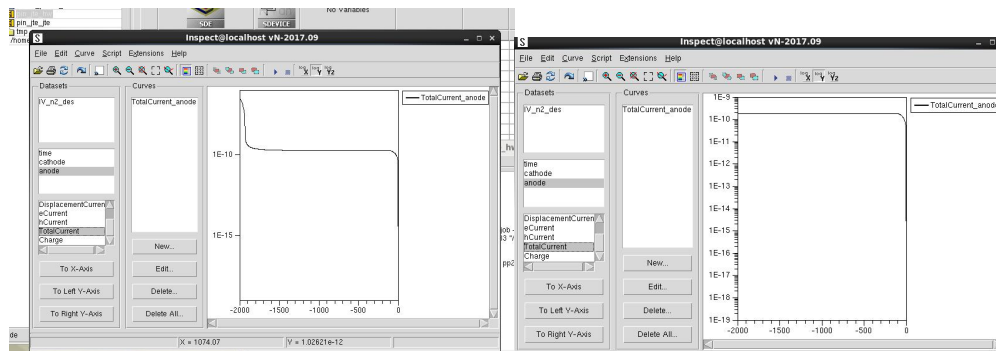
左侧表面很薄的红色高浓度层：N++；
 N++终止位置附近：JTE 与 N++边缘发生少量重叠；
 右侧向下延伸的黄—绿—青色区域：JTE；
 上方棕色区域：SiO₂；
 深部蓝色区域：磷浓度很低的 P 型体区。

原 PIN 击穿

我从 500V 开始扫描，一直没击穿一直加到 1000V 还以为代码写错了



1000V 这里查了一下总碰撞电离产生率和在最高反偏下的电场分布。

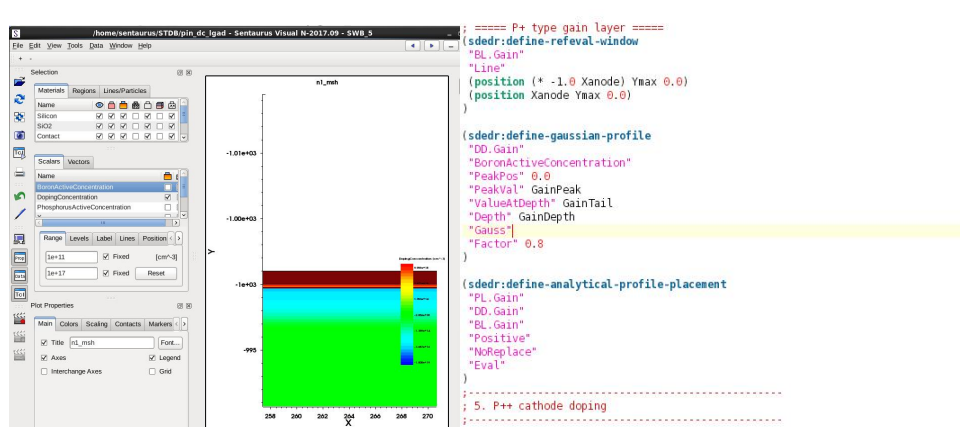


这是原 PIN 在 1900V 左右击穿

加入 JET 没有击穿，击穿电压上升

4.

添加增益区 P+



我的图像 200~300V 没被击穿，大概是高阻硅区域太厚了，但由于有点发烧，今天就到这了。增益层峰值浓度升高会增强 N++/P+ 结附近的局部电场，提高碰撞电离率并降低击穿电压。 5.1×10^{16} 的增益层偏弱，而 5.5×10^{16} 可能导致器件过早击穿。因此，在缺少完整参数扫描结果时，选择中间值 5.3×10^{16} 作为满足 200~300 V 击穿目标的优先参数较为合理。

5.

N++接触——P+增益层——P 型高阻硅——P++接触

在反向偏置并完全耗尽后，能够让高阻硅区域产生的电子漂移通过高场增益层，从而以电子为主要触发载流子产生雪崩倍增。

P++接触——N+增益层——N 型高阻硅——N++接触

在反向偏置并完全耗尽后，电场方向将从 N 型一侧指向 P 型一侧。高阻硅区域产生的电子会向 N++ 背面漂移，不会穿过顶部的 N+ 增益层。空穴穿过顶部的 N+ 增益层。由于硅中空穴的碰撞电离能力弱于电子，要得到相同增益通常需要更高的局部电场，并可能带来更大的倍增涨落和噪声。

硅中电子的碰撞电离系数通常高于空穴，且电子的迁移率比空穴高得多。电子触发倍增，在较低电场下更容易获得增益，倍增效率较高，统计涨落相对较小，有利于获得较低的额外噪声和较稳定的信号。