

1、TCAD 是什么，为什么我们要做 TCAD

TCAD (Technology Computer-Aided Design) 是一套用数值仿真、物理方程求解，模拟半导体芯片制造工艺流程和晶体管器件电学性质的仿真软件体系，以 sentaurus 为例，常用三大模块：

- ①SDE (结构编辑器)：手动绘制器件几何形状，定义不同区域的类型和掺杂分布，划分仿真网格。是在为后续电学计算做基础
- ②SProcess (工艺仿真)：通过指令虚拟跑完晶圆所有制造工序：氧化、离子注入、高温退火、刻蚀、薄膜沉积、CMP 抛光。输出芯片内部杂质浓度、晶格应力、材料形貌等
- ③SDevice (器件仿真)：根据输入的器件结构以及设置的电学仿真条件（如外接电阻，电压，电流等），针对设置的稳态或瞬态求解过程，对网格上的节点进行 Poisson-Electron-Hole 方程的数值求解

做 TCAD 原因：

- ①微观物理可视化：TCAD 可以帮我们看见器件内部的载流子、电场、电势的分布，可以帮我们更好地了解器件的工作状态。
- ②降本增效：通过 TCAD 来帮助设计器件，可以进行非常多的参数组合的尝试；而之际在工厂里做一个器件再来测试，只能尝试有限的几种方案，且时间、经济成本都非常高。
- ③探测器辐照特性考量：我们在设计探测器时，一定会要考虑器件在经过辐照后的表现。TCAD 可以通过引入辐射损伤模型相对简单的进行相应的研究。

2、TCAD 一定是网格越精细越好吗？

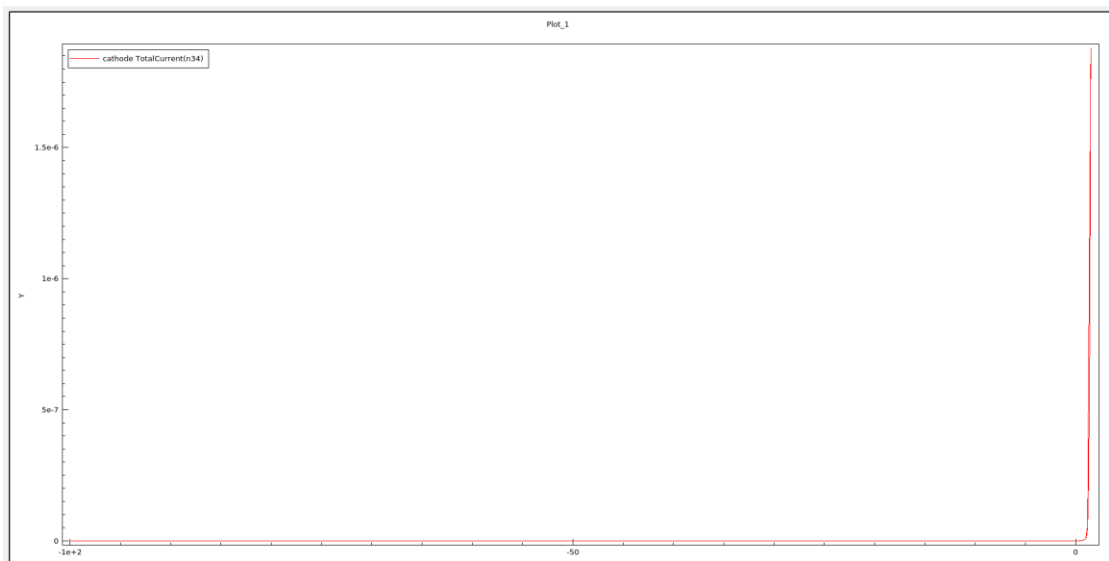
并非如此。诚然，网格是有限元分析求解物理方程的最小单元，网格越细，仿真结果会越贴合实际。但这带来了更多问题：计算资源爆炸式增长、奇异点不收敛、精度提升收益有限。

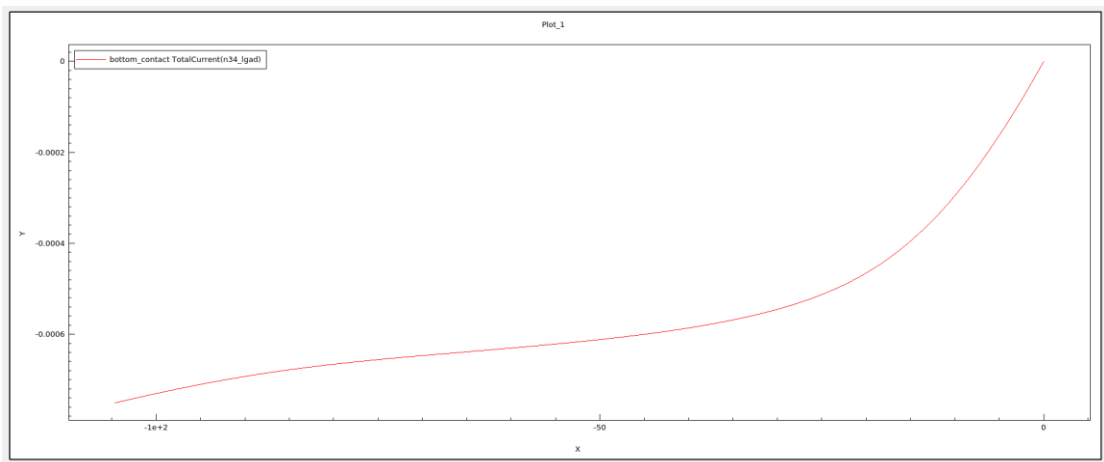
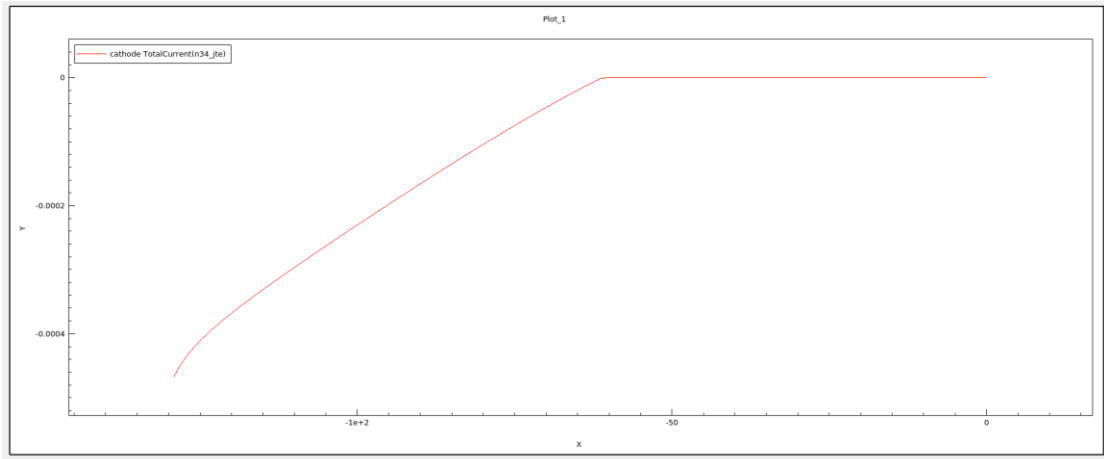
在实际操作中，应该粗网格试探整体规律，逐步加密求解。同时网格质量也会影响计算结果，粗且规整的网格划分往往效果优于细且变形扭曲的网格划分。

3、添加 JTE 结构，观察击穿电压变化

4、添加增益层

原 pn 结





5、我们的 LGAD 通常采用 P 型的高阻硅，采用 N++接触——P+增益层——P 型高阻硅——P++接触的结构。你可以思考一下为什么主流采用这种结构（而不是 P++接触——N+增益层——N 型高阻硅——N++接触的结构）吗？

核心原因是因为空穴的离化系数远高于电子

p+增益层增益效率高：在硅中，空穴的离化系数比电子高约一个数量级。P+增益层在反向偏压时，高电场区集中在 P+与 P 型高阻硅的结界面。当信号电子从 N++端射入，电子先穿过高场区并获得能量，随后在离开高场区时通过碰撞产生电子-空穴对。此时，新产生的空穴会在整个低场漂移区再次被加速，因其高离化率引发“雪崩倍增”的正反馈，增益可达数万。反之，若用 N+增益层，高场区边界相反，空穴初始离化弱，增益性能会大打折扣

抗辐照能力强（辐照损伤最小化）：LGAD 常用于高能物理，抗辐照是关键。辐照产生的受主型缺陷（如氧化物陷阱）会在 P 型硅中引起受主补偿效应，导致有效掺杂浓度降低、电场削弱。而主流结构将 P+增益层做得很薄（ $<1\mu\text{m}$ ），即便被补偿，也只需微调工作电压即可恢复，退化可控。若换成 N+增益层，辐照引入的深能级会严重捕获信号电子，导致增益急剧衰减甚至“失效”。

1、N++/P+/P 高阻/P++

器件反向全耗尽时，电场由底部 P++阳极指向表层 N++阴极。

粒子在灵敏区产生的电子逆电场向上漂移，必须穿过 P+增益层界面处的强电场区，依靠硅更高的电子碰撞电离系数完成可控雪崩倍增；空穴沿电场直接流向阳极，不参与放大。同时 P+/P 高低同型结可把电场峰值限制在薄层内，耐压稳定。

2、P++/N+/N 高阻/N++

全耗尽电场由表层 P++ 阳极指向底部 N++ 阴极。

生成的电子顺着电场直接被阴极收集，无法进入增益区；只有空穴逆电场漂移经过雪崩区，只能依靠空穴实现倍增。硅中空穴电离系数远低于电子，增益不稳定、噪声大，且电场易扩散造成整体提前击穿。