

1 TCAD 简介

TCAD 是什么，为什么我们要做 TCAD？

1.1 TCAD 是什么

TCAD 全称是 Technology Computer-Aided Design，中文名技术计算机辅助设计，是指利用计算机仿真来开发和优化半导体工艺技术与器件的一套工具。在高能物理实验领域，最常用的 TCAD 工具是 Synopsys 公司的 Sentaurus TCAD 套件。该套件包含三个核心模块：

1. **SDE（结构编辑器）**：用于绘制器件的几何形状，定义不同区域的类型和掺杂分布，并生成计算网格。
2. **SPROCESS（工艺仿真）**：通过输入离子注入的剂量、能量等工艺指令，模拟对应的物理化学反应过程，生成接近实际器件的掺杂结构。相比 SDE 生成的器件结构，SPROCESS 生成器件结构的内部掺杂是由工艺过程决定的，会更接近实际的器件；SDE 定义的器件则是一个理想的器件。但是它们最终都生成了一个器件结构，给后续的器件仿真提供初始与边界条件。
3. **SDEVICE（器件仿真）**：根据器件结构及电学边界条件，针对设置的稳态或瞬态求解过程，对网格上的节点进行泊松方程和载流子输运方程的数值求解。

TCAD 仿真的核心是求解一组描述半导体物理行为的基本偏微分方程，包括泊松方程、电子和空穴的连续性方程以及载流子输运方程。通过有限元方法 FEM 对器件结构进行离散化处理，TCAD 能够计算出器件内部各点的电势、电场、载流子浓度分布等微观物理量。

1.2 为什么要做 TCAD

一、可视化内部物理量

TCAD 能够看见器件内部，帮助我们深入理解器件的工作状态。半导体探测器的实际性能取决于其内部的微观物理量分布，包括电势、电场强度、载流子浓度、电流密度等。这些量在实验测量中几乎无法直接获取——我们只能从外部测得电流、电压、电容等宏观参量，而对内部究竟发生了什么无从知晓。TCAD 通过对泊松方程和载流子输运方程的数值求解，可以在每个网格节点上计算出这些微观物理量的空间分布。例如可以直观地看到 PN 结耗尽区的扩展过程；可以观测到边缘击穿时电场在电极边缘形成的“尖峰”；可以追踪粒子入射后电子-空穴对的产生、漂移和收集全动态过程等。这种“可

视化”能力是实验测试无法替代的，它为研究人员提供了物理直觉和定量依据，从而更准确地诊断器件问题、优化设计参数。

二、进行设计探索，节省时间和成本

TCAD 允许进行大规模参数组合探索，相较于工厂里做一个器件再进行测试，极大节省了时间与经济成本。在实际工厂中制造一个探测器器件，通常需要经历晶圆制备、离子注入、退火、光刻、金属化等多道工艺，单次流片周期通常为数周至数月，成本高昂。因此，在实验上只能尝试非常有限的几种设计方案，如改变掺杂浓度、注入能量等，且每次改动都需要重新流片。而 TCAD 仿真完全在虚拟环境中进行，可以在数小时甚至数分钟内完成数百种掺杂分布、几何尺寸、电极结构的组合评估，然后能够快速对比不同方案下的击穿电压、耗尽电压、信号幅度、时间响应等关键性能指标，在设计阶段提前剔除无效方案，使得最终进入流片的版本更加成熟。这种高效率的设计迭代，显著缩短了研发周期，降低了研发成本，对于像高能物理实验需要定制化探测器的领域尤为适用。

三、开展辐射损伤的研究

TCAD 可以通过引入辐射损伤模型，相对简单地研究辐照后的器件性能退化。高能物理实验中的探测器面临极高的粒子通量，辐照会导致硅材料中产生位移损伤和表面损伤。这些损伤会改变有效掺杂浓度、增加漏电流、降低载流子寿命，最终影响探测器的电荷收集效率和信号噪声比。在实验上，要研究辐照效应，必须先将器件送往辐照设施进行辐照，再回到实验室测试，过程复杂且成本较高。而 TCAD 允许通过设置缺陷能级、陷阱密度、俘获截面等参数，建立辐照损伤模型，可以仿真不同辐照剂量下器件的漏电流、耗尽电压、电荷收集效率等性能变化，也能够预测器件在实验环境中的寿命，从而指导抗辐射加固设计。这使得研究人员可以在不实际辐照器件的情况下，预先评估不同设计方案在辐照环境下的可靠性，为最终选择抗辐射能力强的方案提供可靠依据。

2 TCAD 的网格划分

TCAD 一定是网格越精细越好吗？简单聊聊你对网格划分的理解吧。

TCAD 的网格并非越精细越好，网格划分的关键是权衡计算精度与计算效率。

在高能物理实验的半导体探测器设计与仿真中，TCAD 的网格，可以理解为为了解物理方程而对仿真区域进行的一种空间离散化。我们面对的是一个由硅、二氧化硅等材料构成的连续半导体器件，其中的电势、电场和载流子浓度是连续变化的。但计算机无法直接处理这种“连续”的问题，它只能进行离散的数值计算。因此，TCAD 会把这

个连续的器件区域，用无数个细小的、不重叠的单元分割开来。这些单元和它们的顶点共同构成了网格。

网格的精细与粗糙直接影响着仿真的精度与成本。精细的网格意味着网格单元更小、数量更多，因此能更精确地捕捉到物理量在空间上的剧烈变化，例如 PN 结界面处掺杂浓度的陡峭变化。但代价是计算量呈指数级增长——网格点增加一倍，内存消耗可能增加四倍，仿真时间也会大幅延长。反之，粗糙的网格计算量小、速度快，但可能会遗漏关键区域的物理细节，导致仿真结果不准确甚至完全不收敛。

TCAD 提供多种网格划分方法，实现不同的网格单元划分，其核心思想都是非均匀网格。一种基础的方法是空间几何区域法，即根据器件外形的几何特征来划分网格。比如，在电极边缘、曲率较大的拐角处，电场容易集中，因此可以人为地划定一个更小的区域，要求软件在此处生成更密集的网格，而在器件体区则使用较粗的网格。另一种更智能、更主流的方法是器件物理结构法。这种方法的核心逻辑是让网格的密度去适应物理量的变化梯度。最典型的应用就是根据掺杂浓度的梯度来驱动网格加密。在半导体中，掺杂浓度变化最剧烈的地方就是 PN 结的界面处。TCAD 允许用户设置一条规则，让软件自动检测掺杂浓度变化率最大的区域，并在此处自动生成更细密的网格，例如在 PPT 中出现的 (`sdedr:define-refinement-function "RD.Global" "DopingConcentration" "MaxTransDiff" 1.0`)，图 1 展示了一个最简单 PIN 器件仿真的网格划分。这样，在掺杂均匀的体区网格很粗以节省算力，而在关键的 PN 结界面网格自动加密以保证精度。除了掺杂，电场强度、载流子浓度等物理量的变化梯度也可以作为网格自适应的依据。

在 Sentaurus TCAD 中，这些操作通常通过定义评估窗口和细化尺寸来实现。用户先划定一个逻辑区域，然后在这个窗口内应用特定的网格细化规则。当多个窗口重叠时，软件会自动采用其中最严格的细化规则，即生成最密集的网格。

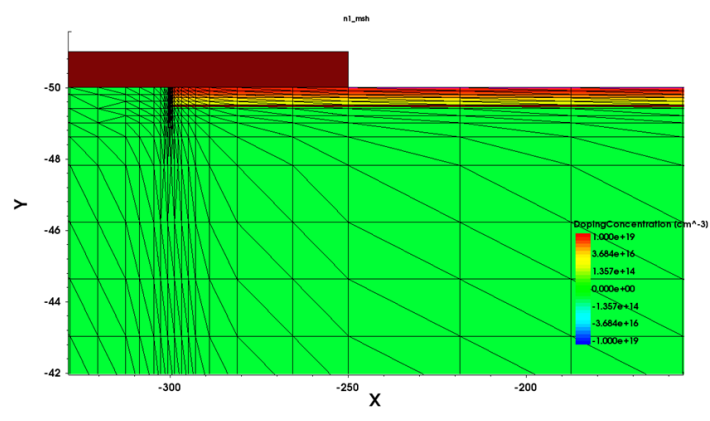


图 1: 最简单 PIN 器件仿真的网格划分

3 加有 JTE 结构的 PIN

我前面提供了一个 PIN 的示例代码，在这个代码的基础上，给 PIN 添加 JTE 的结构，看看击穿电压有什么变化？（提示：可以用一个比较宽的高斯分布来近似，参考位置——浓度：0—— $1E16$ ，结深 $5\mu\text{m}$ 。可以调整这些参数，看看影响）

在一个 PIN 二极管的器件中，核心的 PN 结位于器件中央的有源区。当给器件施加反向偏压时，电场主要集中在 PN 结附近。但是在 PN 结的边缘，即有源区的边界处，电场线会变得非常密集，导致这里的电场强度远高于中央区域。这种在边缘出现的电场尖峰会使得器件在远未达到设计耐压值时，就在边缘发生提前击穿，从而限制了器件的最大工作电压。

JTE 正是为了解决这个边缘击穿问题而设计的一种终端技术。它的基本思想是在主 PN 结的边缘，通过离子注入等方式，引入一个与主结掺杂类型相同、但掺杂浓度更低的扩展区域。这个低掺杂的 JTE 区域就像是一个缓冲区，它能够将原本集中在主结边缘的电场，分摊到一个更宽广的区域内。形象地说，JTE 的作用是将一个尖锐的电场尖峰，化解为几个平缓的电场凸起，从而有效抑制了边缘的电场集中效应，提高了器件的击穿电压。这个扩展区通常通过一次额外的离子注入步骤来实现。从理论上分析，JTE 结构参数对反向击穿电压的影响。

改变参考位置。JTE 横向场长度的宽度决定了耗尽层在主结边缘向外延展的空间大小。在一定范围内减小参考位置，反向击穿电压应当相对减小；反之增大参考位置，反向击穿电压则会相对增大。

改变掺杂浓度。有仿真研究表明，掺杂浓度与击穿电压呈现非单调的倒 U 型关系。在最优的 JTE 掺杂浓度下，减小掺杂浓度和增大掺杂浓度都会使击穿电压降低。

改变结深。更大的结深意味着 JTE 区能容纳更多的电荷，并形成更平缓的纵向电场过渡。在一定范围内，减小结深，反向击穿电压应当相对减小；反之增大结深，反向击穿电压则会相对增大。

在示例代码的基础上添加 JTE 结构的代码，仿真出来如图 2 所示。

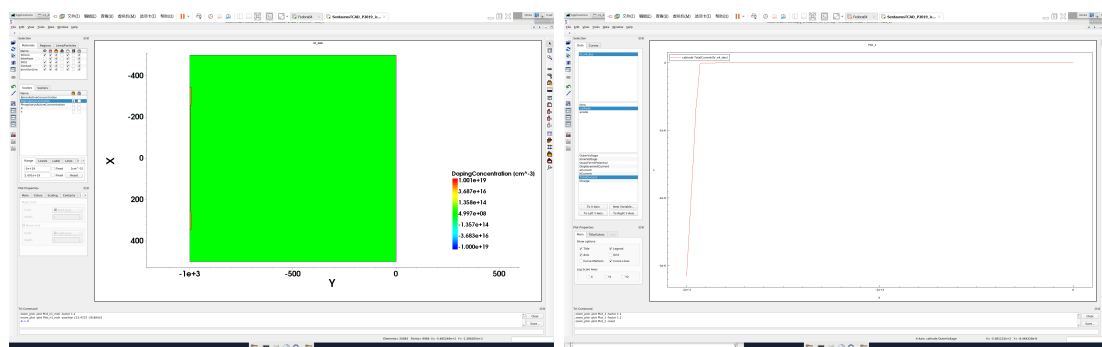


图 2: 添加 JTE 结构的 PIN 及其 IV 特性图

4 LGAD 的主流结构

我们的 LGAD 通常采用 P 型的高阻硅，采用 N^{++} 接触—— P^+ 增益层——P 型高阻硅—— P^{++} 接触的结构。你可以思考一下为什么主流采用这种结构（而不是 P^{++} 接触—— N^+ 增益层——N 型高阻硅—— N^{++} 接触的结构）吗？（提示：考虑一下器件全耗尽时，器件内部的电场方向）

4.1 LGAD 结构

LGAD，全称 Low Gain Avalanche Detector，即低增益雪崩探测器。它的核心目标是在基本不增加电子学噪声的前提下，将粒子入射产生的微弱信号进行适度放大，通常增益在 10-50 倍，以提高信噪比和时间分辨率。从结构上看，LGAD 可以理解为在传统 PIN 探测器的基础上，嵌入了一个额外的增益层。以主流的 P 型高阻硅 LGAD 为例，从上到下依次是：

- n^{++} 层（重掺杂 N 型层）：位于器件最上方，是信号读出的电极接触层。
- p^+ 层（重掺杂 P 型增益层）：由于 PIN 内部没有增益，产生的信号很微弱。后续通过放大电路读出，有各种各样的噪声，导致信噪比很低。在 N^{++} 的下方注入一个 P^+ 层，会形成一个局部的高电场区域。原初电离的电子-空穴如果经过这一段高电场区域，就会被加速，获得足够高的能量以至于它可以在半导体中激发出次级的电子-空穴对，即“雪崩电离”过程。当器件内部有了增益之后，会产生很大的信号。这个大信号通过放大电路读出之后，电子学噪声的影响就会减小很多，从而改善最终读出信号的信噪比。结构示意图和电场强度分布如图 3 所示。

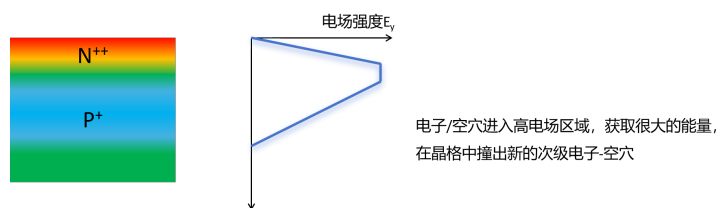


图 3: p^+ 层结构和电场强度随深度关系

- p^- 层（轻掺杂 P 型高阻硅基体）：这是器件的主体，即探测器的灵敏体积。它采用高电阻率的 P 型硅，以便在施加反向偏压后能完全耗尽，形成无自由载流子的区域。
- p^{++} 层（重掺杂 P 型层）：位于器件最下方，作为器件的另一个欧姆接触电极。

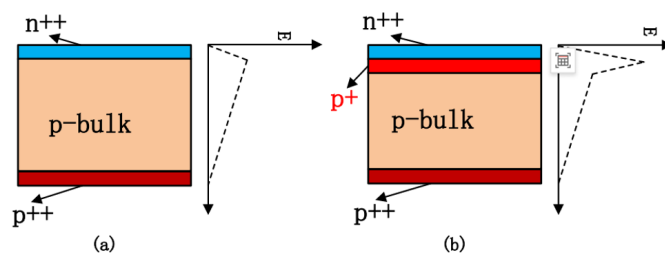


图 4: 传统的 NiP 硅探测器 (a) 和 LGAD 探测器 (b)

图 4 展示了 LGAD 探测器的 n^{++} - p^+ - p^- - p^{++} 结构示意图。在 n^{++} - p^+ - p^- - p^{++} 结构中，这个增益层就是位于顶部 n^{++} 电极正下方的 p^+ 层。当探测器加上反向偏压并完全耗尽后，器件内部的电场方向是从正极顶部 n^{++} 指向负极底部 p^{++} 的，自上而下。此时，这个 p^+ 增益层会形成一个电场强度远高于周围区域的局部强电场区。当一个高能带电粒子穿过探测器灵敏体积时，会沿途电离出大量的电子-空穴对，这些新生载流子随即在内部电场的作用下分别向两极漂移。正是这个电场方向决定了哪种载流子会被加速进入增益层——在此结构中，电子被电场加速向上漂移，它们会首先经过位于 n^{++} 下方的 p^+ 增益层，从而有机会被加速并触发雪崩放大，实现信号的倍增。图 5 展示了 DC-LGAD 和 AC-LGAD 的结构图。

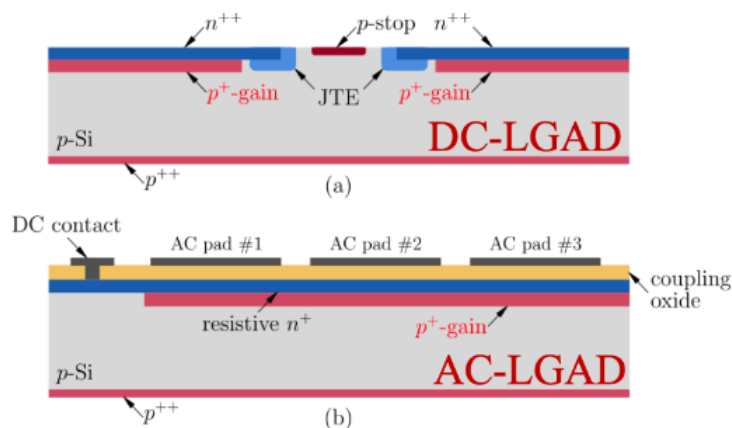


图 5: (a)DC-LGAD 和 (b)AC-LGAD

4.2 为什么主流采用这种结构

如果采用 p^{++} - n^+ - n^- - n^{++} 结构，为了仍使顶部的 n^{++} 作为信号读出电极，则增益层就必须是位于其下方的 n^+ 层。此时，为了让载流子漂向这一增益层，器件内部的电场方向必须反转，即从底部的 p^{++} 指向顶部的 n^{++} ，这样一来，被加速进入增益层并触发雪崩的将会是空穴，而非电子。而主流选择由电子来触发雪崩，是基于硅材料中电子与空穴的两种重要物理特性差异。首先，在室温下的硅中，电子的迁移率远高于空穴的迁移率，迁移率越高意味着载流子在相同电场下的漂移速度越快，能够产生更快、更窄的信号脉冲，这对于高能物理实验所追求的皮秒级时间分辨率至关重要。其次，硅中电

子的碰撞电离系数通常也高于空穴，这意味着电子在相同的强电场下触发雪崩的概率更高、放大效率更好，从而能以更低的偏压实现理想的增益。因此，主流 LGAD 结构通过巧妙的掺杂设计，利用电场方向确保了性能更优越的电子来触发雪崩，从而获得最优的信号速度和放大效率。

此外，选择高电阻率 P 型硅作为基体材料还考虑到了抗辐射性能。在高亮度对撞机等强辐射环境下，硅探测器会遭受严重的辐照损伤，导致有效掺杂浓度发生变化。大量实验表明，P 型硅在经受高能粒子辐照后，其性能退化通常比 N 型硅更缓慢，表现出更好的抗辐射加固能力，这对探测器在实验环境下的长期稳定运行至关重要。综上所述，LGAD 主流选择 $n^{++}-p^{+}-p^{-}-p^{++}$ 结构，是综合考虑了电场方向、载流子动力、信号速度、放大效率和抗辐射性能等多方面因素后做出的精妙设计。它利用了硅材料中电子迁移率更高、电离系数更大的物理优势，并兼顾了器件的长期可靠性，从而满足了前沿高能物理实验对探测器高时间分辨和强抗辐照能力的苛刻要求。