CASCA：用于微结构气体探测器的专用读出芯片

报告人：章洪燕

2015.7.22



目录

- 背景简介
- CASCA设计
- 性能测试
- 总结与计划

背景简介

nTPC

功能：测量中子能量

能量：~5MeV

径迹长度：80mm

读出：pad, 2×5mm^2

X射线偏振仪（XTP）

功能：测量X射线偏振度

能量：2-8keV

径迹长度：~mm

读出：微条,间距~100μm

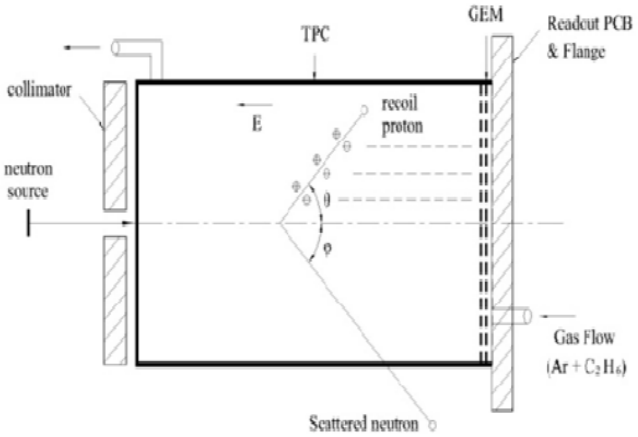
fissionTPC

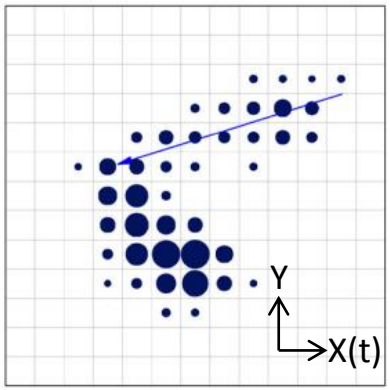
功能：测量核裂变截面

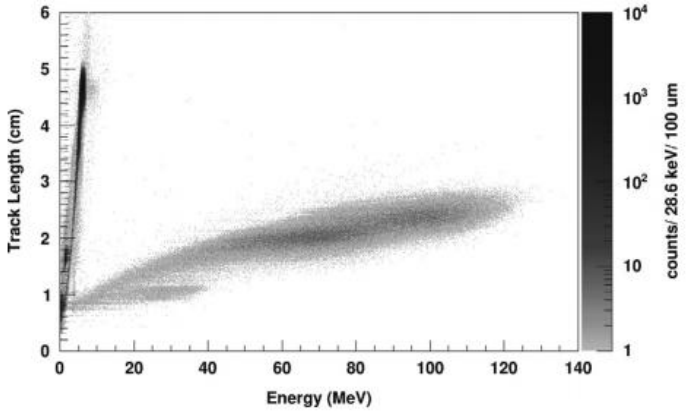
能量：100keV-14MeV

径迹长度：40mm

读出：pad,六边形,边长约1.2mm



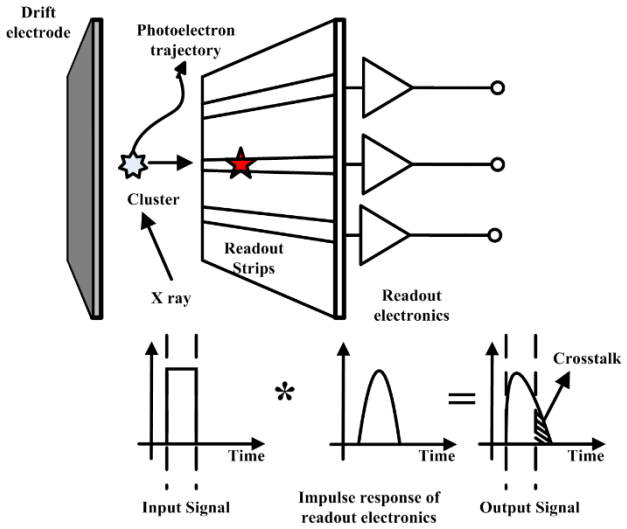


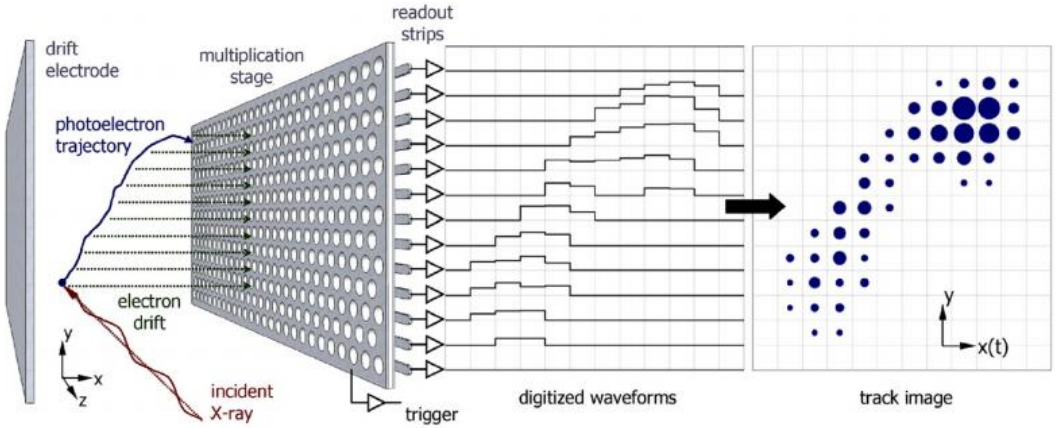


时间信息、波形采样、高密度、低功耗

背景简介

- XTP
  - 单层GEM，噪声要求：<1000e-@10pF
  - 微调间距：140μm
  - 漂移速度：~0.25cm/μs
  - 采样率：≥20Msps
  - 采样深度：8keV X射线产生的最长径迹长度决定

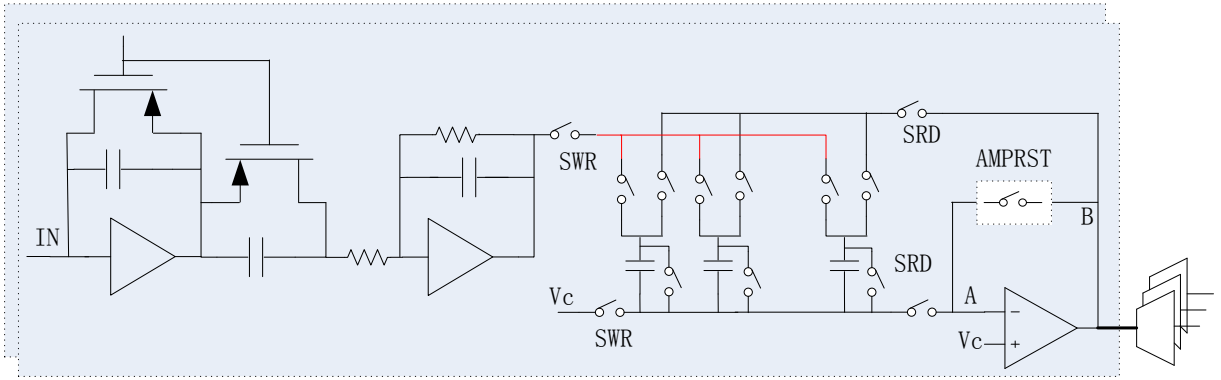




CASCA简介

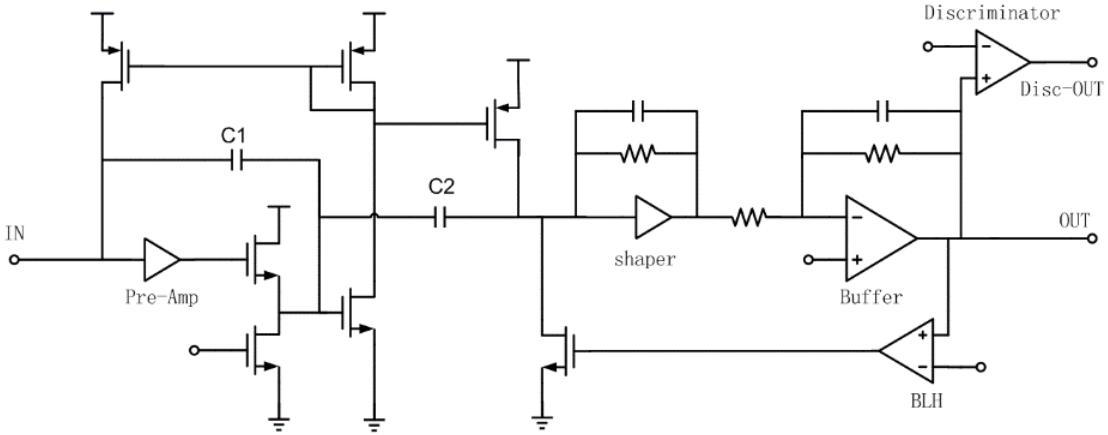
芯片参数	指标
通道数	32
动态范围	0-40fC@CA 0-1V@SCA
增益	25mV/fC
成形结构	CR-RC
达峰时间	<50ns
噪声	<1000e@10pF
采样频率	≥20MSPS
读出频率	≥20MSPS
缓存	3.2μs@20M
有效分辨率	10bit
工艺	0.18μm
单通道功耗	<3mW

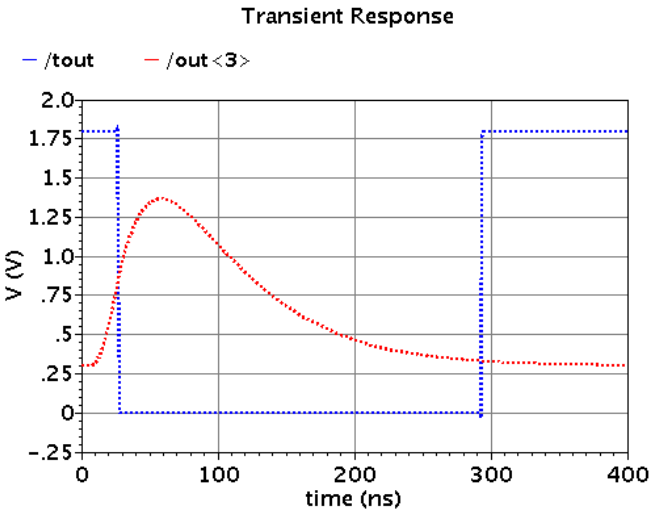
设计指标



整体框架图

模拟前端的设计

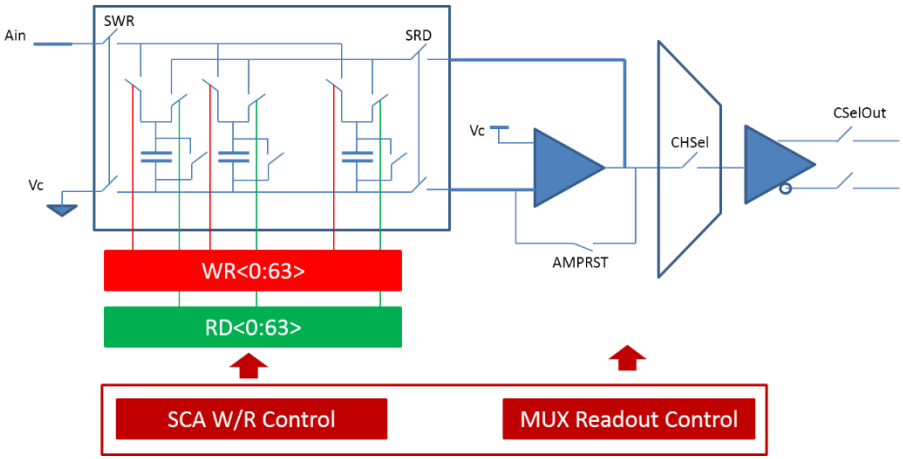




原理图

功能仿真图

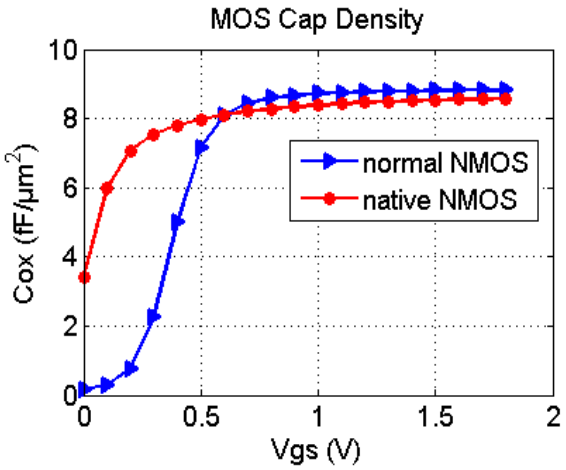
开关电容阵列的设计

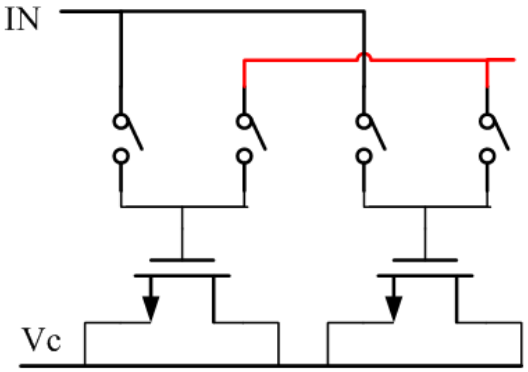


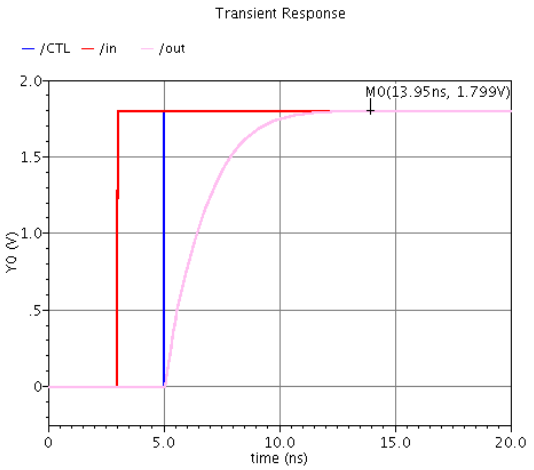
- 输入：0.3V-1.3V
- 输出：差分电流，±8mA
- 数据获取：在PCB板级将差分电流转差分电压，后接14 bit ADC (AD9248)

开关电容阵列的设计

- 高密度电容的实现
  - 普通NMOS：Cox≥7fF/μm^2 when **Vgs≥0.5V**
  - Native NMOS：Cox≥7fF/μm^2 when **Vgs≥0.2V**
  - MOS电容→native NMOS电容（√）
- 开关电容结构
- 时间响应





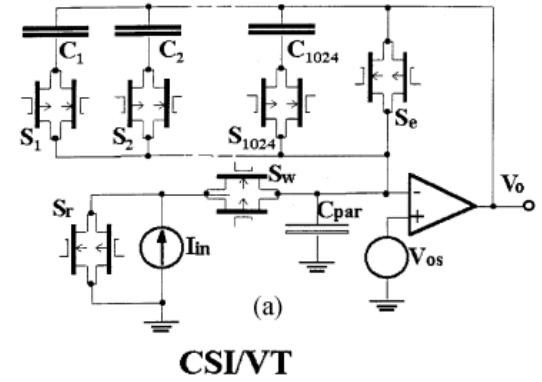


开关电容阵列的设计

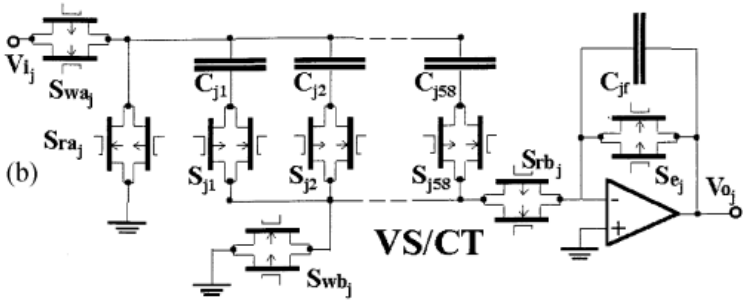
MOS电容的非线性

✓采样和读出方式

- Charge Sampling Integration (CSI)
- Voltage Sampling (VS)
- Charge Transfer (CT)
- Voltage Transfer (VT)



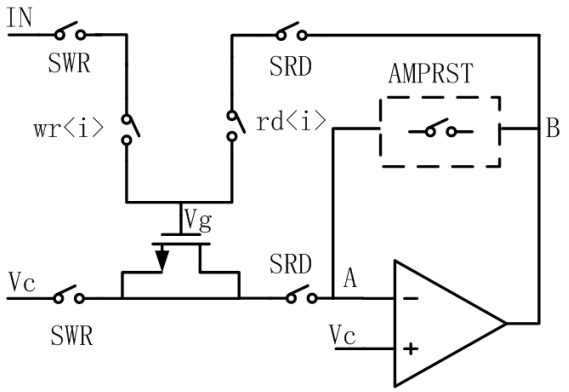
CSI/VT



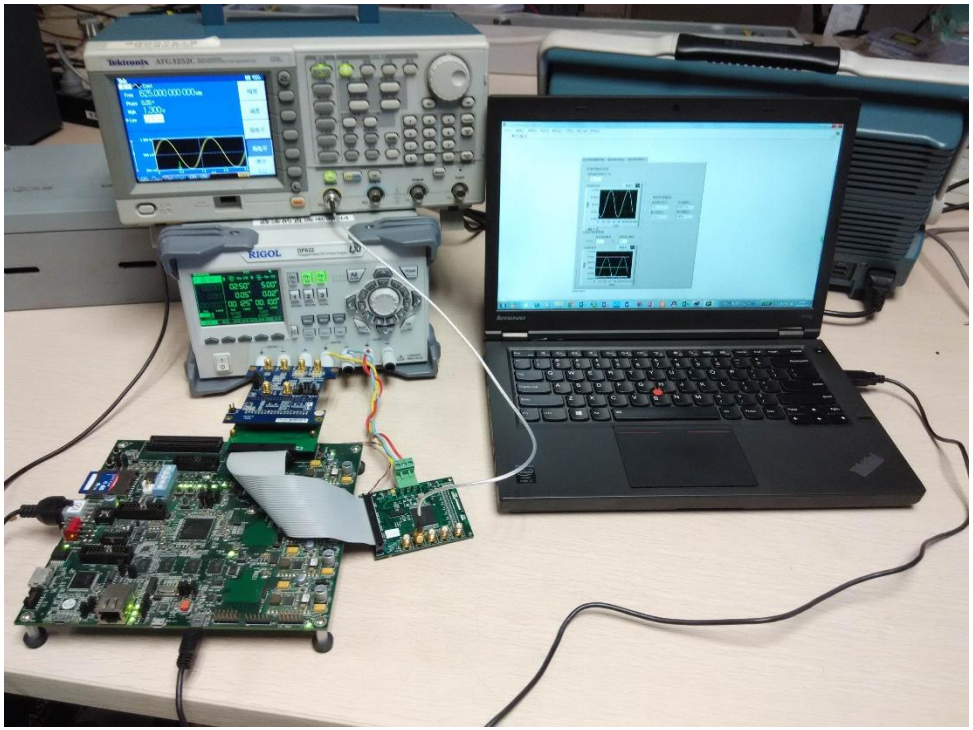
VS/CT

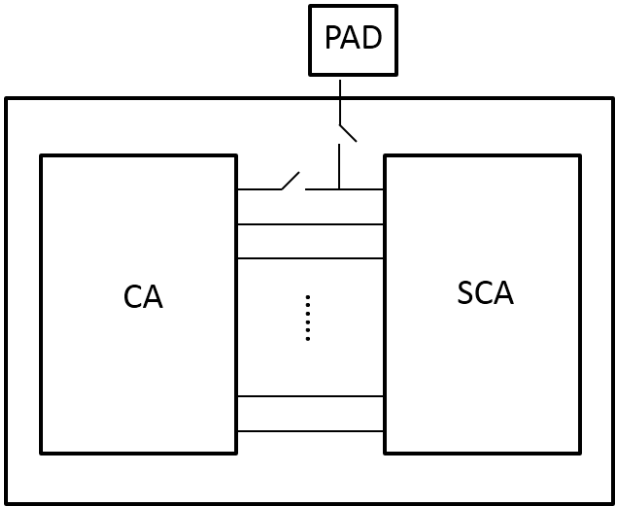
✓减小MOS电容非线性影响的方法

- VS/VT
- 采样电容与读出时的反馈电容为同一电容
- 采样和读出时电容下极板所接电压相同
- AMPRST开关的特殊设计



测试装置



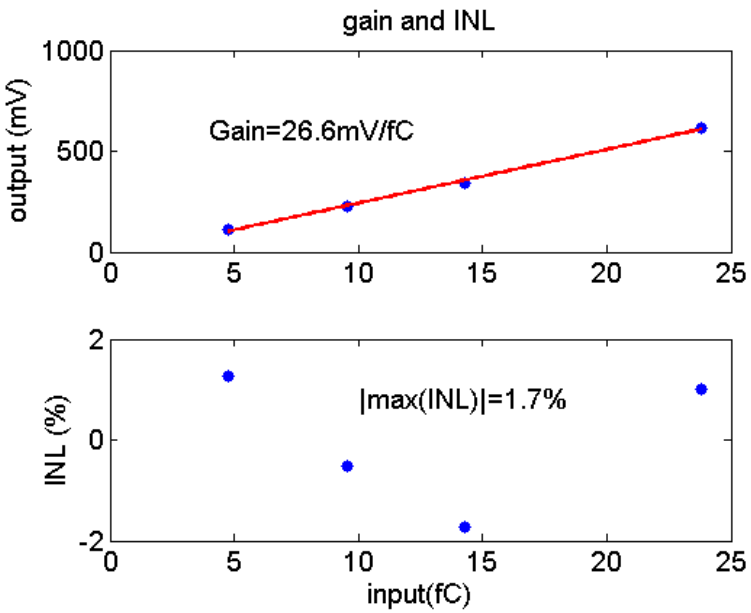


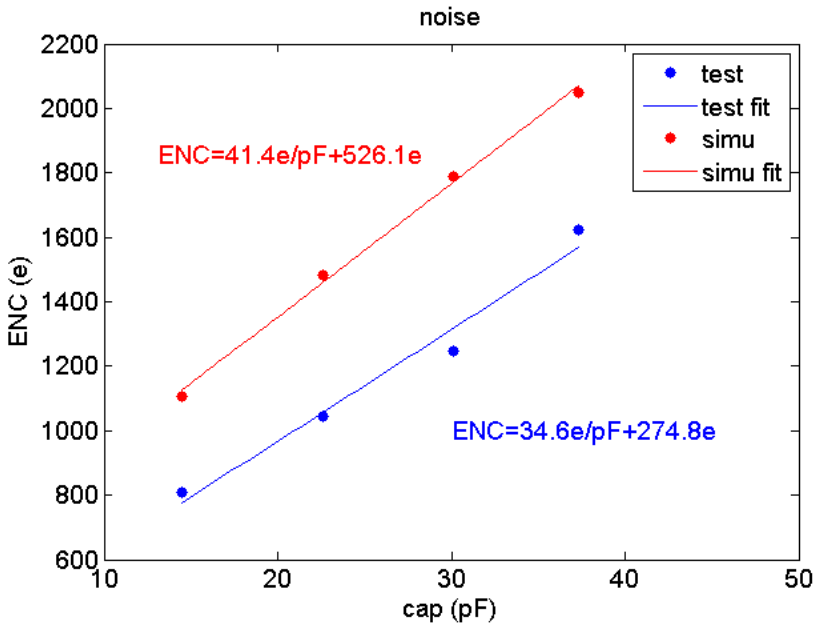
Xilinx开发板：ZC702

功耗：2.8mW/ch

模拟前端

ch1的噪声分析

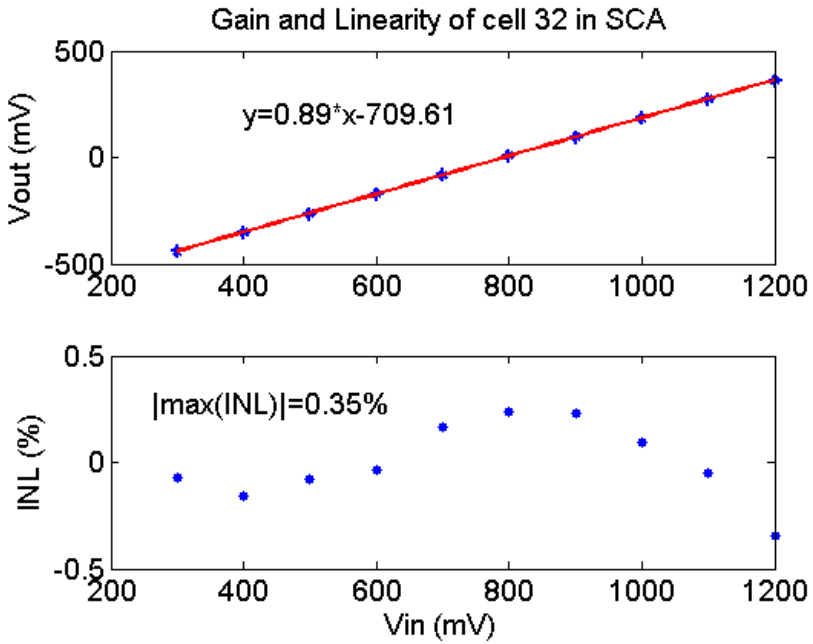


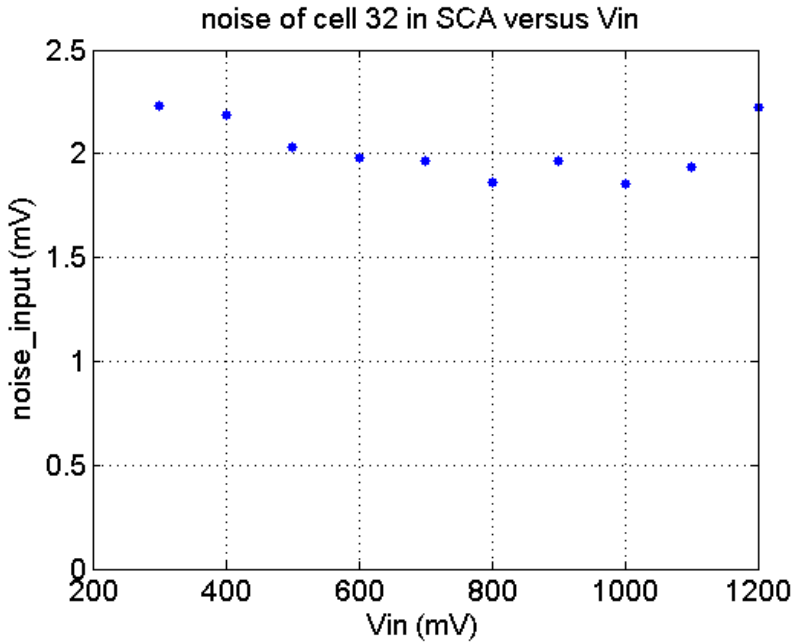


噪声：<1000e@10pF

开关电容阵列

静态线性和噪声

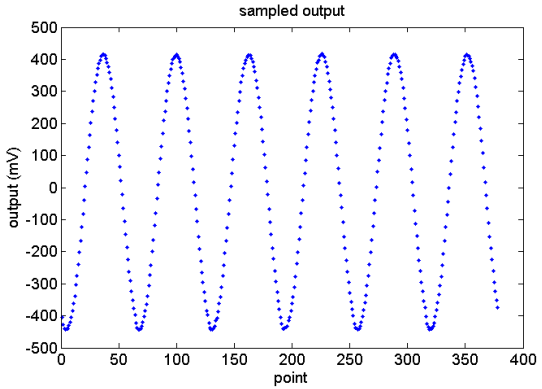




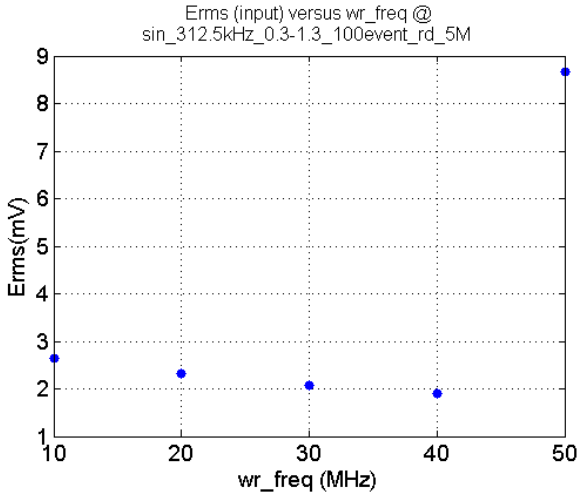
以噪声为2.5mV计算，静态时动态范围/噪声：
~ 8.6bit (等效ENC=651e-)

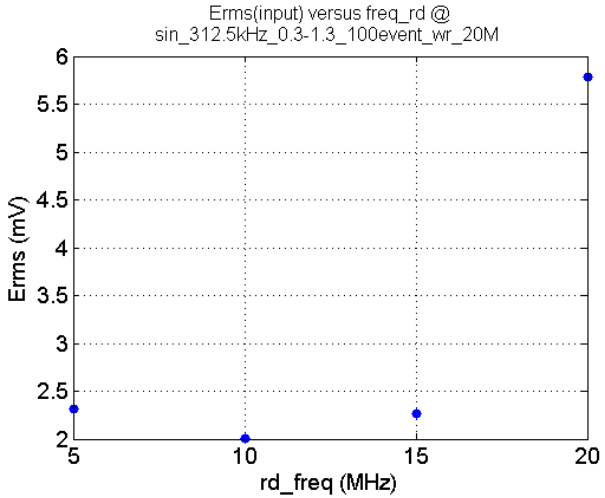
开关电容阵列

动态噪声



$$Vn = \sqrt{\frac{1}{N-1}\sum_{i=1}^{N}\left(Vs_i - Vf_i\right)^2}$$

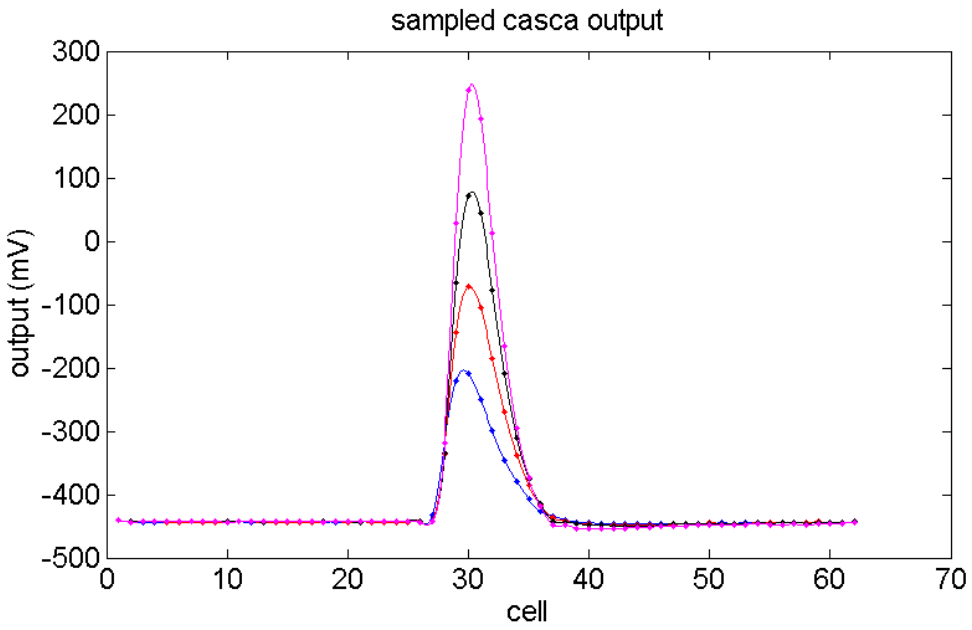


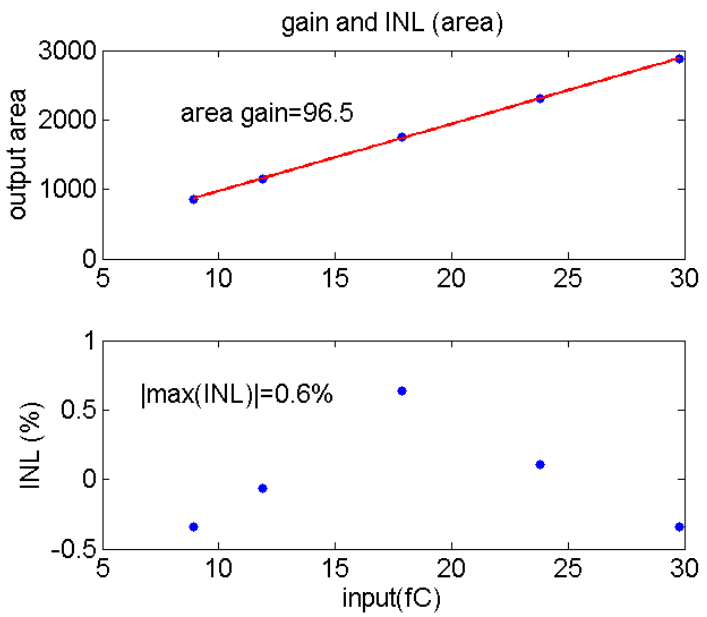


- 有效精度：1V/2.5mV ~ 8.6bit (等效ENC=651e-)
- 为保证精度，采样率最高可达40Msps，读出频率15MHz

CASCA

ch1增益和线性



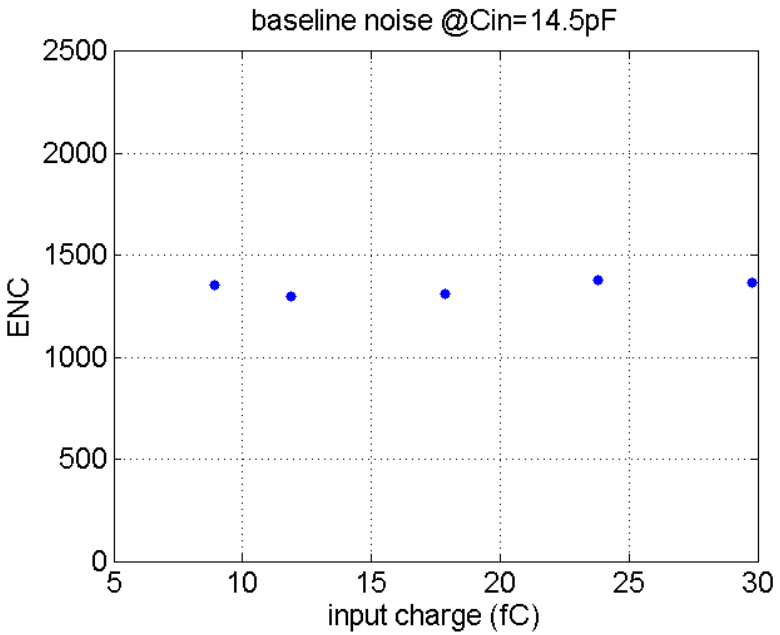


用采样的信号面积拟合增益，得到INL好于0.6%

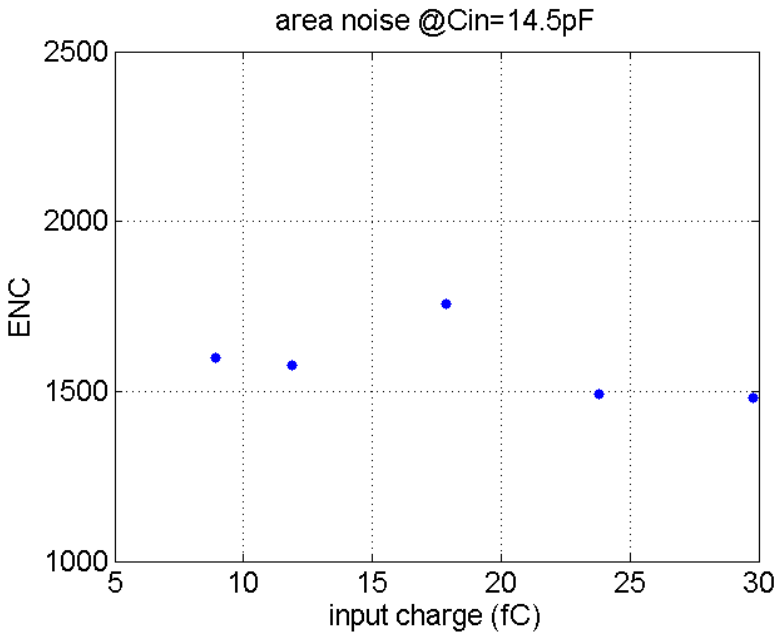
CASCA

Ch1噪声

基线噪声

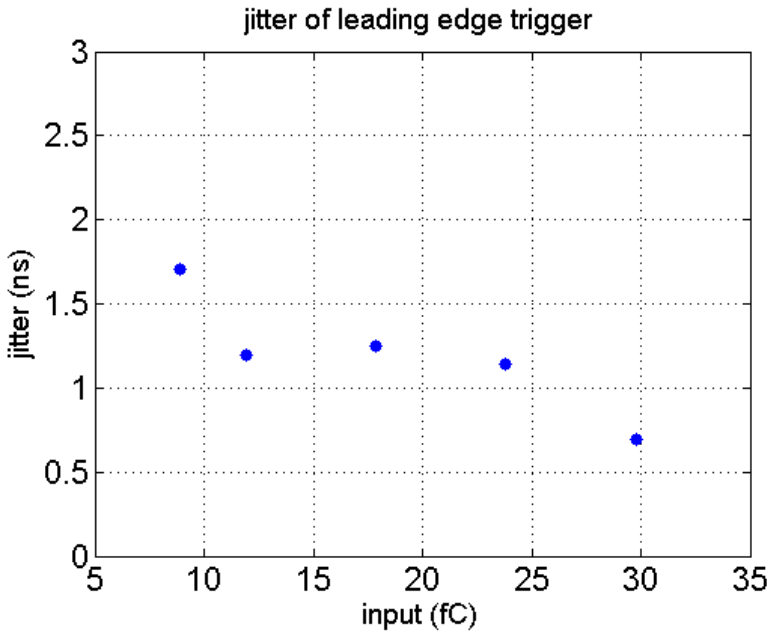


信号面积噪声

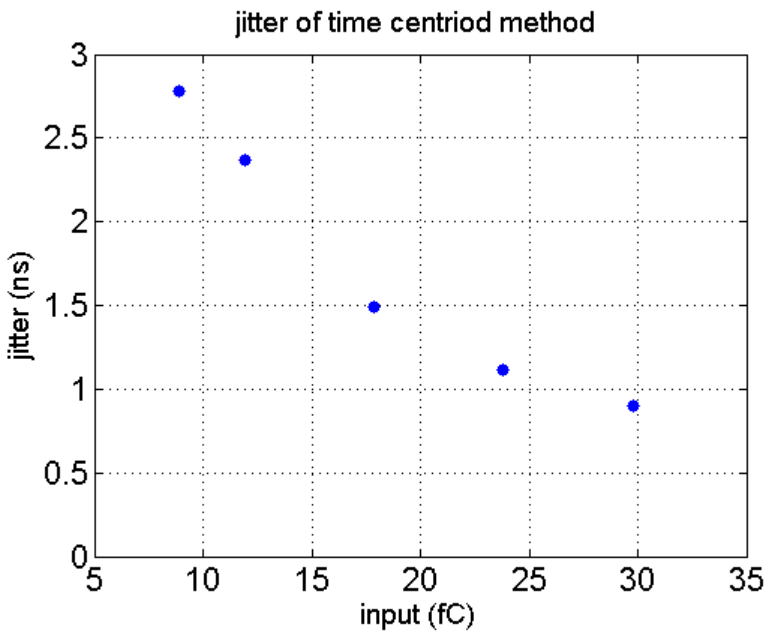


CASCA

时间性能



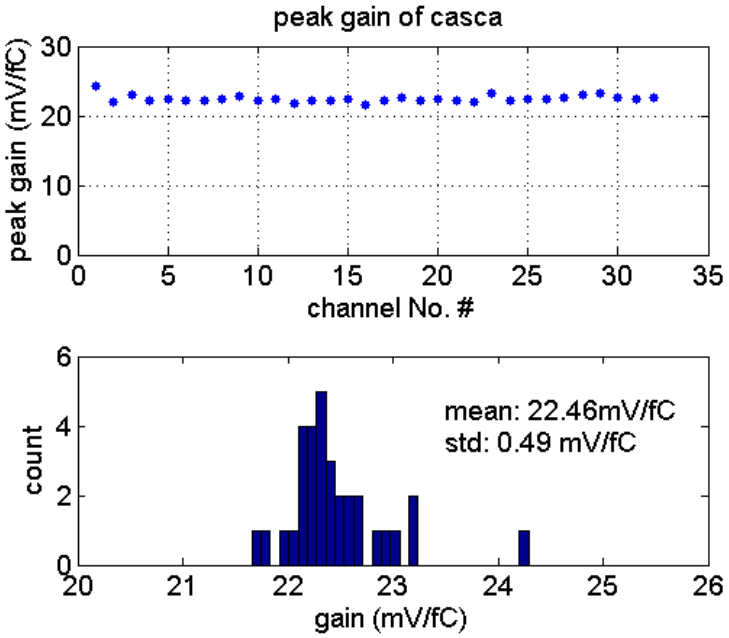
前沿定时



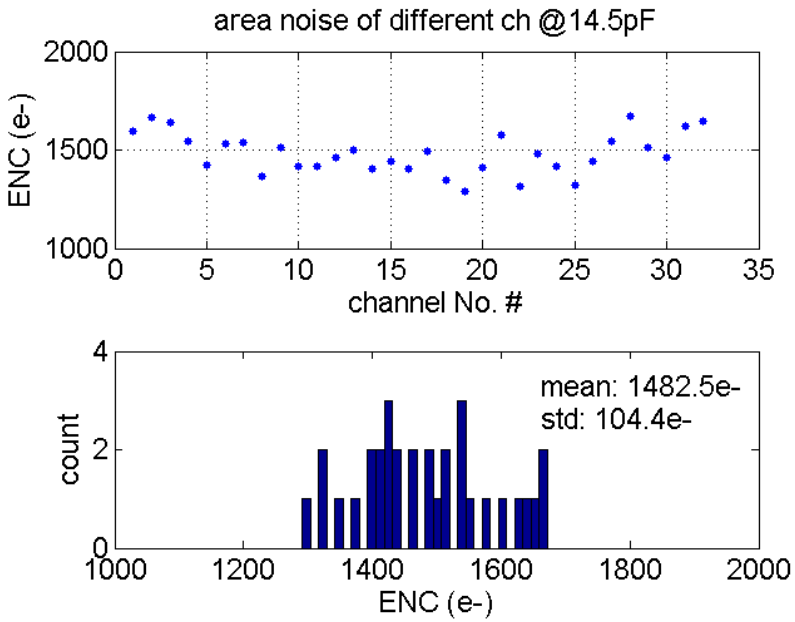
时间重心法

CASCA

通道间不一致性



增益不一致性



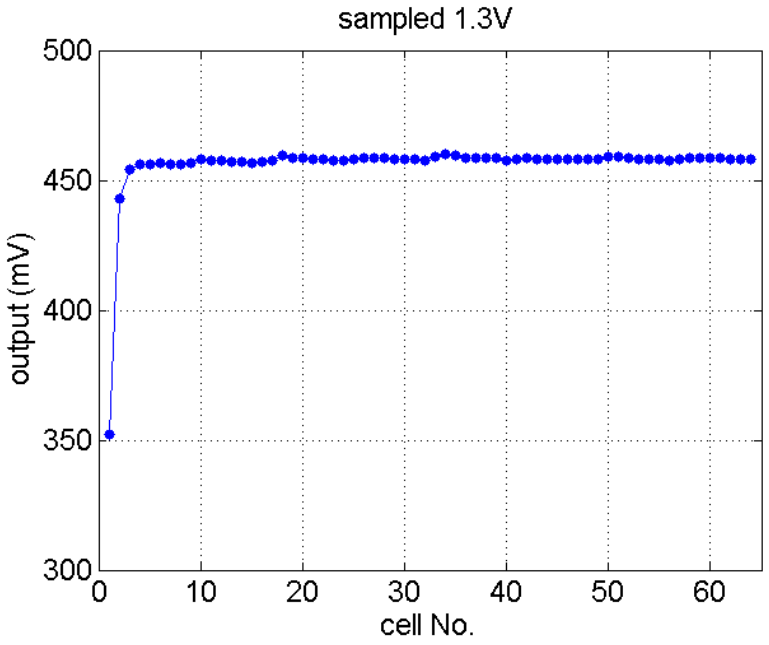
噪声不一致性

CASCA性能小结

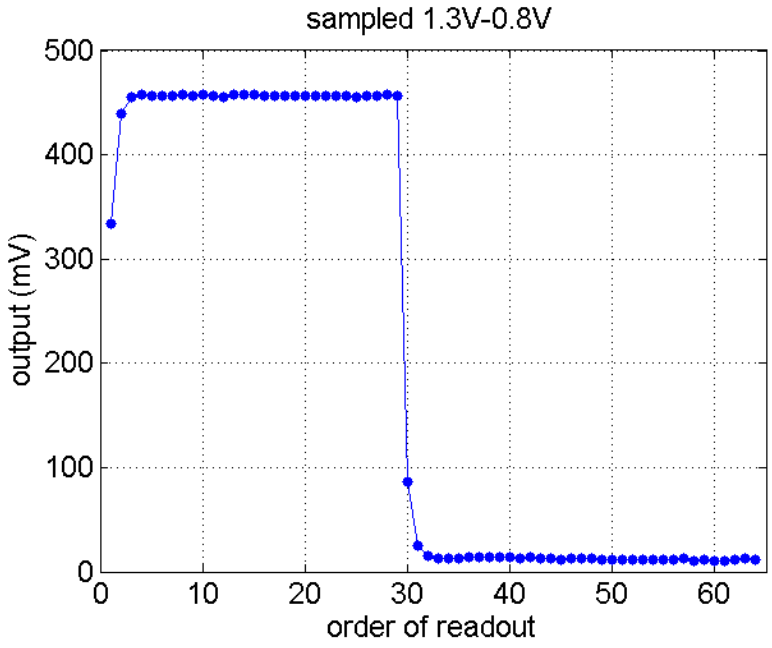
1. 功耗：2.8mW/ch
2. 动态范围：40fC (1V)
3. 采样频率：40MSPS max
4. 读出频率：15MHz max
5. 静态和动态有效精度：8.6 bit (等效ENC=651e-)

存在的问题

个别点偏离的现象



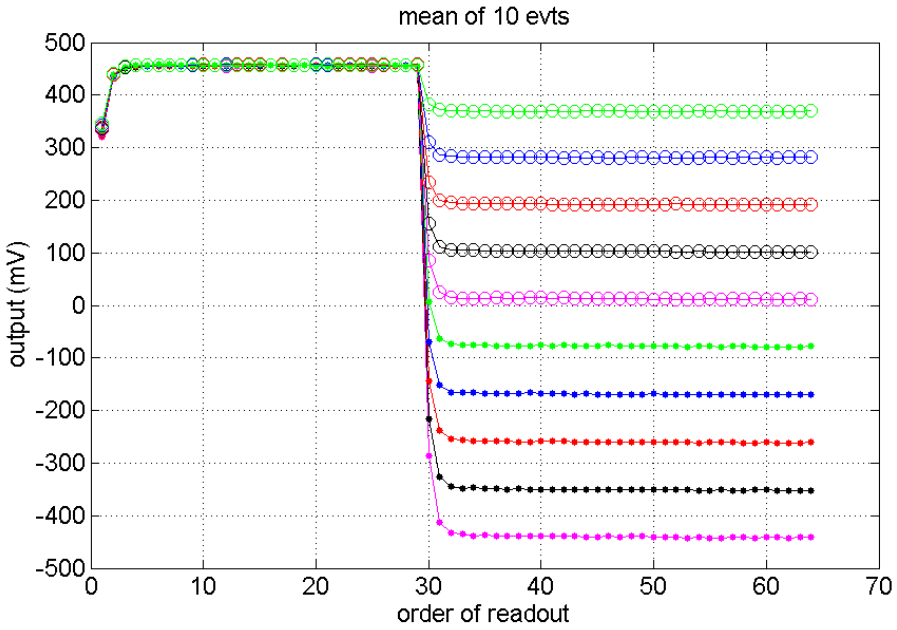
测量直流电平



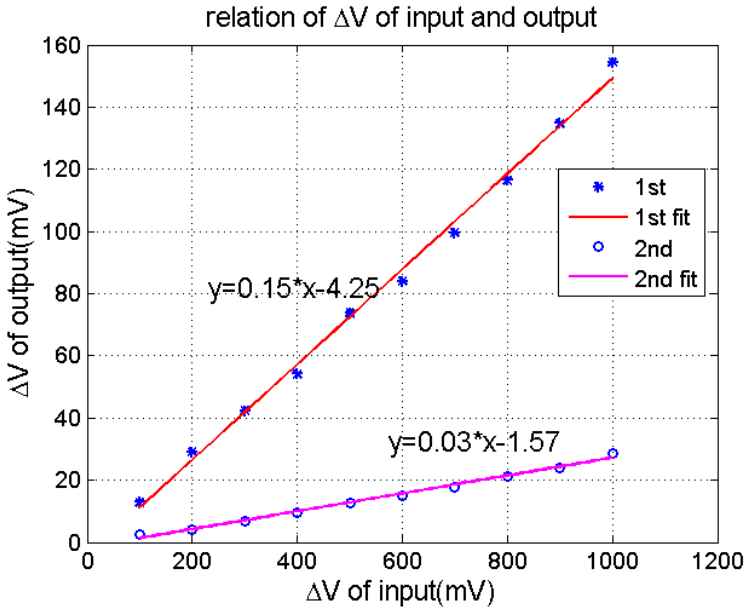
测量阶跃信号

存在的问题

个别点偏离的现象（续）



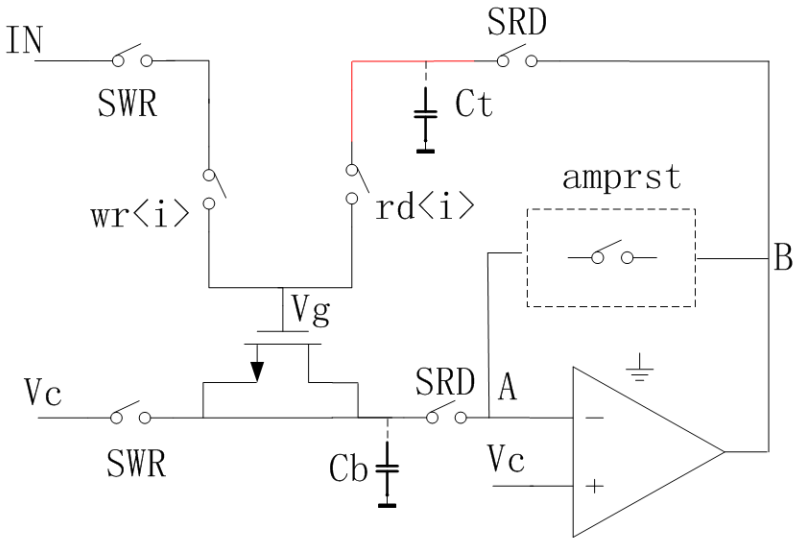
1.3V至不同幅度值的阶跃信号

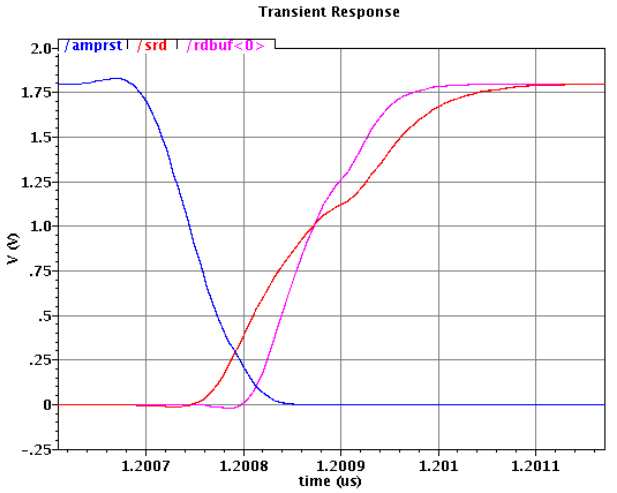


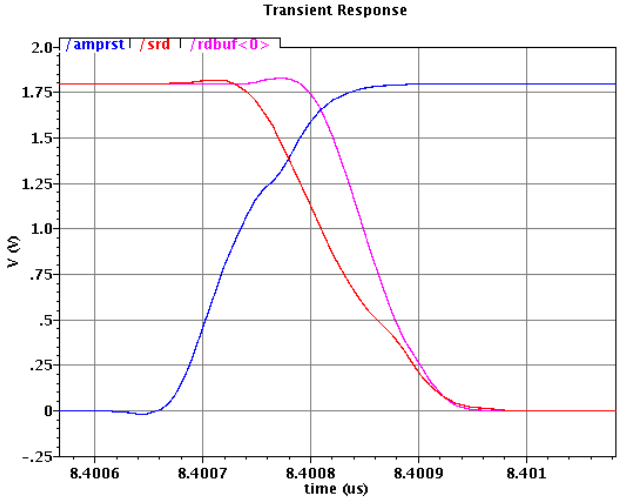
偏离量与信号阶跃量的关系

存在的问题

可能的原因







读出时几个开关的先后顺序很重要！

总结与计划

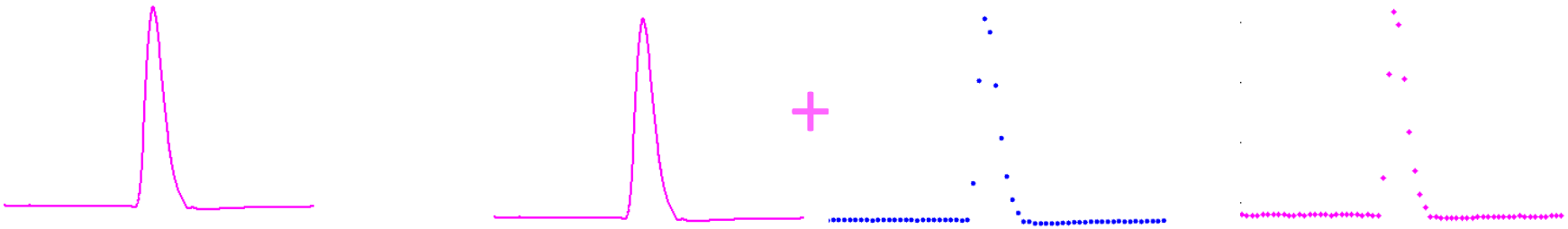
清华大学设计的气体探测器专用芯片进展



CASA系列
（2011年）

CASA系列+SCA
（2013年）

CASCA
（2014年）

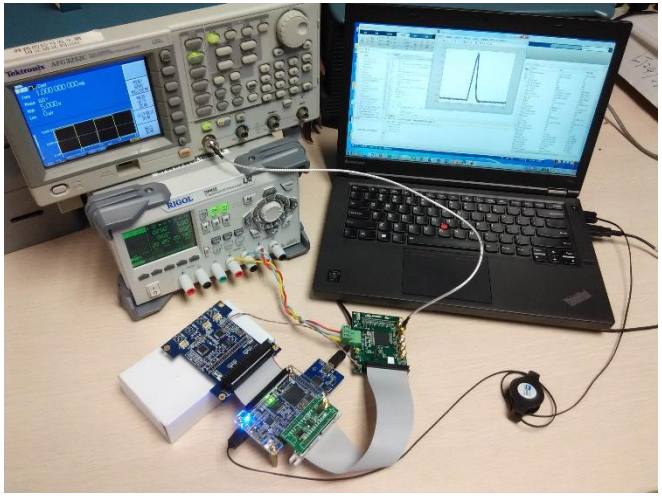


总结与计划

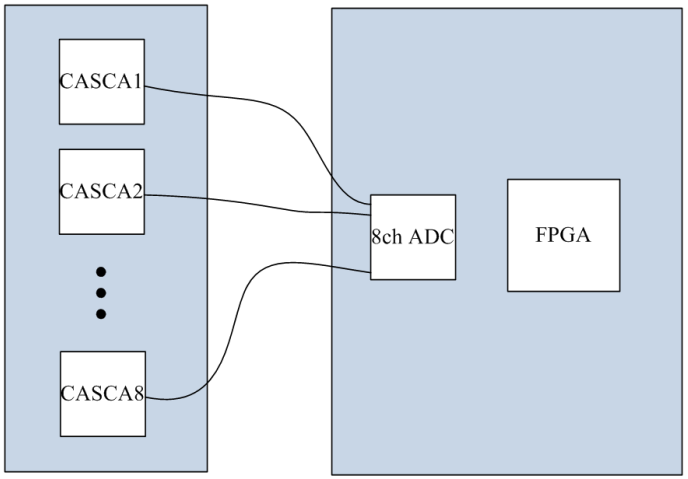
1. 增加芯片的采样深度。

采样深度	64（目前）	256（计划）	512（计划）
缓存@40Msps	1.6μs	6.4μs	12.8μs
缓存@20Msps	3.2μs	12.8μs	25.6μs

2. 简化目前使用的ADC和数采系统，使其具有更高的密度，并容易扩展。



Altera:DE0-Nano开发板



256通道简化示意图

THANK YOU!