BaF,球探测器电子学预研进展

曹平

核探测与核电子学国家重点实验室中国科学技术大学核科学技术学院

2016年6月27日

主要内容

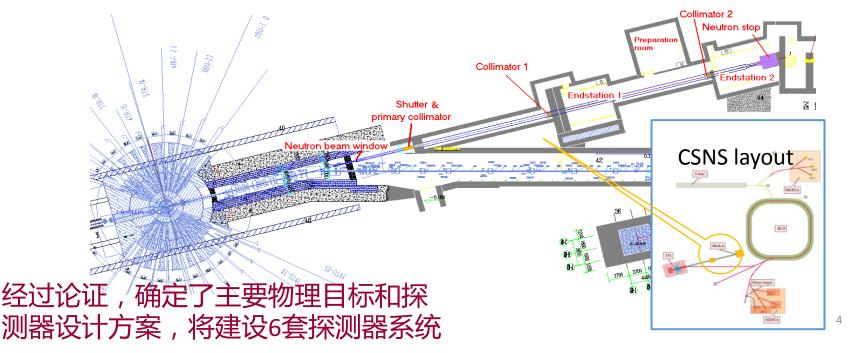
- 一. 研究计划要点
- 二. 研究工作的主要进展
- 三. 总结

一、研究计划要点

- 课题简介
- 研究内容
- 技术路线

1.1、课题简介——CSNS与白光中子源

- CSNS: 100/500 kW, 1.6 GeV
 - 打靶可产生非常强的脉冲中子,世界4大散裂中子源之一。
- 沿质子束打靶通道反流的中子束——**白光中子源WNS**
 - 很好的能谱结构和时间结构
- WNS是国际上开展核数据测量实验研究的最重要实验装置
 - 国防核应用、先进核能技术、核天体物理和基础核物理



中子辐射俘获反应截面测量— -BaF,探测阵列

中子核反应

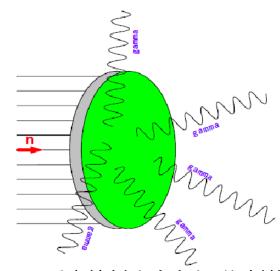
- 弹性散射
- 非弹性散射
- 产生带电粒子的反应(n,p),(n,a)
- 产生多个中子的反应(n,2n),(n,3n)
- 裂变反应 (n,f)
- 辐射俘获反应(n,γ)

(n,γ)截面测量方法

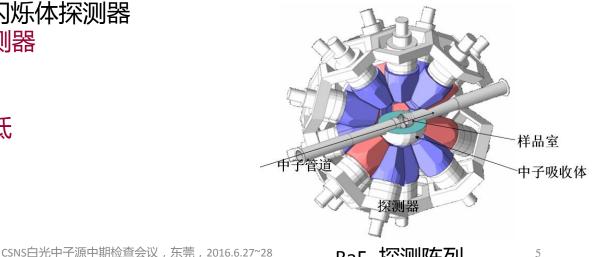
- Moxon和Rae测量法
- 大体积液体闪烁体探测器
- C₆D₆和C₆F₆液体闪烁体探测器
- BaF。全吸收型探测器
 - ✓ 时间分辨好
 - ✓ 探测效率高
 - ✓ 中子灵敏度低

测量(n,y) 截面的意义

- 核天体物理学
- ▶核能开发
- 核装置设计



(n, γ) 反应放射出多条级联γ射线



BaF₂探测阵列

设计目标

探测器结构:

- 92块BaF₂晶体组成,4π立体角
- 晶体厚度15cm,内径约20cm
- 样品室周围放置吸收体,厚度约5cm
- 光电倍增管耦合输出
- 探测器覆盖的总立体角约为87%。

物理目标:

- 级联y射线加和能测量
- 中子飞行时间测量
- ▼射线多重数分布
- 利用波形鉴别γ和α

系统设计要求:

- γ能量范围:几十keV ~ 10MeV
- 时间分辨:好于5ns
- 系统能量分辨:好于20%@661keV
- 单通道能量分辨:好于15%@661keV
- 探测效率:接近100%

1.2、预研内容

- 基于CSNS白光中子源,开展针对BaF₂探测阵列读出电子学原型系统预研:
 - 波形数字化模块
 - 时钟触发模块
 - 模拟信号处理模块
 - 分析测试软件

1.3、技术路线

(1)大动态范围的波形数字化技术

采用单一高精度数字化模块(12bit@1GSps),利用12bit高分辨实现大动态范围测量,从而避免采用高、低增益的前端通道数字化设计,简化设计难度和复杂度,降低成本。

(2)基于PXIe平台的数据读出技术

以模块化方式实现各电子学插件,保证系统的灵活使用和扩展能力。利用PXIe高速背板总线及专用星形触发总线,实现多插件数据的汇聚传输和时钟、触发信号的同步扇出处理。控制器利用嵌入式实时Linux系统,完成对各数字化模块的驱动控制及数据的干兆以太网读出能力。

(3)硬件在线实时数据处理方法

利用板载FPGA,对数字化数据进行在线实时处理和压缩,降低系统实际传输数据率,提高系统处理能力和有效事例率;板载大容量存储器实现数据缓存,提供可靠数据传输能力。

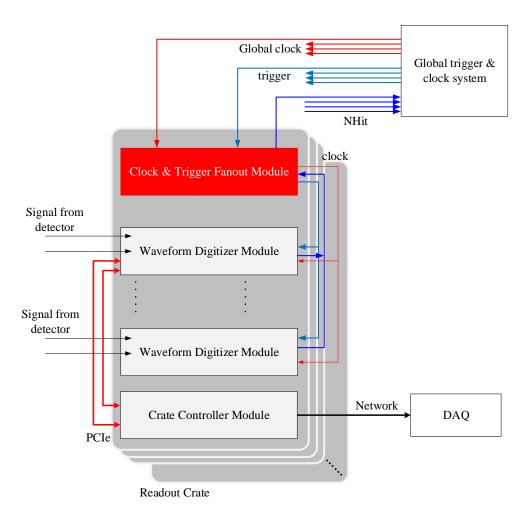
二、研究进展

- 系统架构
- 前端电子学
- 波形数字化
- 触发时钟系统
- •测试软件

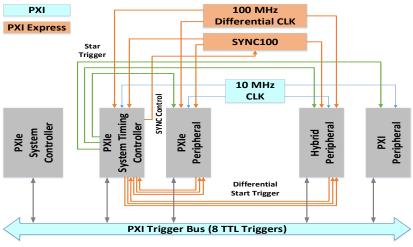
系统参数

- 电子学通道数:92
- 波形数字化参数:1GSPS、12bit
- 质子打靶频率:25Hz (40ms)
- 单次中子束流持续时间: 10ms
- 单次中子束流中的中子事例数:~120
- 单次触发采集长度:3μs
- 单通道数据率(净荷): 108Mbps (=12bit×1GSPS×3μs×120/40ms)
- 系统数据率(净荷):864Mbps(γ多重数为6)
- 模拟电缆数量:
 - 前放:92(探测器、BNC)、92(模拟扇出、LEMO)
 - 模拟扇出:92(模拟触发)、92(波形数字化)
- 多通道高速波形数字化数据读出:864Mbps(净荷)
- 高精度时钟及触发信号的分发:92通道

2.1、读出电子学系统架构



- 基于新型PXIe串行总线平台的数据读出
 - PCIe高速串行总线:
 - 多插件数据并行传输
 - 背板高性能专用差分线路:
 - 时钟及触发分发
 - 高速串行化时钟、触发融合传输:
 - 优化同步架构
 - 多机箱网络连接:
 - 可靠、灵活的分布式读出架构

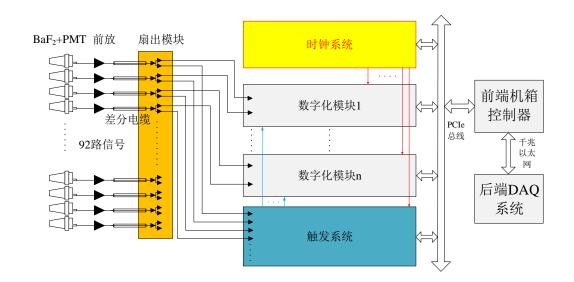


基于PXIe平台的数据读出架构

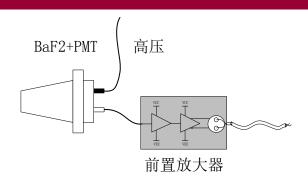
PXIe背板总线

读出电子学系统构成

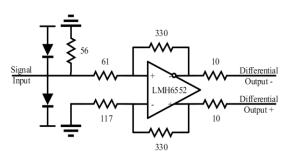
- 前端模拟电路
 - 探测器输出模拟信号驱动、放大、匹配、传输
- 模拟信号扇出模块
 - 接收模拟信号,将其扇出为两路,一路到触发、一路到数字化模块
- 时钟触发模块
 - 接收模拟信号,根据能量和、过阈甄别、多重数形成触发信号
 - 为整个电子学系统提供统一的时钟信号
- 波形数字化模块
 - 信号接收、模数转换、触发判选、数据压缩、数据读出



2.2、前端电子学——前置放大器



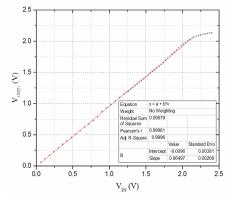
前置放大器与PMT连接方式



前置放大器原理图

关键设计:

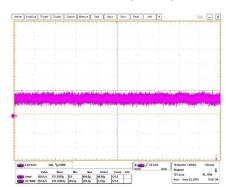
- 单端输入,差分输出;
- 输入嵌位保护电路;
- 屏蔽差分电缆,始端和终端匹配;
- 信号动态范围: -4mV~-2000mV(500倍)



1.0 0.5 -0.5 -1.0 0.0 0.5 1.0 1.5 V_{IN} (V)

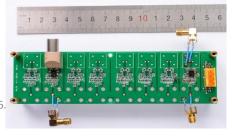
放大倍数(单端1.02倍)

非线性(<1%)



带宽 (410MHz,上升时间:0.85ns)

噪声 (250μV)



前置放大器电路板

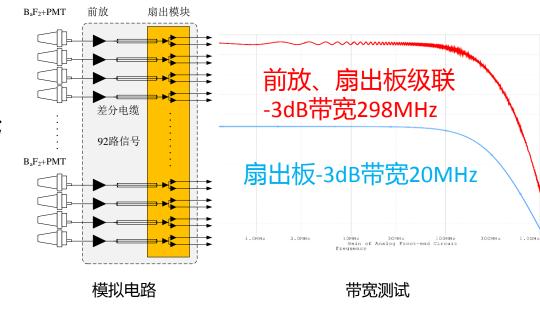
2.2、前端电子学——模拟扇出

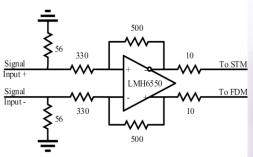
机柜放置在电子学室:

- (1)前置放大器+差分电缆+模拟扇出板;
- (2)前置放大器靠近探测器;
- (3) 差分屏蔽电缆约20米;
- (4)模拟扇出板基于NIM机箱插件设计

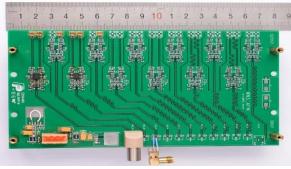
模拟扇出板:

- (1) NIM插件为5U,每个插件12通道;
- (2) NIM机箱8个插件;
- (3)一台NIM机箱可容纳96个通道。





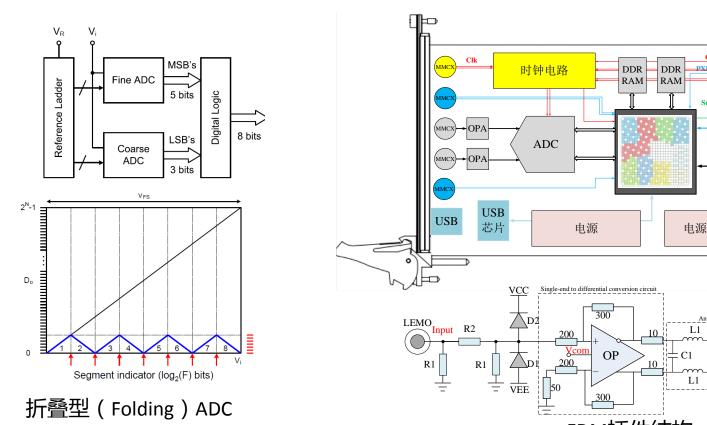




模拟扇出电路

2.3、波形数字化插件FDM

- Folding (折叠)型ADC:采样率、量化精度、功耗的折中
- 大动态范围探测器信号的直接量化处理:12bit@1GSPS(摒弃高低Gain技术)
- FPGA高性能数据处理:高速数据(单模块24Gbps)的实时处理及读出



XJ4

XJ3

PCIe

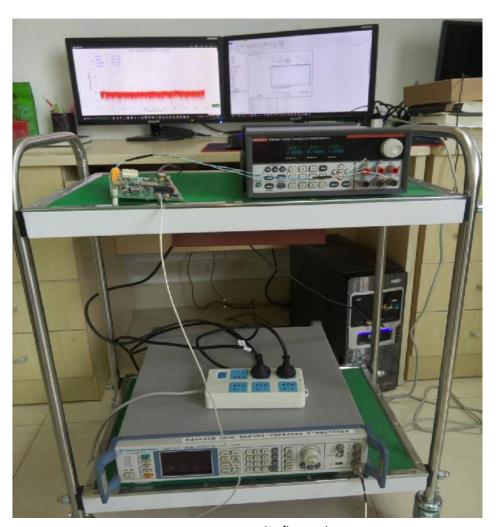
波形数字化插件FDM测试

》波形数字化模块测试

- ◆ 静态参数
- → 动态参数

》测试方法

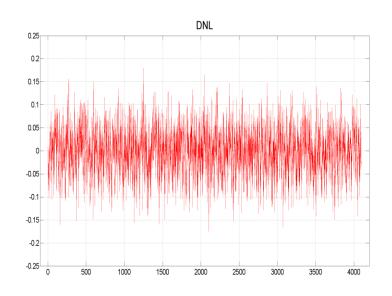
- ▶ 通过USB接口读出数据;
- ◆ 输入正弦波测试:
- ▶ 幅度:-0.5dBFS;
- ▶ FFT窗函数:汉宁窗;
- ▶ FFT数据点数:65536;
- → 信号源:ROHDE&SCHWARZ SMA-100A 9kHz~6GHz
- ▶ 电源: KEITHLEY 2230-30-1, 三通道
- ▶ 滤波器:LC无源滤波器,窄带滤波

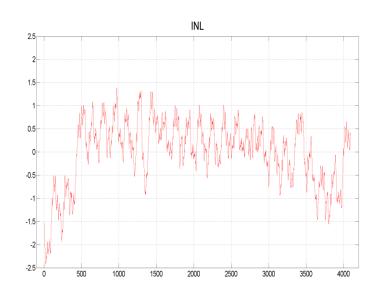


FDM测试平台

波形数字化模块测试(静态参数)

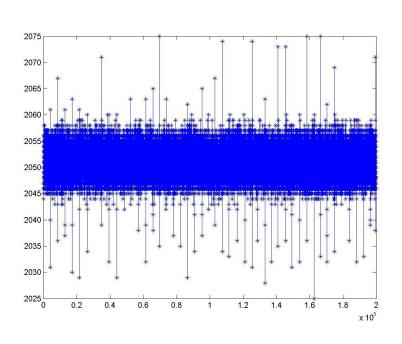
- 利用码密度法测试,输入2.4MHz正弦波,统计点数1000万
- 偏置失调(Offset Error): -0.99 LSB; (手册: 5 LSB)
- 微分非线性(DNL): -0.2LSB~0.2LSB; (手册: -0.4LSB~0.4LSB)
- 积分非线性(INL): -2.5LSB~1.5LSB; (手册: -2.5LSB~2.5LSB)
- 失码(Missing Code):没有失码(手册:没有失码)
- 增益误差(Gain Error): -0.02(手册: 约0.03)

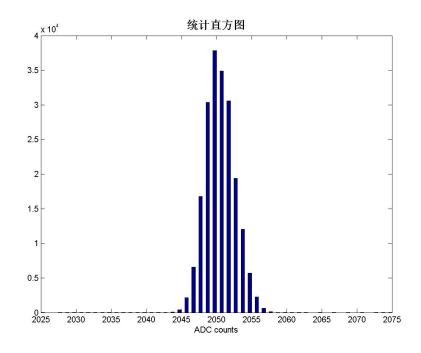




波形数字化模块测试(噪声)

- 输入为0. 测试基线
- 基线平均值2050 LSB, 基线RMS统计为2.12 LSB, 等效噪声为0.41mV





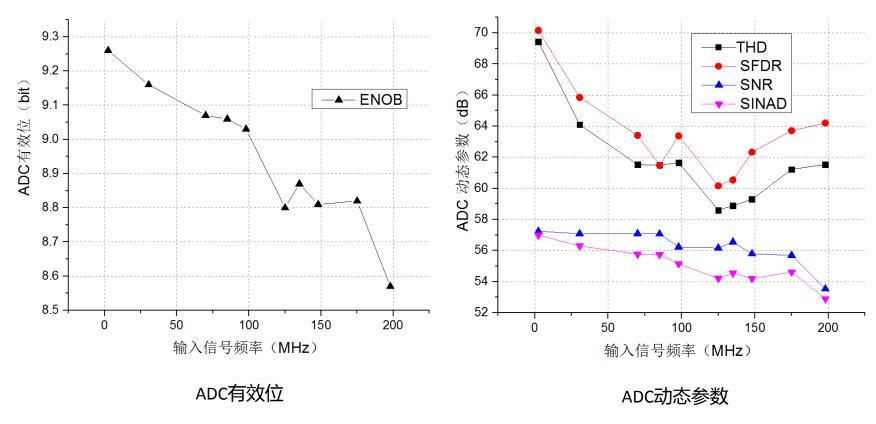
波形数字化模块测试(动态参数)

- THD、SFDR、SNR、SINAD、ENOB测试
- 2.4MHz、30.5MHz、70MHz、85MHz、98MHz、
 125MHz、135MHz、148MHz、175MHz、198MHz
- 输入正弦波、信号幅度为-0.5dBFS。
- FFT变换,加汉宁窗

信号频率(MHz)	THD (dB)	SFDR (dB)	SNR (dB)	SINAD (dB)	ENOB (bit)
2.4	69.43	70.16	57.24	56.99	9.26
30.5	64.10	65.85	57.08	56.30	9.16
70	61.53	63.41	57.09	55.76	9.07
85	61.49	61.48	57.07	55.74	9.06
98	61.66	63.38	56.23	55.15	9.03
125	58.60	60.16	56.16	54.21	8.80
135	58.88	60.54	56.55	54.55	8.87
148	59.30	62.33	55.79	54.20	8.81
175	61.22	63.71	55.69	54.62	8.82
198	61.54	64.20	53.53	52.90	8.57

波形数字化模块测试(动态参数)

- 动态参数随着输入信号频率升高而变差
- 100MHz以下能满足9bit以上有效位,100MHz以上接近9bit。

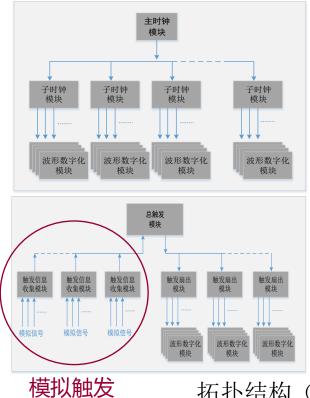


2.4、时钟触发系统

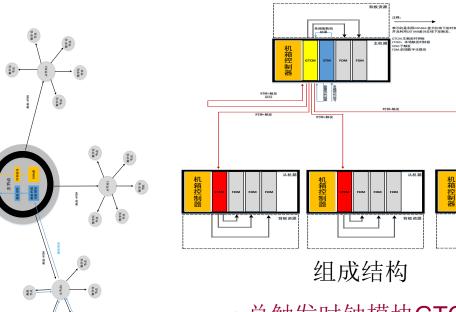
•二级分发结构

• 机箱节点内:基于PXIe背板总线分发时钟及触发

• 机箱节点间:基于高速串行通信和信号调理技术,时钟触发融合传输



拓扑结构(树)



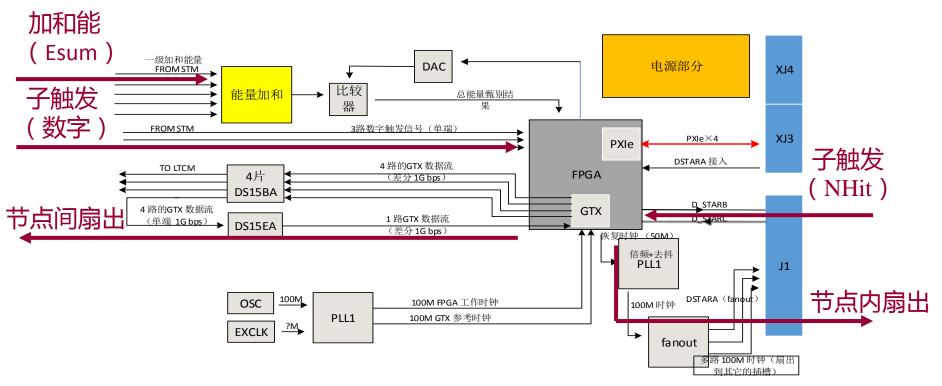
- 总触发时钟模块GTCM
- 本地触发时钟模块LTCM
- 子触发模块STM

总触发时钟模块:GTCM

功能:

- 信号源:
- (1)产生并扇出触发信号;
- (2)产生并扇出时钟信号

- (1)触发来源:外部触发、自触发
- (2)时钟来源:外部时钟、本地晶振、机箱



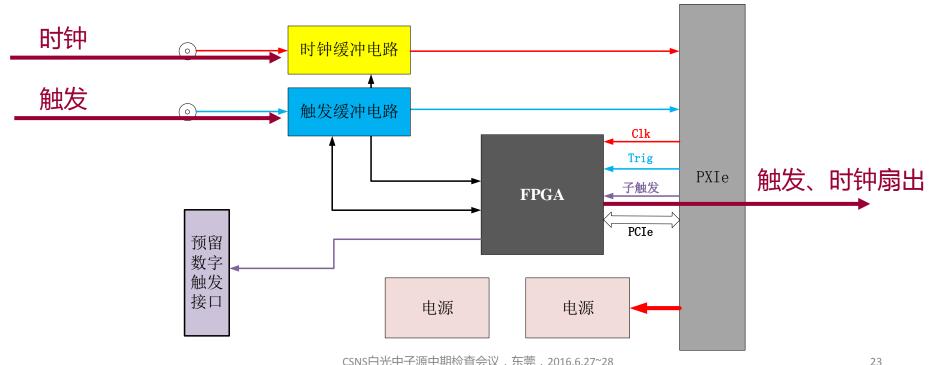
本地触发时钟模块:LTCM

功能:

- (1)接收主触发、时钟;
- (2)扇出触发、时钟

技术路线:

- (1)位于其余机箱的系统时钟槽;
- (2) 从背板总线扇出;

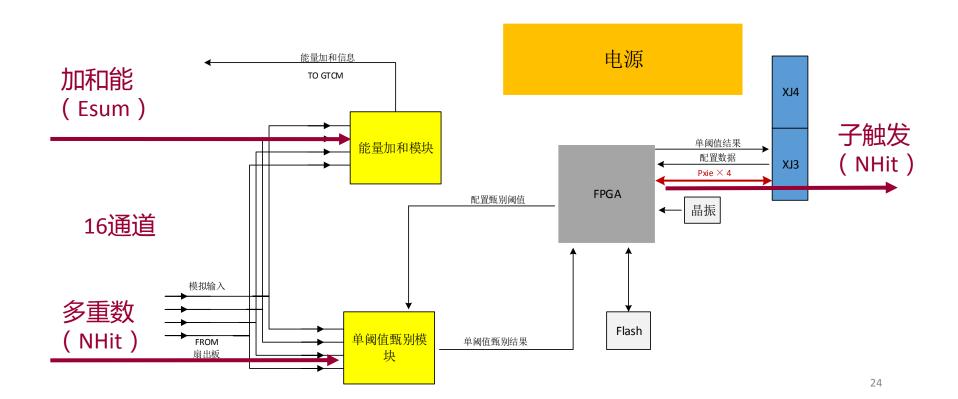


子触发模块:STM

功能: 技术路线:

(1)接收模拟信号

- (1)位于机箱普通槽(与GTCM同一个机箱)
- (2)提取、上传子触发信息 (2)背板传数字信号,前面板传模拟信号



高精度时钟、触发信号的分发

•时钟扇出:46路

•触发扇出:46路

• GTCM模块扇出: (3U大小) ——解决多路信号扇出的问题

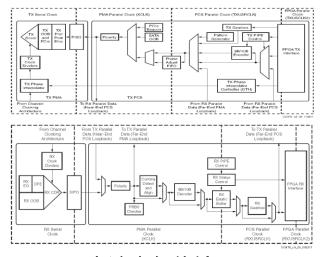
• 前面板信号: 4路时钟、4路触发、6路子触发、1路外触发

• 背板信号:17路时钟、17路触发

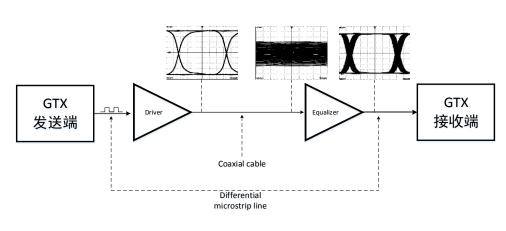
机箱节点间:

• 高速串行通信技术:时钟数据融合(时钟直接传输对比)

• 信号预加重、均衡处理技术:传输距离:1~2m



高速串行传输GTX



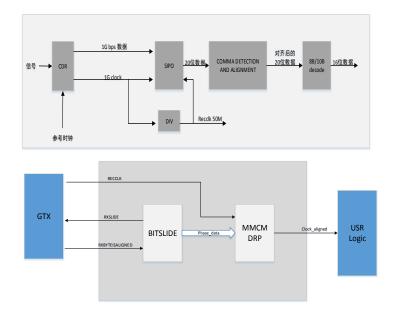
关键技术

• 高速信号单端传输:简化电缆和连接器(同轴电缆+MMCX连接器)

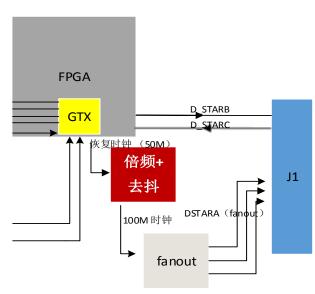
• 相位确定性:时钟相位实时检测及调整

• 时钟精确性: 频率合成+噪声滤除





时钟相位调节及码位对齐



时钟扇出

时钟性能

1米同轴电缆 (MMCX接头)

• 供电方式:低压直流电源、PXIe机箱

•测试方式:

• 回环模式(时钟插件自发自收)

•扇出方式:

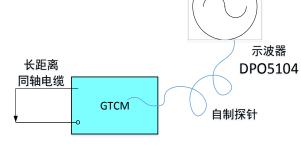
• 机箱间扇出:长电缆驱动(200MHz)

• 机箱内扇出:PXIe机箱背板(100MHz)



GTCM

时钟扇出



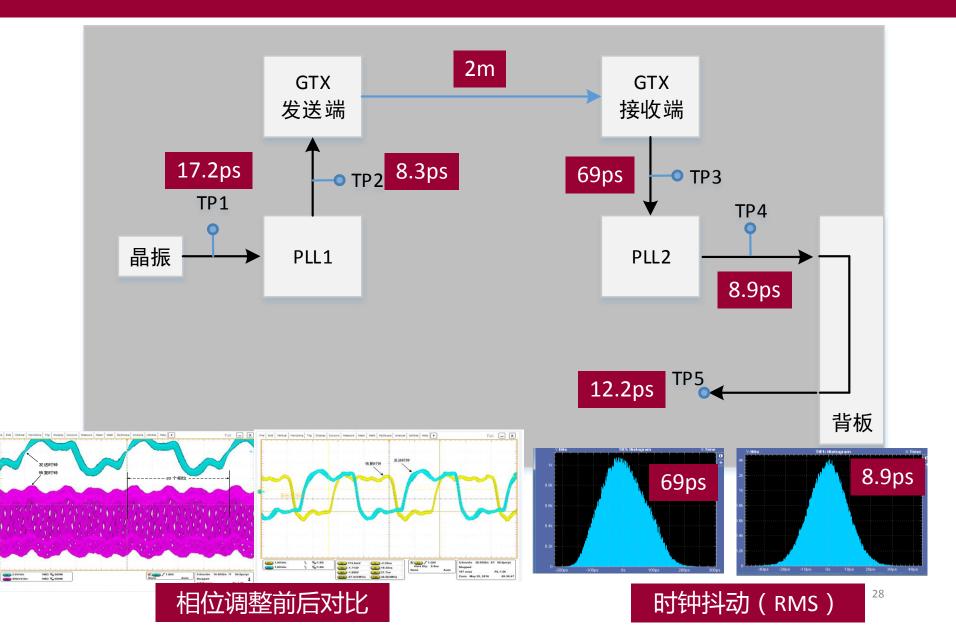


5米同轴电缆 (MMCX接头)

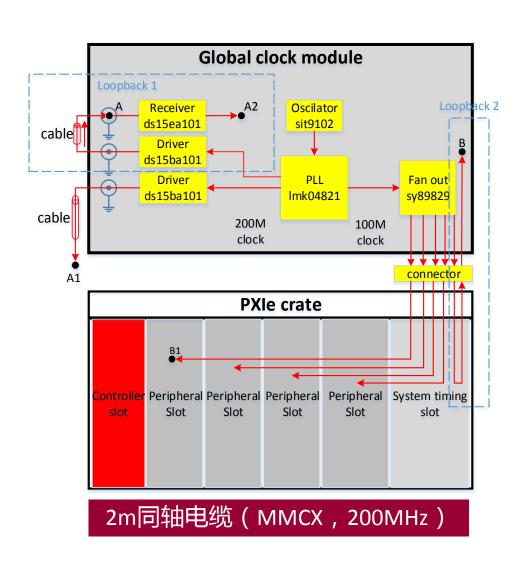


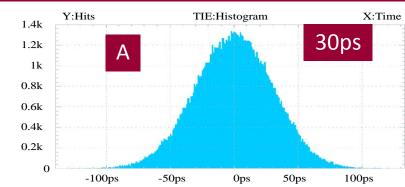
STM

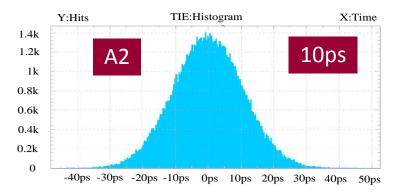
基于串行通信的时钟传输

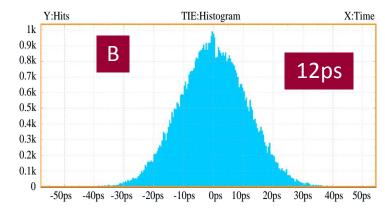


直接时钟传输







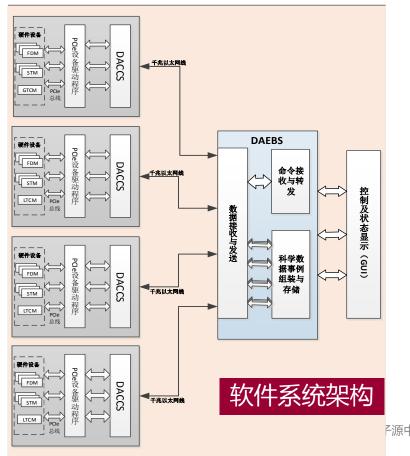


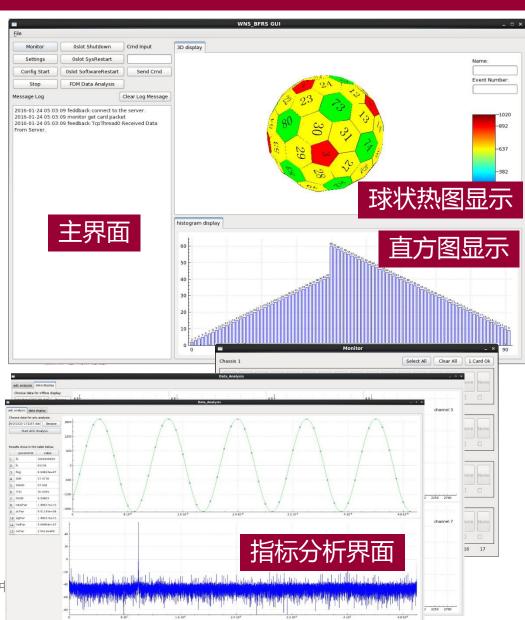
测试评估软件

• 网络化的分布式架构

• Linux系统: QT界面

• 嵌入式Linux系统:设备驱动



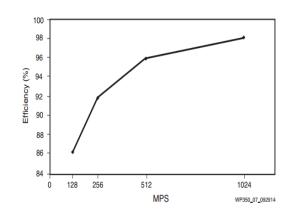


PXIe数据传输性能测试

- PCIe 2.0:单向数据传输最大理论值:5.0GTps/lane(8b/10b编码)
- 包交换技术 (packet switching)

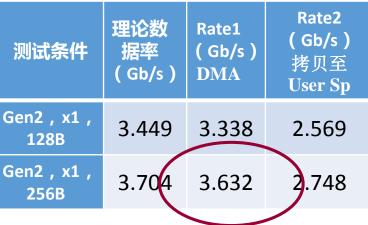
PHY	Data Link Layer		Transaction Layer		Data Link Layer	PHY
Start	Sequence H	leader	Payload	ECRC	LCRC	End
1 Byte	2 Bytes 12 o	r 16 Bytes	0-4096 Bytes	4 Bytes	4 Bytes	1 Byte
						WP350_01_080608

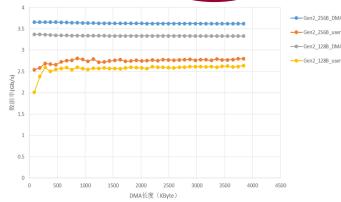
Gen 2的事务层数据包



传输效率 v.s. MPS (PCIe core: 1024Byte NI平台: 256Byte)

实测速率 (Gbps)	备注
14.568	单卡
14.568	两块卡 , 插槽在两 个switch
14.503	两块卡 , 插槽在一 个switch





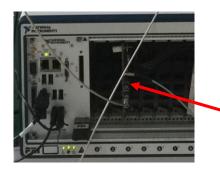
PCI 32bit@33MHz: 1.056Gbps (共享)

MPS: (最大负荷长度)256Byte

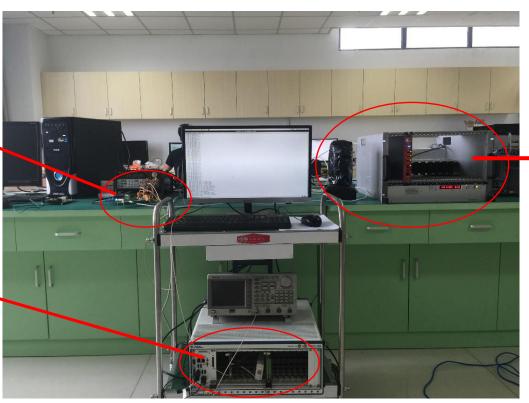
宇宙线测试

前置放大器、 模拟扇出板



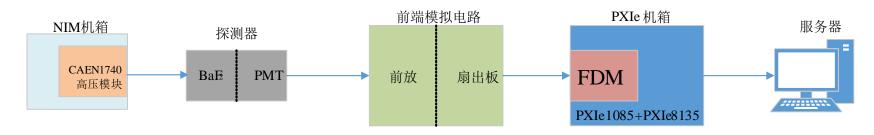


PXIe机箱、 波形数字化模块



探测器及高压

宇宙线测试平台

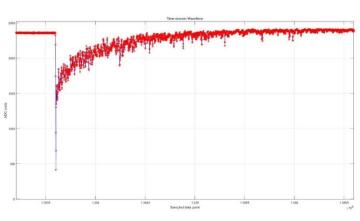


测试环境

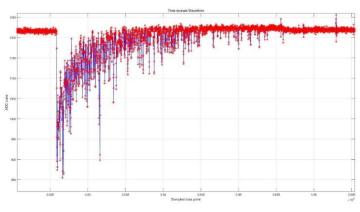
- 系统包含: BaF2晶体+光电倍增管、前置放大器、模拟扇出板、波形数字 化模块、PXIe机箱、数据采集软件;
- 光电倍增管型号: Photonis XP2020Q, 阳极上升时间1.6ns、半高宽3.7ns、 渡越时间28ns;
- 高压模块: CEAN1740, -1800V、PMT增益约10⁷
- 示波器 , 泰克DPO5104 10GSps/1GHz
- 波形数字化模块采集探测器信号波形,1GHz @ 12bit
- 直接用PXIe机箱控制器端软件获得数据,用matlab进行分析;
- GUI进行数据统计。
- FDM采用自触发:
 - 选择保存过阈的数据段(4000点)
 - 脉宽过阈甄别: >24ns
- Linux系统: Cent OS

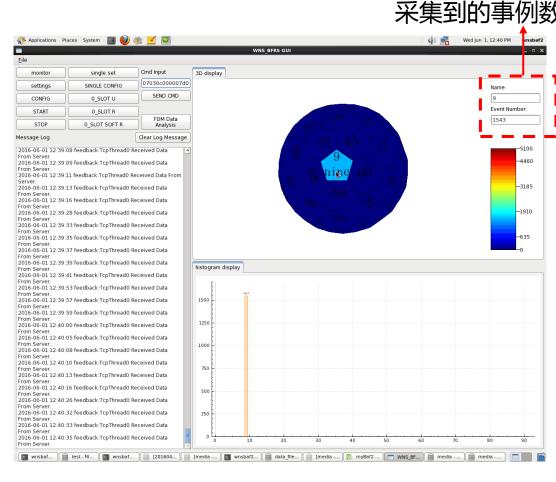
测试结果

- 采集到的宇宙射线及 α 粒子特征明显,证明系统联试成功;
- GUI的ch9实现了事例统计功能。



宇宙线波形

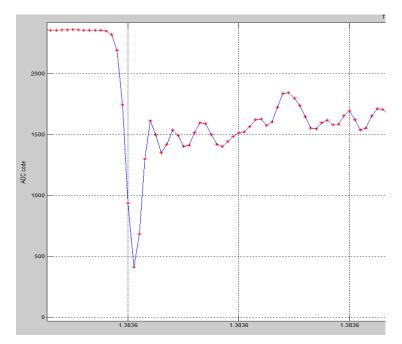




通道号及

测试结果

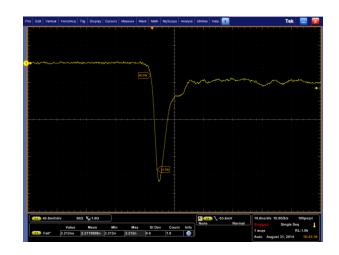
- 分别用示波器和波形数字化模块采集宇宙线
- 信号前沿采集到4个点,与示波器采集结果相当



波形数字化模块测试: 前沿4个点



示波器测试: 慢成分约1µs



示波器测试: 快成分约4ns

总结

- 初步完成BaF₂读出电子学原型电路,含:
 - •波形数字化插件1块(2通道)
 - 主触发时钟插件1块
 - 本地触发时钟插件1块
 - 从触发插件1块
 - 模拟前放电路1块(8通道)
 - 模拟扇出电路1块(12通道)
 - 相关FPGA固件、软件(FPGA逻辑、设备驱动程序、测试软件)
- 完成原型电路指标测试,相关指标均满足需求
 - 波形数字化模块:12bit@1GSPS
 - 时钟精度:好于12ps(RMS)
- 完成与探测器的初步联调,正常运行
- 下一步工作计划:
 - 完善电路模块的FPGA逻辑的设计、调试及长期运行评估
 - 开展工程化设计,包括确定工程需求、方案设计及评审、电路改版等

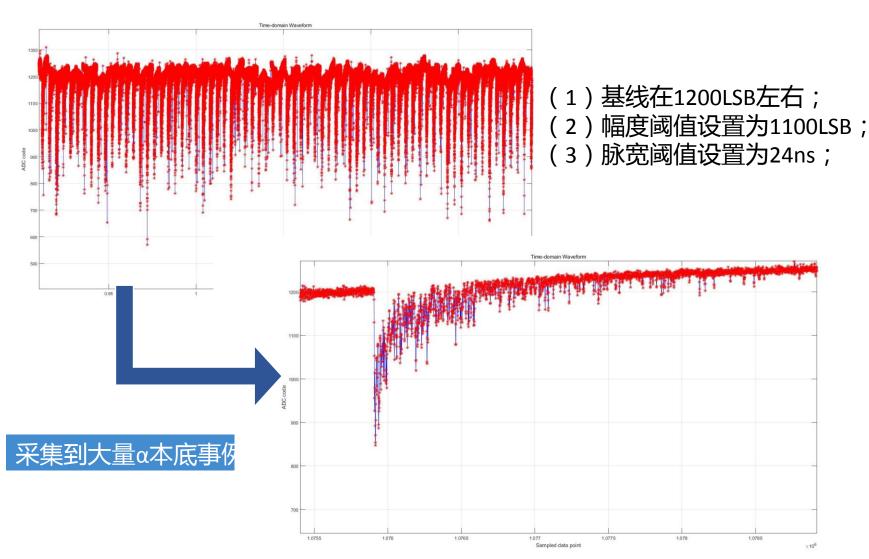
谢谢!!

系统构成

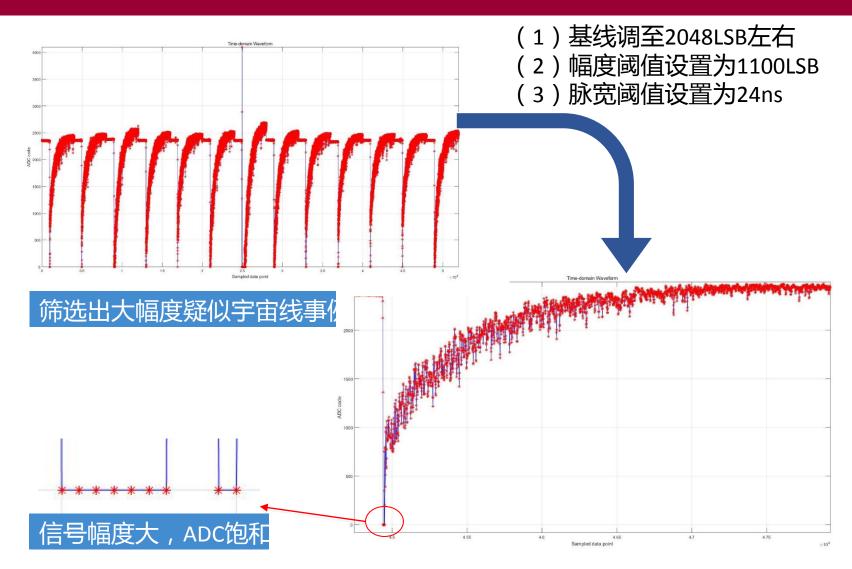
序号	项目		PXIe 3U机箱	PXI 6U机箱	CPCI机箱	
1	通道数		92模拟通道、前放	92模拟通道、前放	92模拟通道、前放	
2	AD模	块数	46块,每块2通道	23块、每块4通道	23块、每块4通道	
3	触发板数		6块子触发 4块触发时钟	6块子触发 3块主触发	6块子触发 3块主触发	
4	时钟板数		无 (包含在触发板)	1块主时钟 3块从时钟	1块主时钟 3块从时钟	
5	模拟扇出板数		12块,每块8通道	12块, 每块8通道	12块, 每块8通道	
6	机箱数		4台PXIe 3U机箱,1 台NIM机箱	3台PXI 6U机箱, 1台NIM机箱	3台PXI 6U机箱, 1台NIM机箱	
7	电缆	模拟 触发	190 (A) + 4 (D)	190 (A) +29 (D)	190 (A) + 54 (D)	
	数量	数字 触发	92 (A) +8 (D)	92 (A) +61 (D)	92 (A) +81 (D)	

PXIe平台的使用,大大简化了系统设计,减少电缆的使用

α本底事例



疑似宇宙线事例



疑似宇宙线事例

