

基于 ZYNQ 的紧凑型千兆以太网接口读出模块的研制

Tuesday, 16 October 2018 09:30 (15 minutes)

Xilinx ZYNQ SoC (System On Chip) 融合了现场可编程阵列 (Field-Programmable Gate Array, FPGA) 和高性能双核 ARM Cortex-A9 处理器, 目前已广泛的应用于通讯、嵌入式系统和核电子学领域。我们在 2014 年研制了基于 ZYNQ XC7Z010 的单芯片读出模块, 而最新研制了基于 ZYNQ XC7Z010 单芯片的紧凑型读出模块, 在尺寸上更具有优势, 大小由原来的 56mm x 42mm 缩减为 35mm x 35mm, 更适用于小型化、一体化、便携式数据采集系统。本文阐述了基于 ZYNQ XC7Z010 单芯片的紧凑型读出模块的研制细节, 包括整个系统架构和传统架构对比, 新架构的硬件设计细节和难点以及性能。另外, 还包括 DDR3 SDRAM 布线的关键问题的解决, 千兆以太网接口以及嵌入式 Linux 的移植等。该模块未来将应用于一体化光电倍增管 (PMT) 等读出系统中。

Primary author: 朱, 劲夫 (清华大学)

Co-authors: Prof. LI, Jianmin (Tsinghua University); Mr WEN, Jingjun (Tsinghua University); Mr WEI, Liangjun (Nuctech Company Limited); Prof. XUE, Tao (Tsinghua University)

Presenter: 朱, 劲夫 (清华大学)

Session Classification: 第三分会场 (1)

Track Classification: 核电子学及其应用的研究成果