CEPC 硅像素传感器性能 测试

朱宏博

中国科学院高能物理研究所

2018年4月26日

核探测与核电子学国家重点实验室年会



- 项目简介
- 芯片设计
- 测试结果
- 小结

CEPC CMOS 硅像素探测器研制

2015年国重年会报告设计

朱宏博(高能所)

核探测与核电子学国家重点实验室2015年年会 中国科学技术大学,2015年4月11-12日

CEPC 硅像素探测器

 高能环形正负电子对撞机(CEPC)内层顶点探测器,对于重味夸克重建与分 辨至关重要(如测量Higgs衰变分支比),要求横向碰撞参数精度:

$$\sigma_{r\phi} = 5 \oplus \frac{10}{(p \cdot \sin^{3/2} \theta)} \ \mu m$$

- CEPC顶点探测器拟采用三层双面结构,主要技术指标如下:
 - 最内层像素探测器空间分辨率优于 3µm
 - 物质量(包括传感器、电子学、冷却和机械支撑等)每层单面小于0.15% → 减小粒子多次散射效应
 - 抗辐照要求: 总剂量~300 kRad/年,非电离能~10¹²1 MeV n_{eq}/年 1MRad/年 10¹³ 1 MeV n_{eq}/cm²/年
- 低物质量要求采用减薄技术(ASIC+传感器厚度50 µm);采用风冷技术,受 限于冷却能力,要求尽量降低电子学+传感器功耗,控制在50 mW/cm²以下。

JadePix 1.0设计

- 基于TJ CIS 0.18微米工艺,设计不同几何尺寸电极和像素尺
 - 寸,验证位置分辨率、电荷收集效率以及Q/C等指标。



2015年11月份提交流片,2016年6月份取得样片。研制、调试测试系统,今年年初开始开始取得主要测试数据。





扫描A1-A10像素阵列(尺寸33微米,阵列16×48)。采用双相关采样(CDS),连续两帧数据相减,压低噪声获得信号。

初步结果

测定噪声水平:光屏蔽条件下无源测试及有源测试(剔除疑似信号事例,相邻多帧信号平均值取代)





采用⁵⁵Fe放射源标定像素增益;假设条件:击中电极完全转换(致密物质)、快速收集(周围高电场)完全吸收



• $k_{\alpha}k_{\beta}$ 峰清晰可见,可以标定像素增益。



电极面积大→电荷收集更充分,但电容大、增益小、噪声大

利坊供莱

Sector	Diode surface	Footprint	Structure
Al	$4 \ \mu m^2$	$30 \ \mu m^2$	2T_nmos
A2	$8 \ \mu m^2$	$30 \ \mu m^2$	2T_nmos
A3	$15 \ \mu m^2$	$30 \ \mu m^2$	2T_nmos





•优化指标:Q/c(模拟功耗)·S/N(位置分辨率)



• 对隔离收集电极和像素内电路,评估对电荷收集影响。

利为指果

Sector	Diode surface	Footprint	Structure
Al	$4 \ \mu m^2$	$30 \ \mu m^2$	2T_nmos
A4	4um^2	20 um ²	2T nmos
A7	$4 \ \mu m^2$	$15 \ \mu m^2$	2T_nmos





•优化指标:Q/c(模拟功耗)·S/N(位置分辨率)



•采用⁹⁰Sr测定对MIP粒子电荷收集效率



•优化指标:Q/c(模拟功耗)·S/N(位置分辨率)



•采用⁹⁰Sr测定对MIP粒子电荷收集效率



MIP效率计算将采用电子束流

• 优化指标:Q/c(模拟功耗)·S/N(位置分辨率)

抗辐照、束流测试

 西核所脉冲反应堆中子辐照:10<sup>12、5×10¹²和10¹³三个注入量, 近期重复放射源性能测试,量化辐照前后性能变化。此外, 建立TCAD仿真,引入辐照损伤模型,对比研究辐照损伤机理。
</sup>





• 已预约DESY束流时间(8月27-9月2日),标定样片空间分 辨率和探测器效率。_____新固件、EUDAO插件、离



新固件、EUDAQ插件、离 线重建软件准备中

测试进度时间表

• 基本保持进度(年初拟定)



小结

- 针对CEPC顶点探测器要求,基于CMOS 图像传感器工艺设 计像素传感器
- 研制测试系统并调试运行,用⁵⁵Fe、⁹⁰Sr等放射源测试,取得 初步结果→整理结果,发表首批测试结果
- •8月底进行束流测试,标定位置分辨率和探测器效率。

感谢国家重点实验室支持!