



CMOS 硅像素探测器 电荷收集效率研究

史欣

中国科学院高能物理研究所

2018.04.26

核探测与核电子学国家重点实验室2018年年会

报告提纲

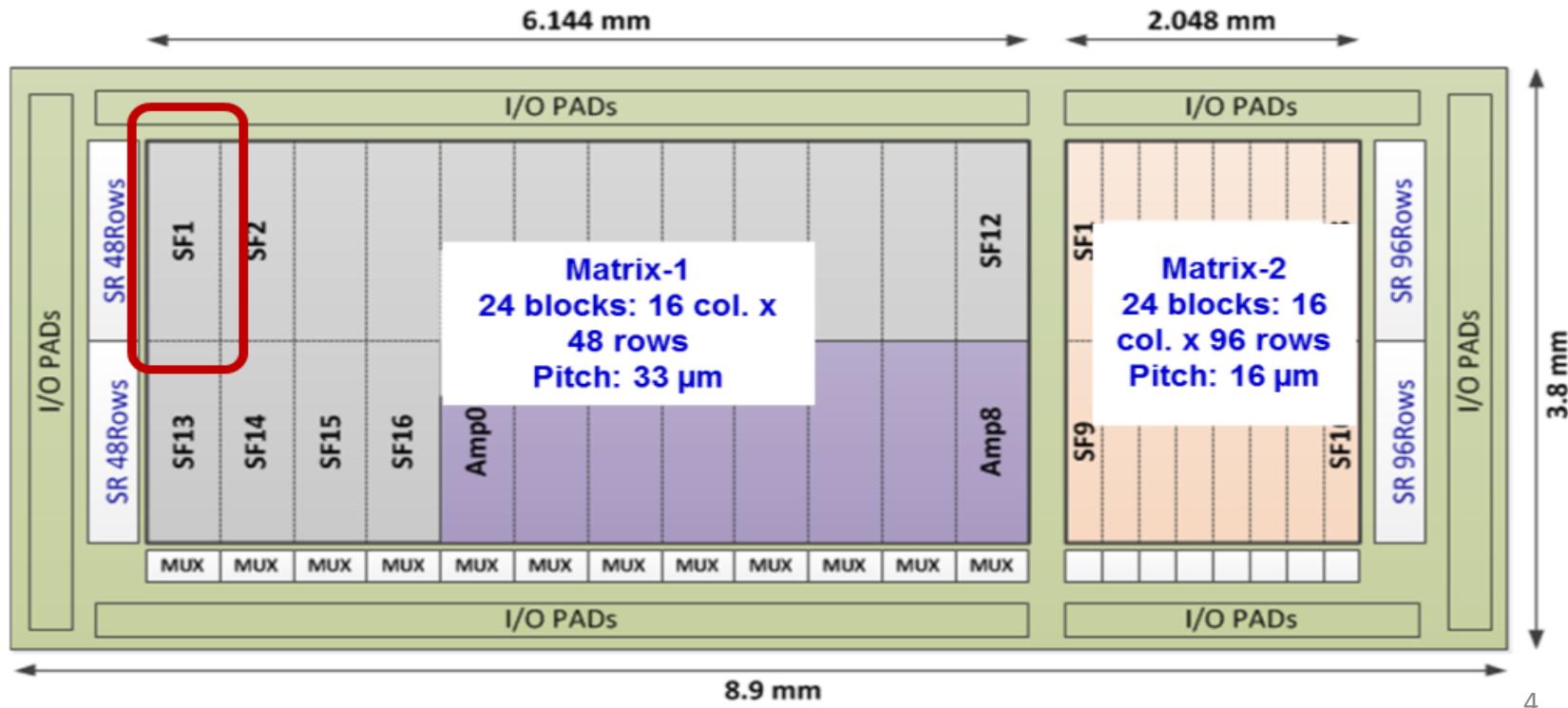
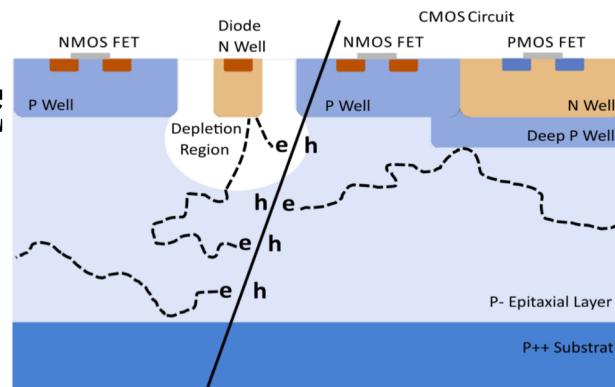
- 项目背景
- 研究进展
- 总结及展望

项目背景

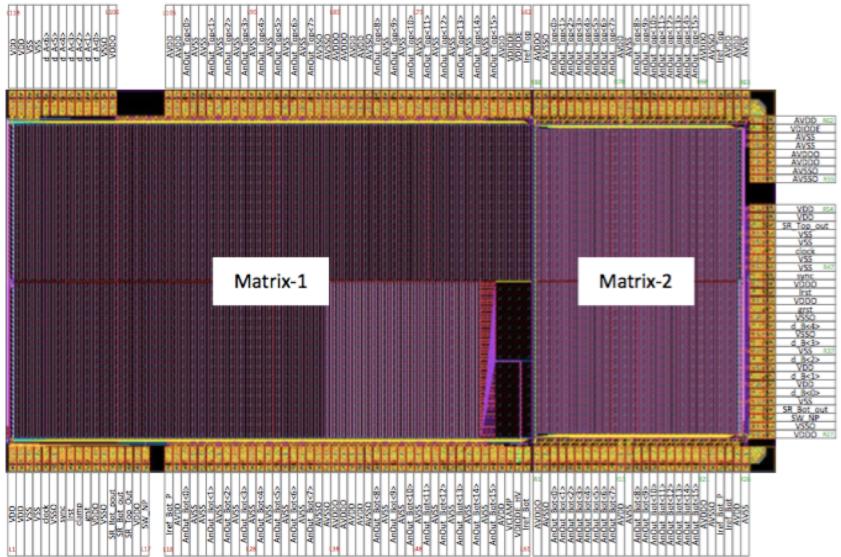
- 硅像素探测器具有高空间分辨率、高探测效率、高计数率以及抗辐照等优点，目前广泛应用于高能物理对撞实验顶点探测器和径迹探测器，用于精确测量带电粒子动量以及准确重建初、次级顶点。
- 单片式(Monolithic)硅像素探测器，特别是基于工业标准的 CMOS 探测器(CPS)设计，是近年来硅像素探测器领域的研发热点。
- 第一版CMOS芯片于2015年11月提交，2016年6月回所。2017年12月29日，通过投票正式命名JadePix1。

JadePix1 简介

- 目标：传感器优化和像素内前放研究
- 采用 TowerJazz 0.18um CIS 工艺
- 两个独立矩阵 33、16 um

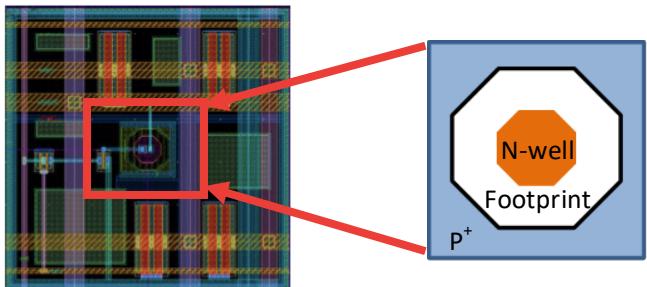


JadePix1及测试系统简介



- TowerJazz CIS 0.18 μm 工艺
- 两个Matrix
- Matrix-1有A1–A20子阵列
- 子阵列包含 48 行 \times 16 列像素单元

33 μm pixel



传感器+子板

母板

开发板

上位机



FMC



FMC

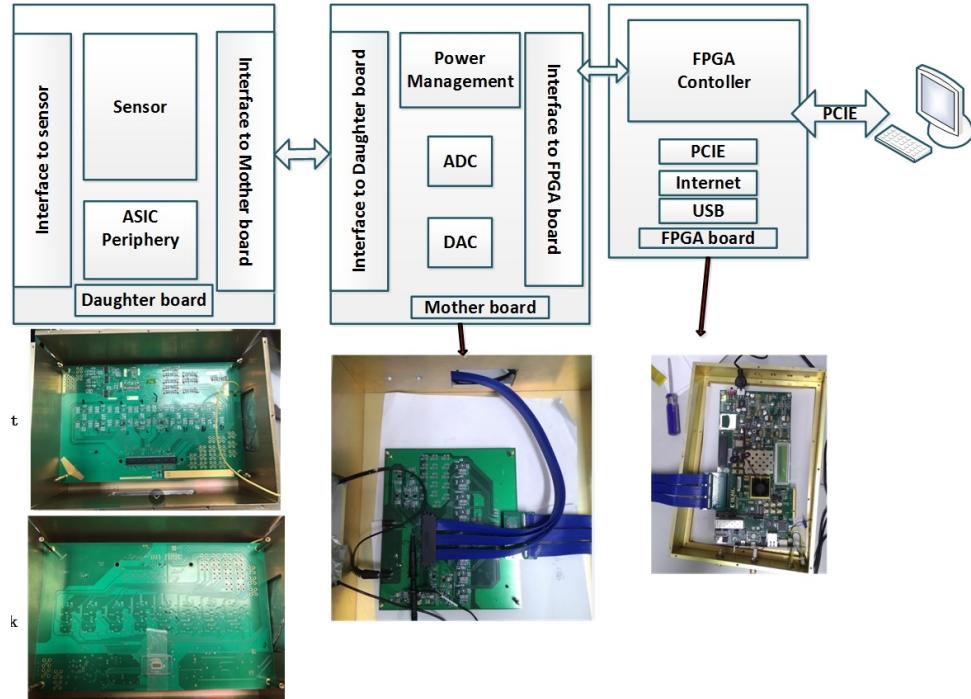


PCIeX8



读出系统硬件设计

- 三段式设计：子板、母板、FPGA开发板
- FPGA 开发板：控制，数据处理和传输
 - 商用Xilinx KC705开发板，技术成熟
 - 数据传输采用PCIe接口，达到近6Gbps的实时传输速度
 - 读出部分固件主要功能：
 - 控制CMOS芯片：初始化、选址、时钟等等
 - 控制ADC采样，串行读入数据
 - 数据：串并转换；向后端传输并行数据
- 母板：提供低噪声稳定电源、AD转换
 - 采用16位ADC，高分辨率；支持8Vpp差分输入，动态范围大
 - 最大支持16个ADC同时读出
 - 提供低噪声电源和多种偏置电压，支持芯片各个阵列读出
- 子板：屏蔽好，抗干扰性强
 - 信号放大；低噪声
 - 前端独立，适用于辐照测试

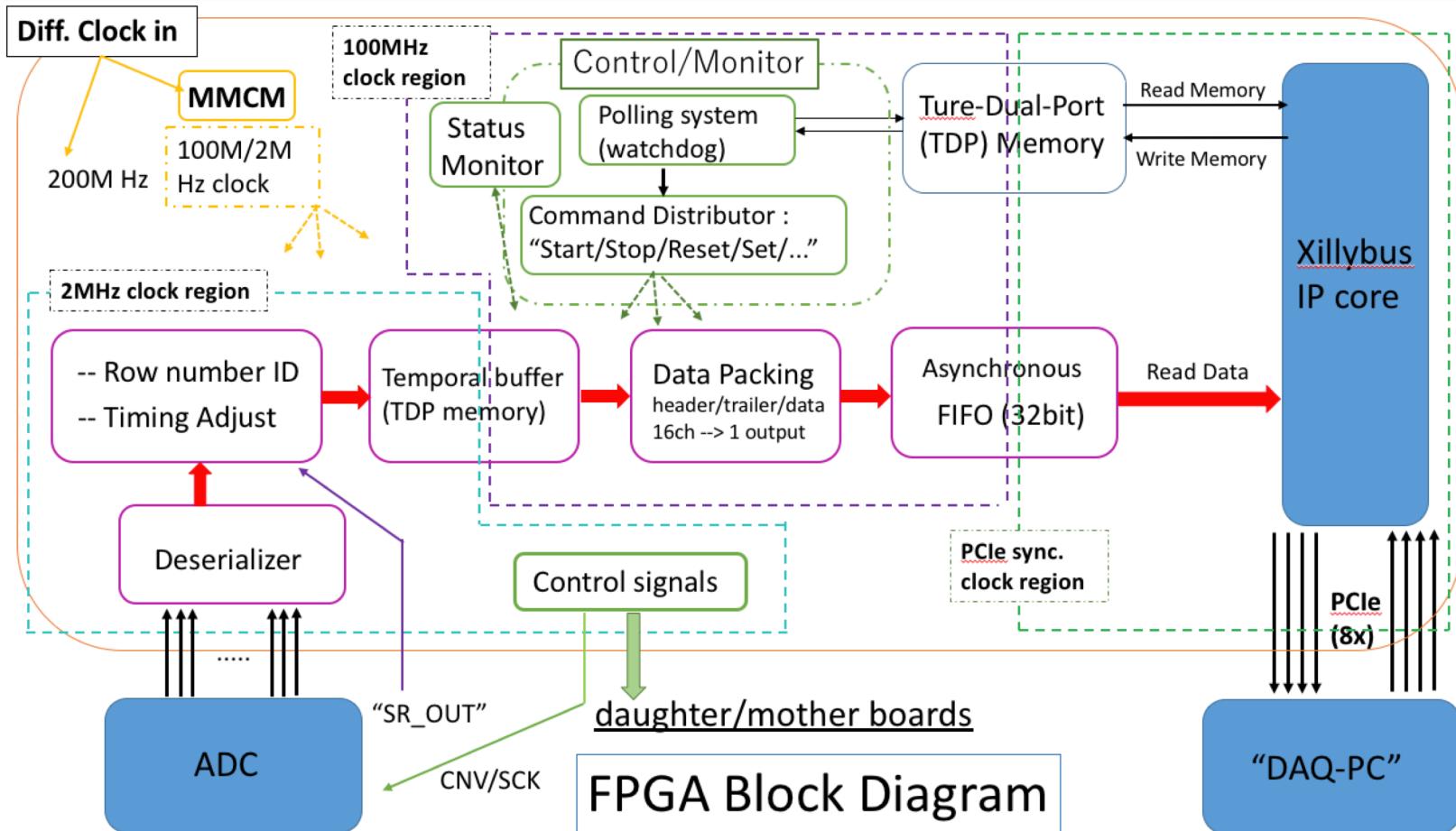


运放噪声仿真结果（横为器件，纵为滤波频率）
 仿真：放大倍数11倍
 结果为等效输入电荷ENC（本板滤波频率约为10MHz左右）

| | 10MHz | 100MHz |
|---------|-------|--------|
| ADA4807 | 0.59 | 1.025 |
| AD8065 | 0.82 | 1.164 |

FPGA固件开发

- Xilinx Kintex-7 FPGA
- 接收 16bit ADC 2MHz 时钟 / 控制上位机



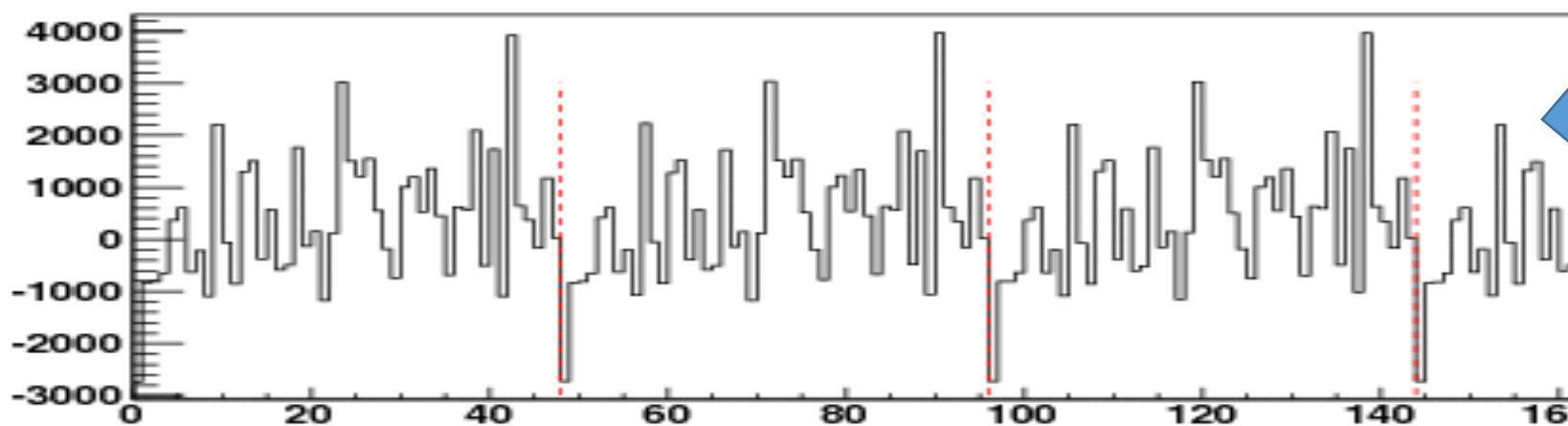
FPGA固件开发

ILA (Logic Analyzer)



Data

时序验证



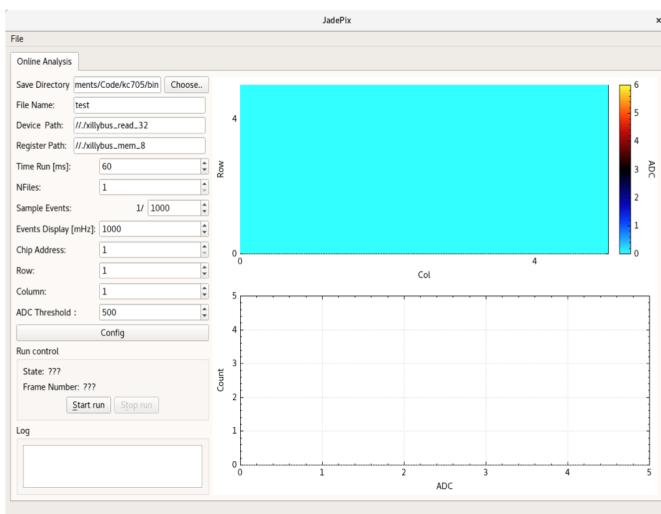
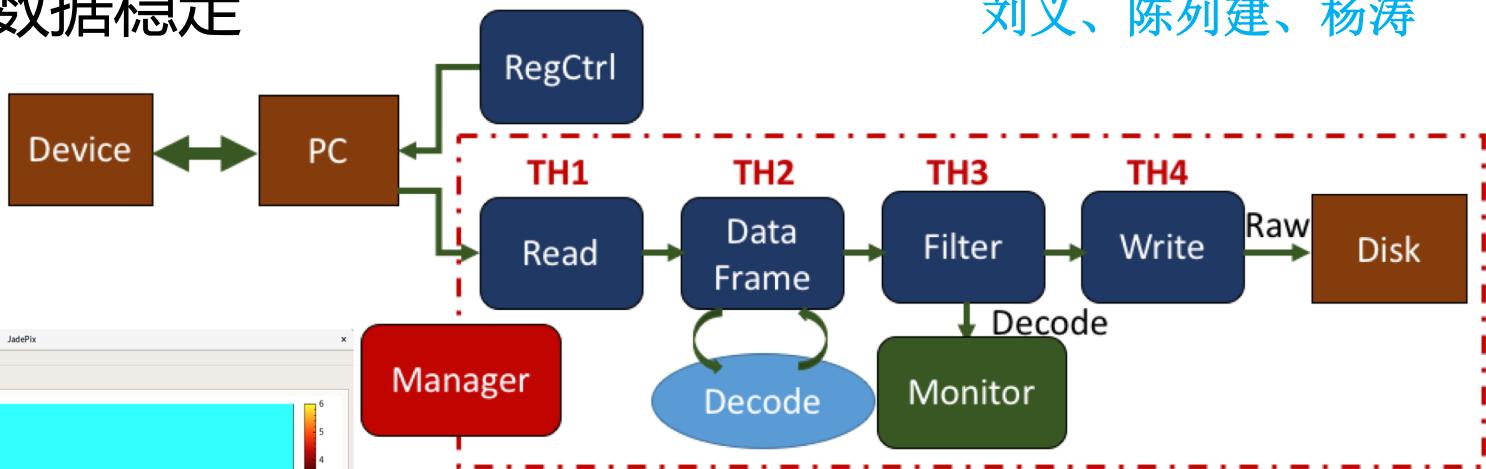
数据获取软件开发

卢晓旭、高峰、Jason、
杨涛、鞠旭东

- 第一版：C++ 内核与 Python Qt GUI
- 第二版：重构 C++，多线程，C++Qt GUI

采集数据稳定

刘义、陈列建、杨涛

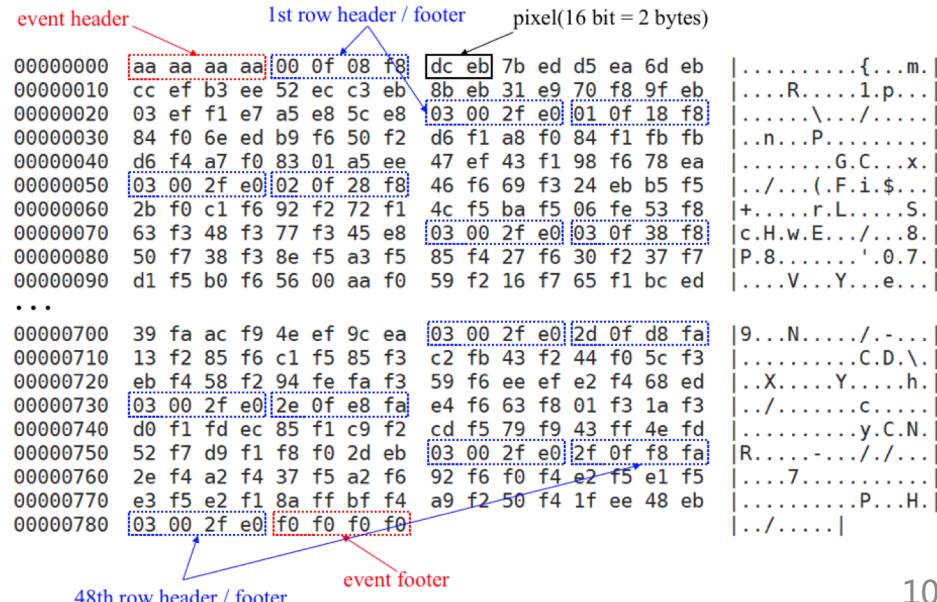
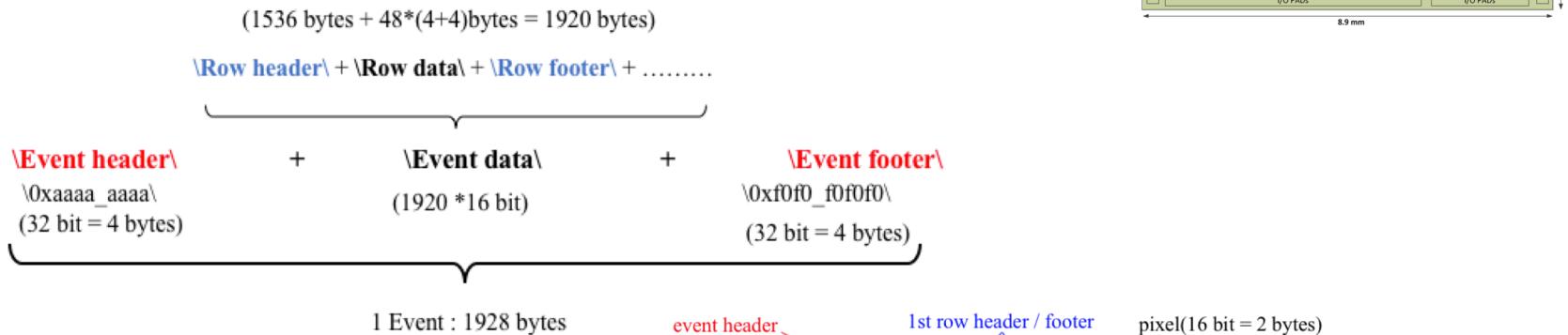


- 跨平台多线程
- C++/Qt GUI
- 80 MB/s数据传输
- 稳定运行，已采集>10 TB数据

数据结构

Ryuta 、杨涛

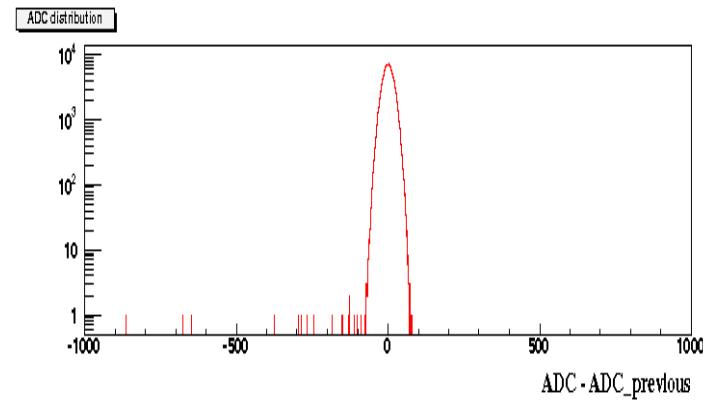
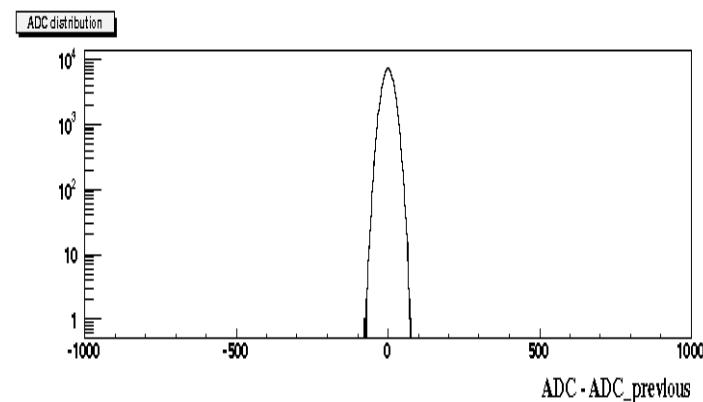
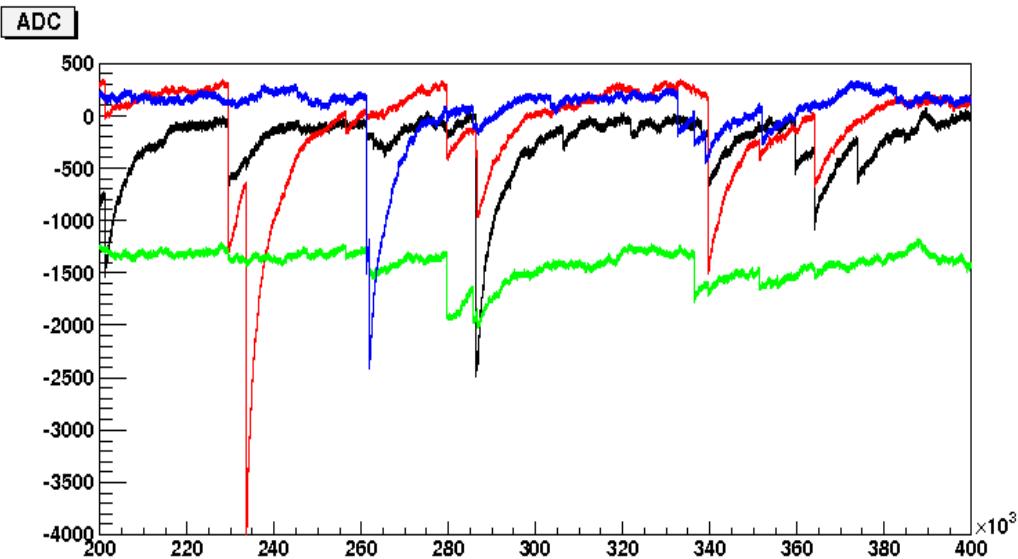
- 针对每个像素矩阵定义数据收尾格式



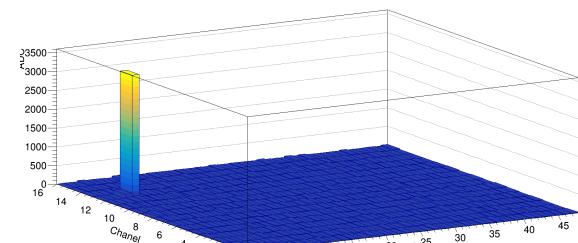
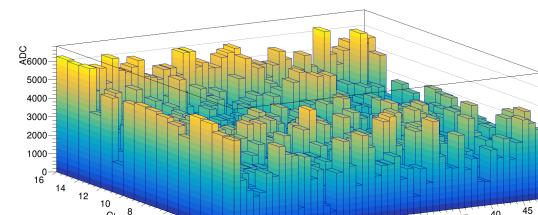
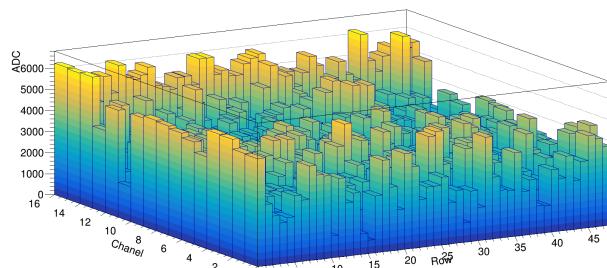
- 验证原始数据格式
正确无误

首次铁源测试

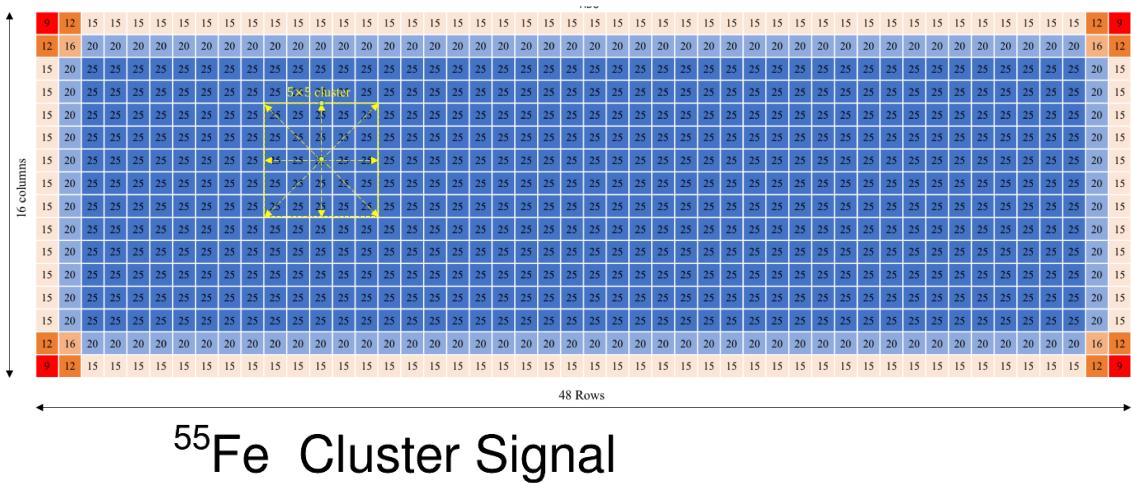
Ryuta、杨涛



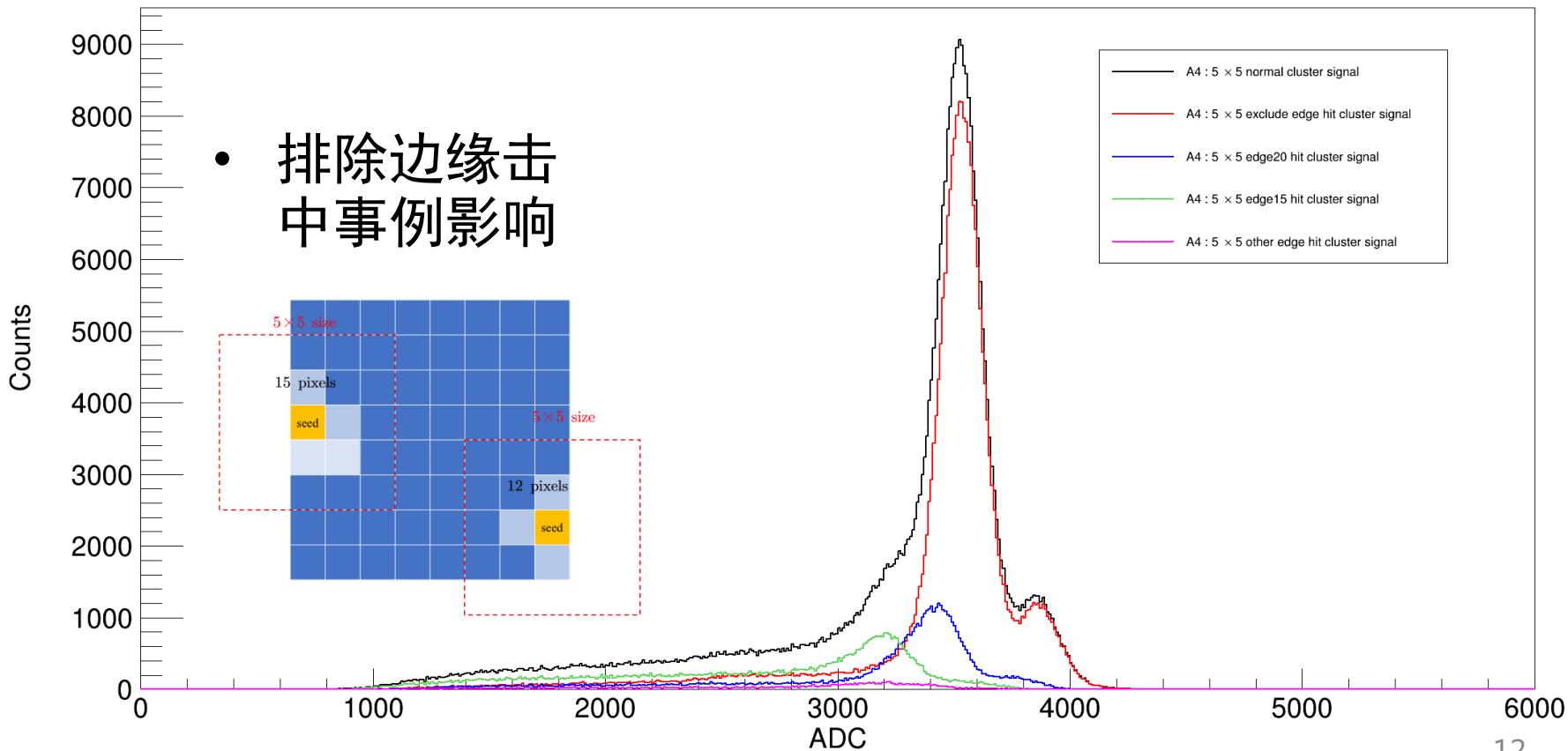
- 前后两帧相减得到信号 (CDS)



簇团形状



- 排除边缘击中事例影响

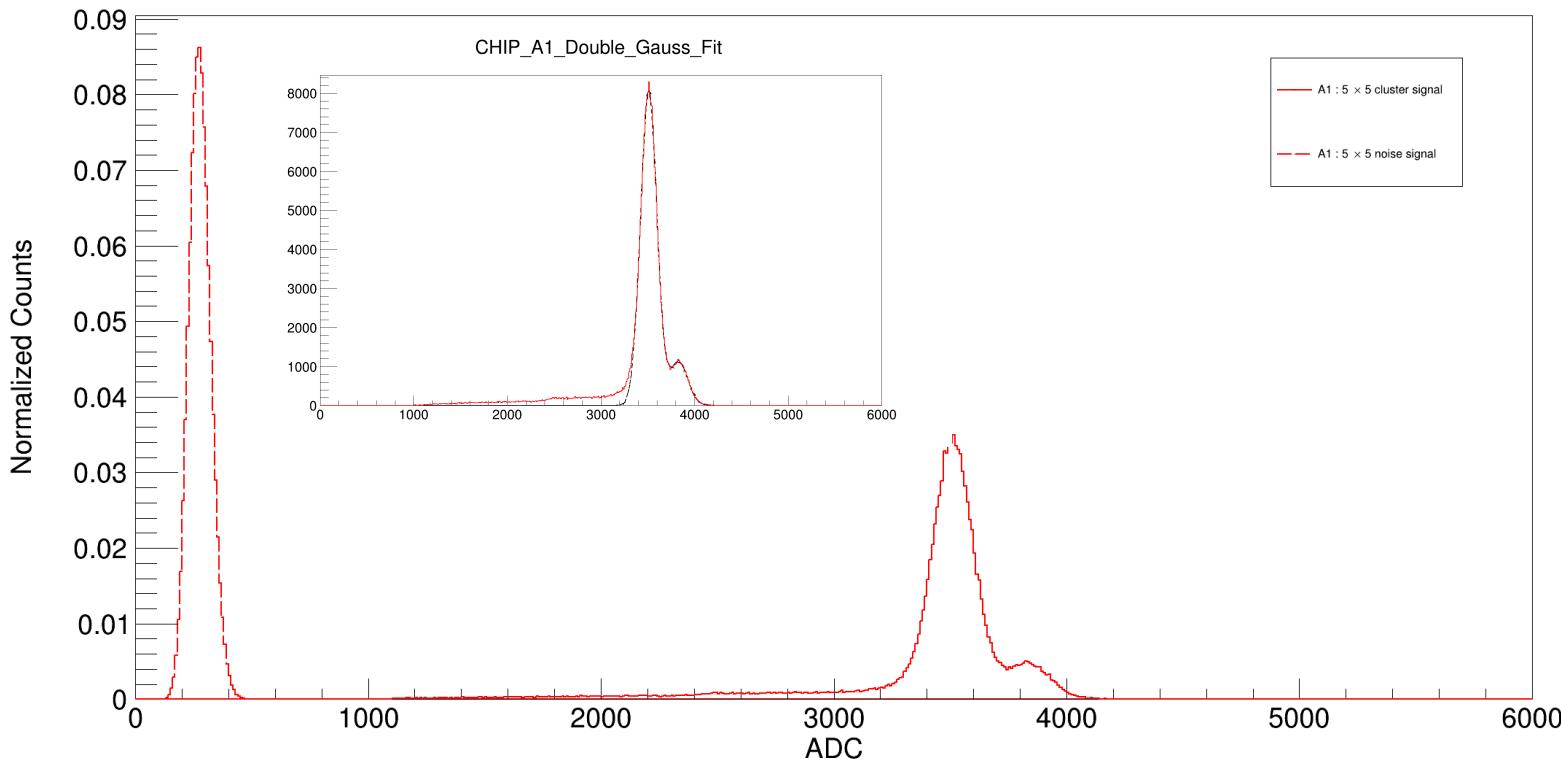


电荷收集效率

杨涛

$$cce = \frac{S_{peak=5.9\text{ keV}} + S_{peak=6.5\text{ keV}}}{S_{\text{实验能谱}}}$$

^{55}Fe Cluster Signal



| sector | Diode surface | footprint | structure | Gain/ keV^{-1} | cce |
|--------|------------------|-------------------|-----------|-------------------------|------|
| A1 | $4\mu\text{m}^2$ | $30\mu\text{m}^2$ | 2T_nmos | 549.15 | 0.77 |

总结及展望

- 对于第一版自主研发的CMOS硅像素探测器芯片原型 JadePix1 搭建了数据获取系统
- 完成了初步的放射源测试以及电荷效率估算
- 将对 JadePix1 的其他结构进行详细研究其电荷收集效率以及噪声等性能。
- 进一步完善数据获取系统，为束流线上研究探测器分辨率做准备。

致谢

- 感谢“核探测与核电子学国家重点实验室”的资助！
- 感谢高能所实验物理中心的支持！
- 感谢所有为此项目贡献的同事和同学们！