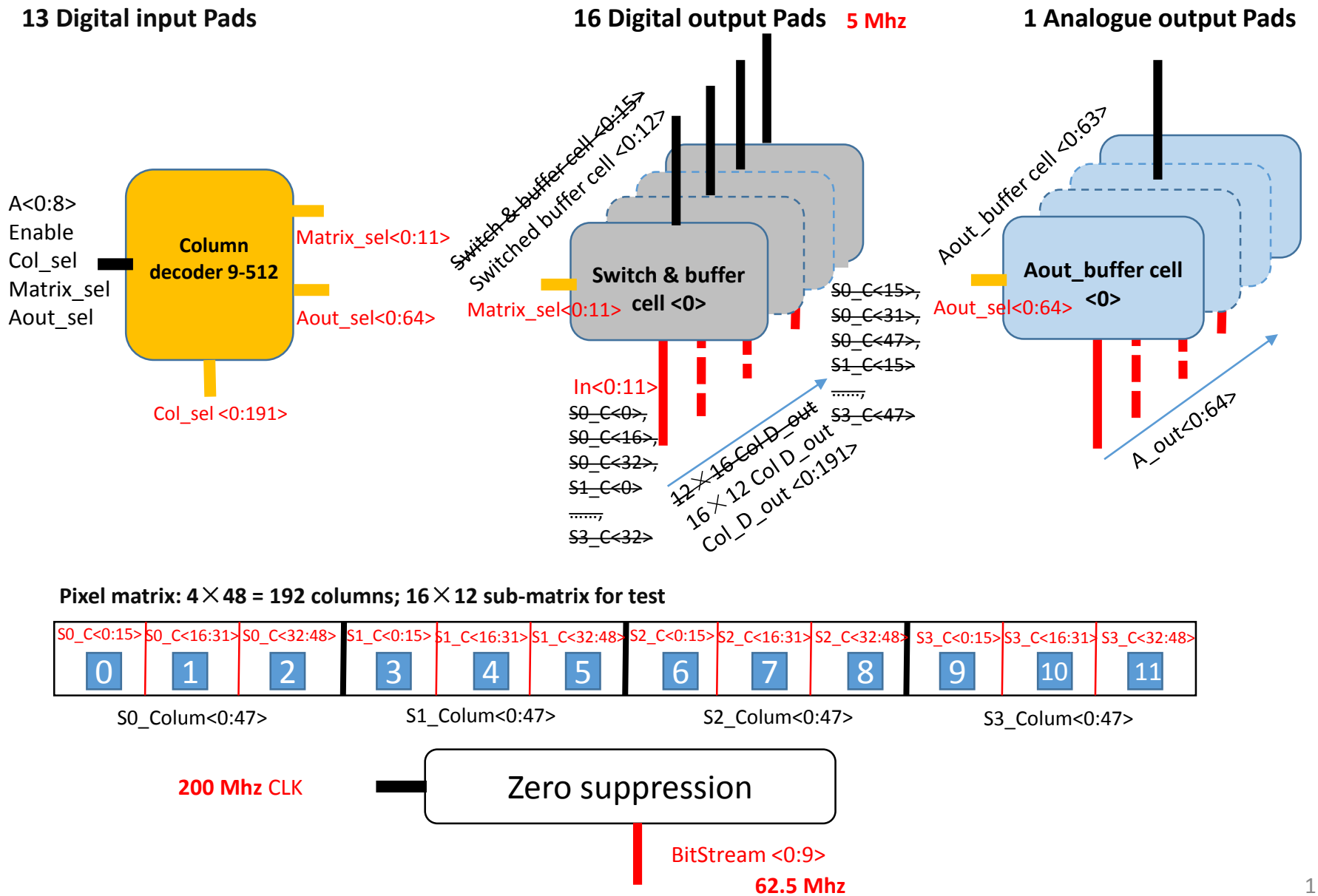
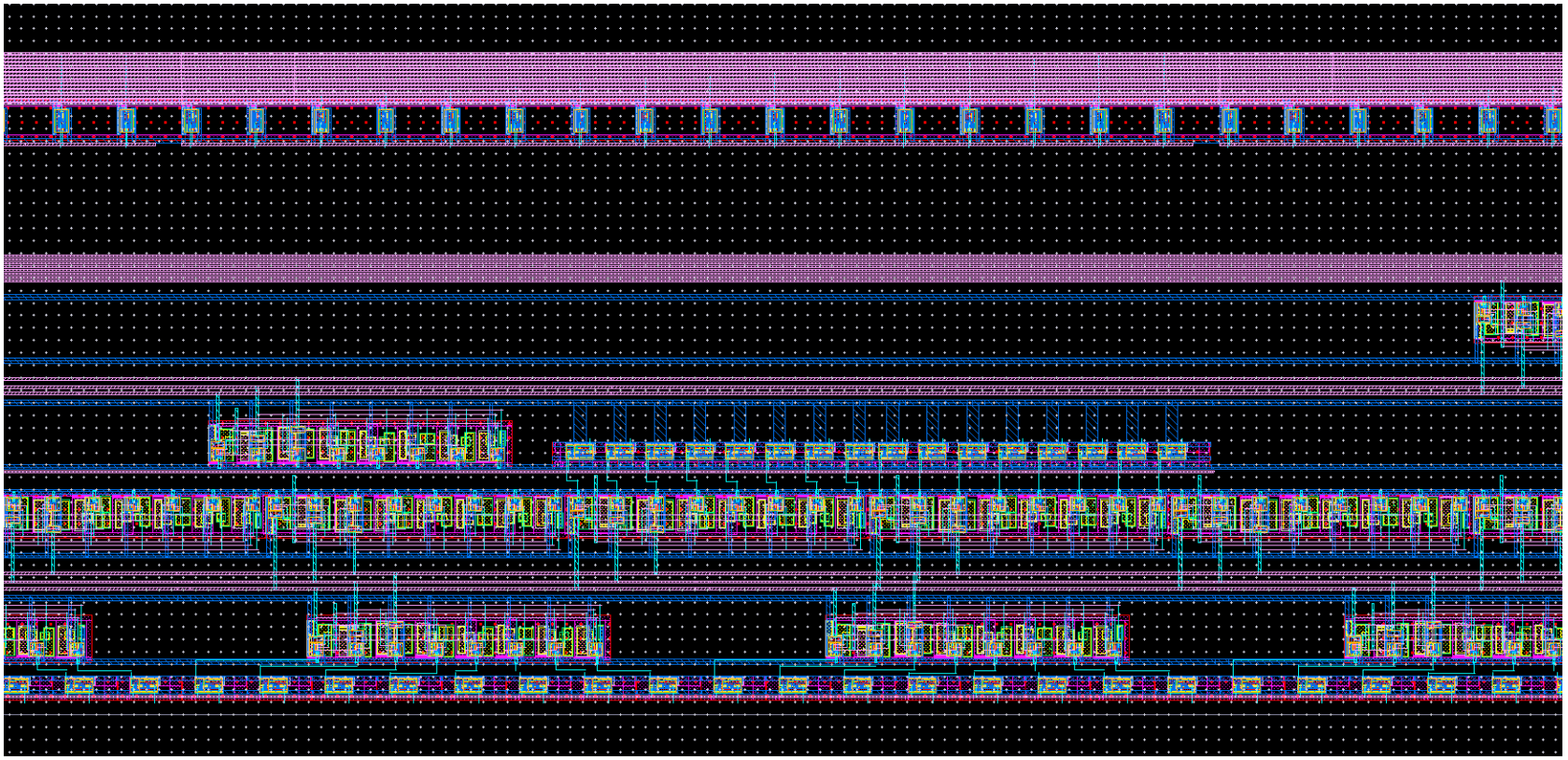
部分可测试性方案设计修改：



Col_Decoder及可测试性模块版图进度：

- 基本模块完成，版图尺寸：大约300 um×4900 um（宽度与像素一一对应）
- 等待像素面阵完成后与各列级信号线位置匹配连接；



Questions：

- 像素外围所有模块的Deep-nwell，各个小模块单独完成 or 整体放在一个深井里？
- 像素面阵之外的所有部分，全deep-nwell覆盖 or 电路部分各模块deep-nwell覆盖+其余部分不覆盖 or 电路部分各模块deep-nwell覆盖+其余部分deep pwell覆盖？
- deep-nwell外围加一层VNN环绕，是否需要违反DRC规则？（距离nwell 0.16 or 0.05 or 0 um？）