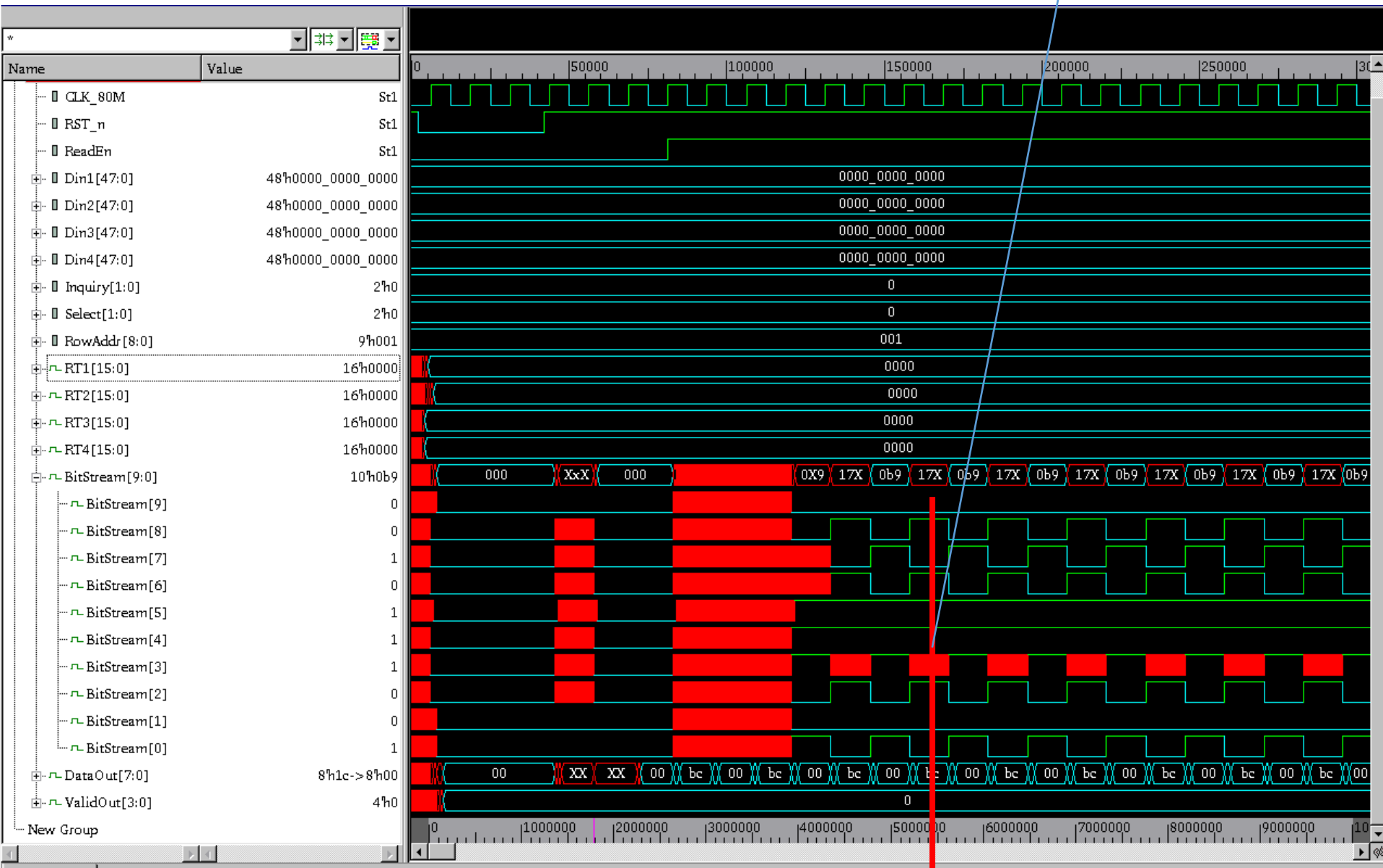


# Simulation for PeripheralReadOut

- 源文件: readout\_soc\_PG.v (综合后的网表)
- AMS混合仿真→BitStream输出包含x (仿真结果P2, P3)
- VCS数字仿真→结果与AMS相同, 仿真产生大量Timing violation
- 可能存在的问题:
  - 输入配置存在问题, 需要输入与时钟的时间约束
  - 需要.sdf文件描述器件与线的延时
  - 仿真设置存在问题

若未知态为1，则表示  
K28.5



ReadTree1Clk和ValidOut表现符合预期，  
DataOut与BitStream输出为x

